微型 CAN FD 系统基础芯片

ATA6500 / ATA6501 / ATA6502 / ATA6503 / ATA6504 / ATA6505

说明

ATA650X 是一款 CAN FD 系统基础芯片（System Basis Chip，SBC），具有完全集成的高速 CAN FD 收发器，可连接控制器局域网（Controller Area Network，CAN）协议控制器与物理双线 CAN 总线和低压差稳压器（5V/150 mA）。此收发器专为汽车行业中的高速 Classical CAN 和 CAN FD（最高 8 Mb/s）应用而设计，从而为（单片机上的）CAN 协议控制器提供差分发送和接收能力。利用稳压器和 CAN FD 收发器组合，可在 CAN 总线系统中创建结构简单但功能强大的节点。

ATA650X SBC 具有各种工作模式和专门的故障保护功能，是所有类型的 Classical CAN 和 CAN FD 网络的明智之选。

Microchip 的 SBC 采用带可浸湿侧翼且节省空间的极小型封装，以实现自动光学检测功能。

特性

CAN FD 收发器

- CAN FD 收发器完全符合 ISO 11898-2:2024 以及 SAE J2284-1 至 SAE J2284-5 标准
- 高度对称的发送器
- 通信速度最高为 8 Mb/s
- 自动总线偏置，符合 ISO 11898-2:2024 标准
- 超低休眠电流消耗（典型值为 15 µA）
- 差分接收器，具有宽共模范围
- 在所有电源条件下，功能特性都可预测
- VIO 输入允许直接连接 1.8V、3.3V 和 5V 单片机
- 断电时，收发器可与总线断开连接
- RXD 隐性钳位检测
- 发送数据（TXD）显性超时功能
- 仅接收模式，用于节点诊断和故障界定
- CANH/CANL 短路和过温保护
- 总线引脚具有高静电放电（Electrostatic Discharge，ESD）处理保护功能
- 总线引脚在汽车环境下具有防瞬变保护
- VCC 引脚上具有欠压检测功能，带漏极开路复位输出（NRES 引脚，4 ms 复位时间）
- VIO 引脚上具有欠压检测功能
- INH 输出，用于控制外部负载，例如：稳压器
- 高压 WAKE 输入引脚
- 通过 CAN 总线实现远程唤醒功能（唤醒模式（Wake-Up Pattern，WUP）符合 ISO 11898-2:2024 标准）
- 唤醒源识别
- CAN FD 收发器完全符合 SAE J2962-2 标准

© 2025 Microchip Technology Inc. 及其子公司

- ESD 符合 IEC 62228-3 标准，同时遵循 IEC61000-4-2 规定：（330 Ω/150 pF）——引脚 CANH、CANL、VS 和 WAKE ± 6 kV

稳压器

- 集成式 5V，150 mA 低压差稳压器
  - 精度为± 2%
  - 高于 150 mA 限流
  - 输出晶体管的最大 RDSON 为 5 Ω
  - 短路保护
  - 欠压检测
  - 过压保护
  - 过温保护

功能安全支持

- 符合 ISO 26262:2018 功能安全标准，最高 ASIL B 级
- 符合 IEC 61508:2010 功能安全标准，最高 SIL 2 级

汽车认证

- 满足汽车应用中的 CAN OEM 硬件要求（版本 1.3）
- 通过 AEC Q100 认证
- 环境温度等级 0：
  - T_{amb} = -40°C 至+150°C
- 可用封装：带可浸湿侧翼的 VDFN8、VDFN10 和 VDFN14（潮湿敏感等级为 1）

应用

- 车身电子元件和照明
- 汽车信息娱乐
- 动力总成系统
- 先进驾驶辅助系统（Advanced Driver Assistance System，ADAS）
- 光伏
- 电动自行车

© 2025 Microchip Technology Inc. 及其子公司

目录

说明 1

特性 1

应用 2

1. 典型应用 5

2. 产品系列 8

3. 框图 9

4. 引脚配置 10
   - 4.1. 电池电源电压引脚（VS） 11
   - 4.2. 地引脚（GND） 11
   - 4.3. 稳压器输出引脚（VCC） 11
   - 4.4. I/O 电平适配器的电源引脚（VIO） 11
   - 4.5. CAN 总线引脚（CANH 和 CANL） 12
   - 4.6. 发送数据输入引脚（TXD） 12
   - 4.7. 接收数据输出引脚（RXD） 12
   - 4.8. 禁止输出引脚（INH——仅限 ATA6504 和 ATA6505） 12
   - 4.9. 唤醒输入引脚（WAKE——仅限 ATA6502、ATA6503、ATA6504 和 ATA6505） 12
   - 4.10. 使能输入引脚（EN） 13
   - 4.11. 复位输出引脚（NRES——仅限 ATA6502、ATA6503、ATA6504 和 ATA6505） 13

5. 功能说明 14
   - 5.1. 器件工作模式 14
   - 5.2. 故障保护功能 21
   - 5.3. 唤醒源/VS 欠压信号发送 24
   - 5.4. 内部稳压器 25

6. 电气特性 28
   - 6.1. 绝对最大额定值 28
   - 6.2. 直流/交流特性 29
   - 6.3. 热特性 38

7. 封装信息 39

8. 版本历史 49

Microchip 信息 50
   - Microchip 网站 50
   - 产品变更通知服务 50
   - 客户支持 50
   - 产品标识体系 51
   - Microchip 器件代码保护功能 52
   - 法律声明 52
   - 商标 52

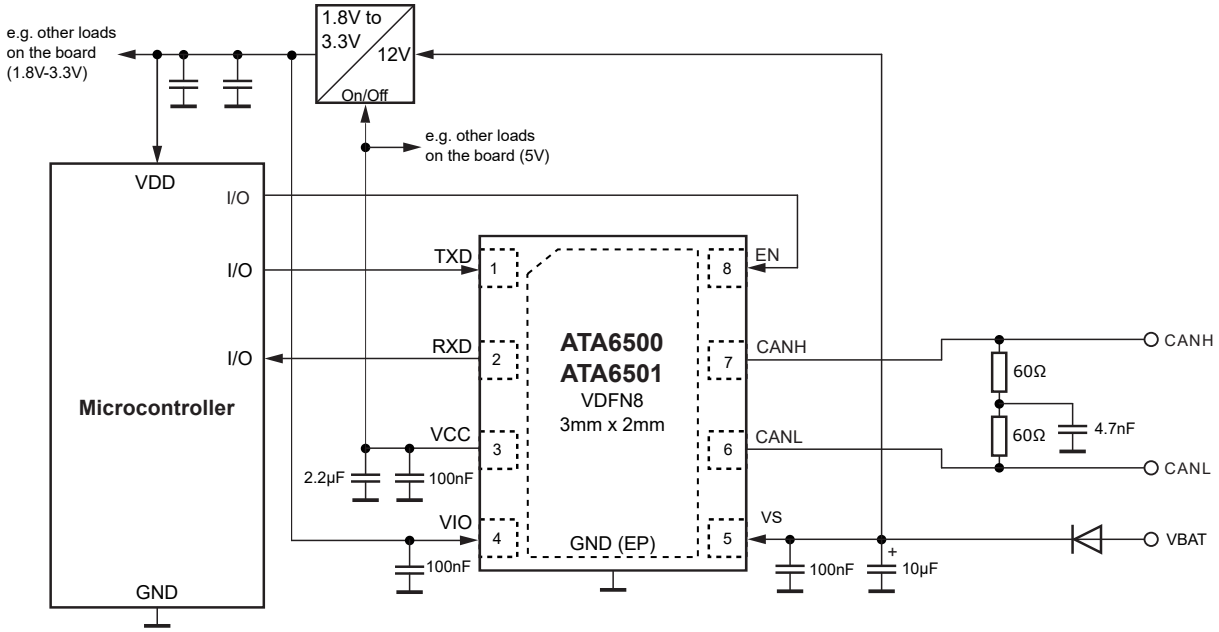
© 2025 Microchip Technology Inc. 及其子公司

质量管理体系 53
全球销售及服务网点 54

© 2025 Microchip Technology Inc. 及其子公司

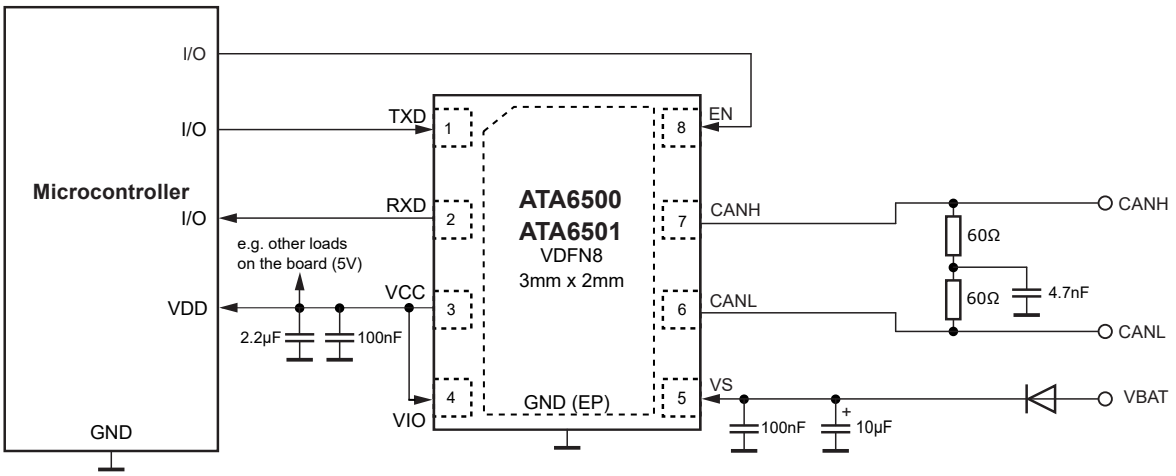
1. 典型应用

图 1-1. ATA6500/ATA6501 的典型应用电路，1.8V/3.3V MCU



注：外露散热焊盘必须始终连接至 GND。

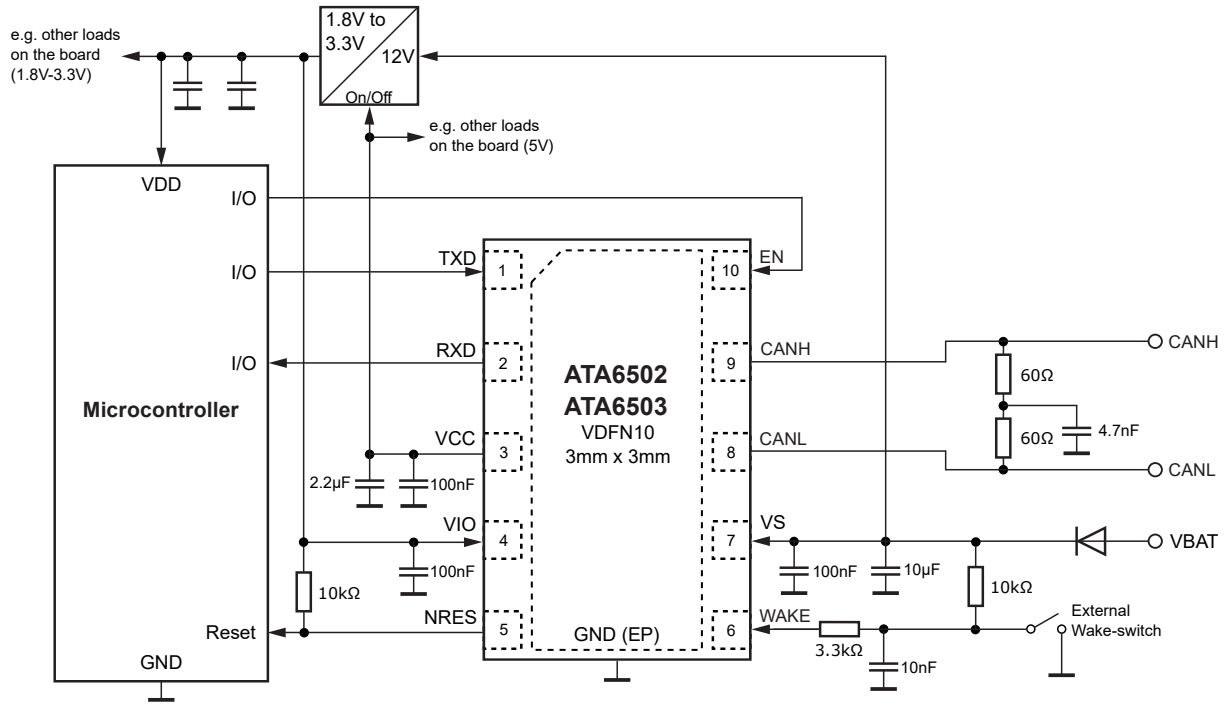
图 1-2. ATA6500/ATA6501 的典型应用电路，5V MCU



注：外露散热焊盘必须始终连接至 GND。

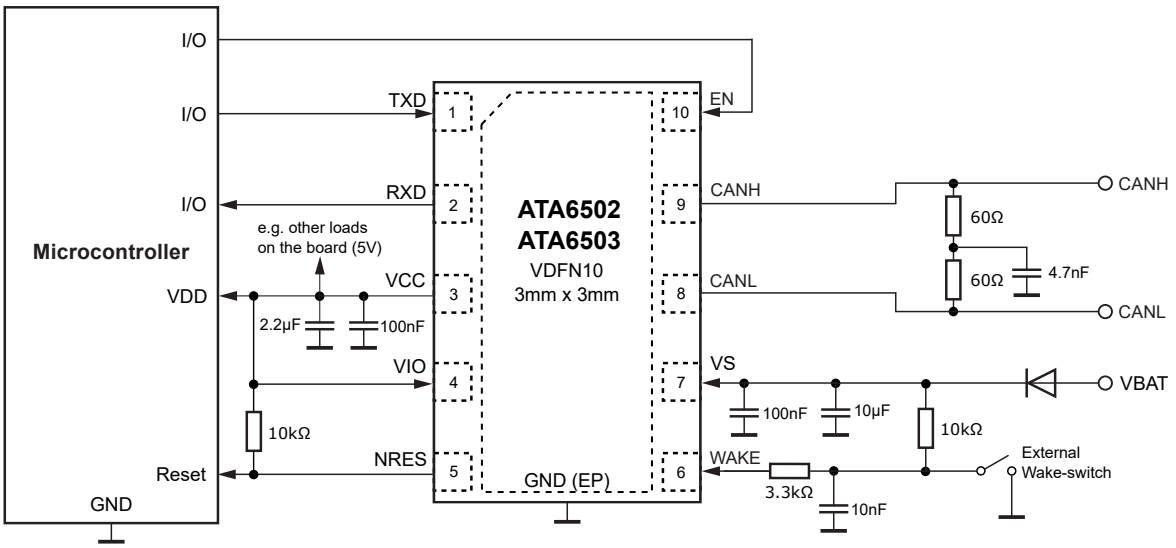
© 2025 Microchip Technology Inc. 及其子公司

图 1-3. ATA6502/ATA6503 的典型应用电路，1.8V/3.3V MCU



注：外露散热焊盘必须始终连接至 GND。

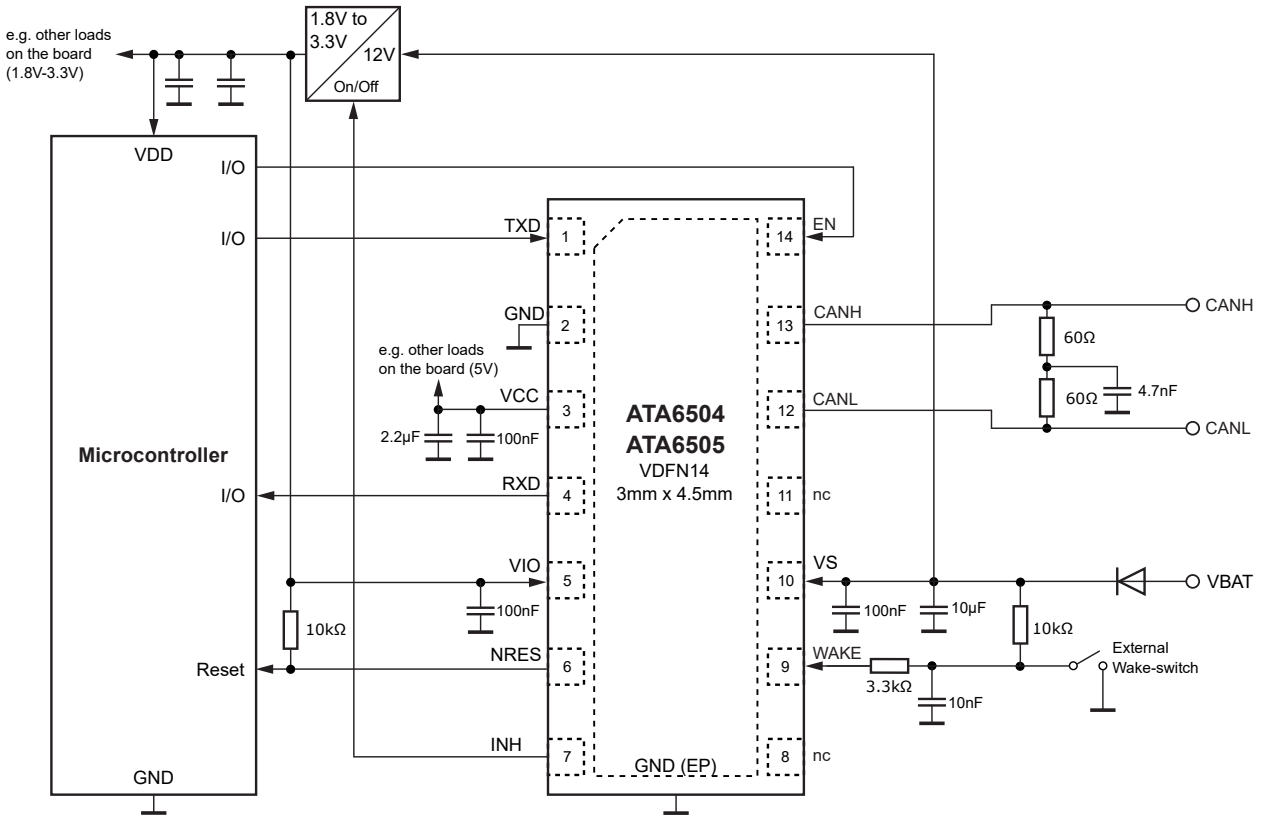
图 1-4. ATA6502/ATA6503 的典型应用电路，5V MCU



注：外露散热焊盘必须始终连接至 GND。

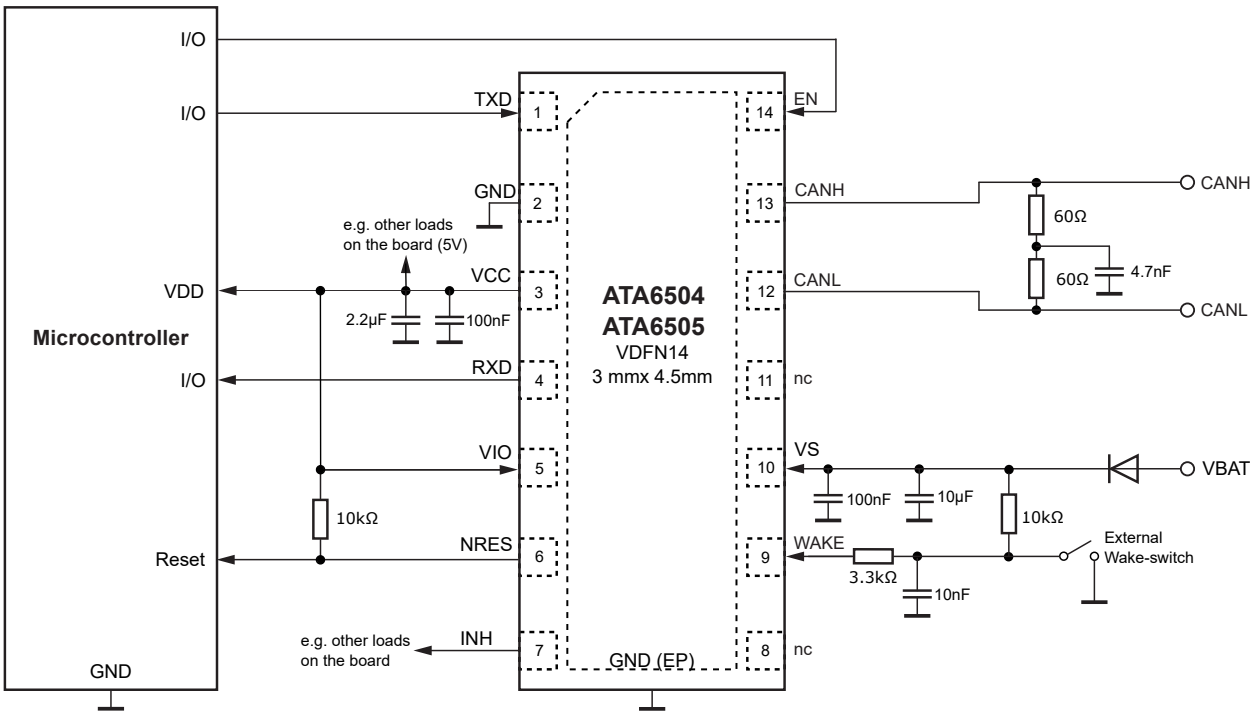
© 2025 Microchip Technology Inc. 及其子公司

图 1-5. ATA6504/ATA6505 的典型应用电路，1.8V/3.3V MCU



注：外露散热焊盘必须始终连接至 GND。

图 1-6. ATA6504/ATA6505 的典型应用电路，5V MCU



© 2025 Microchip Technology Inc. 及其子公司

2. 产品系列

下表列出了器件名称、特性和封装类型。所有器件都集成了高速 CAN FD 收发器和低压差稳压器（5V/150 mA）。

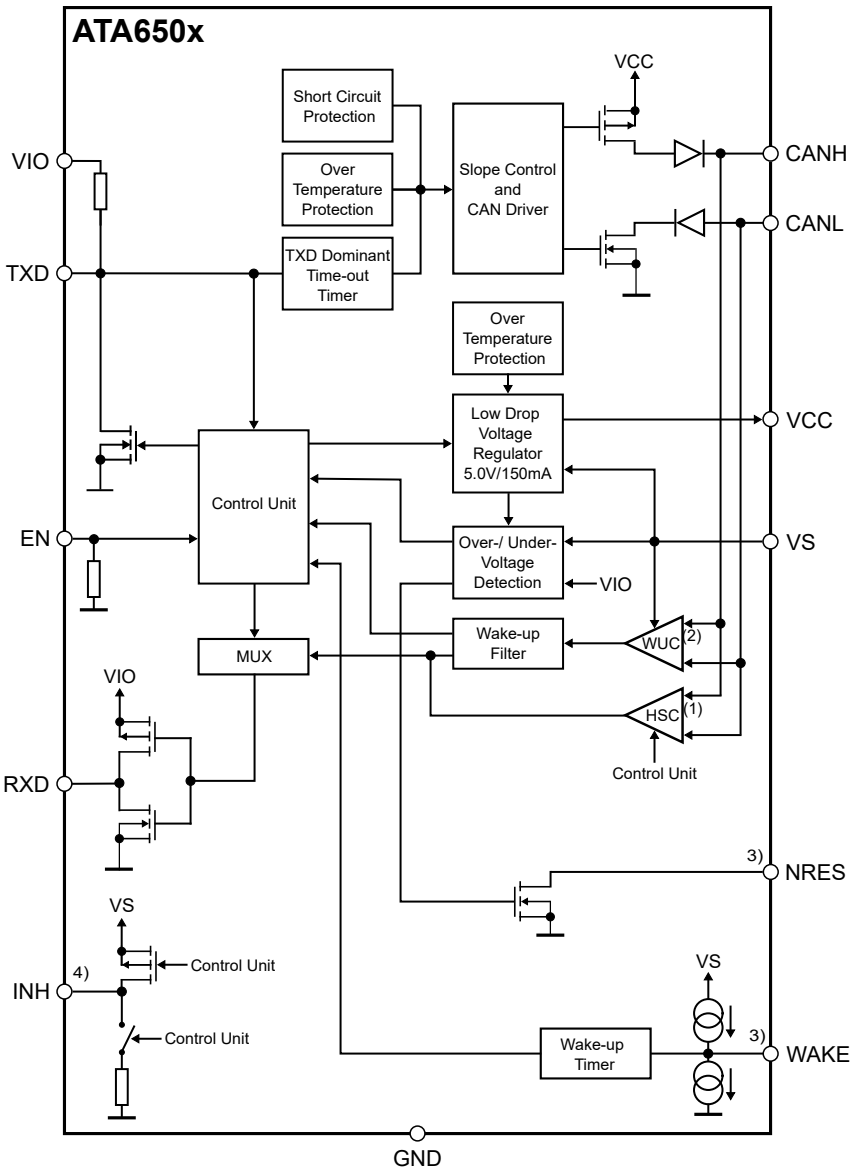
表 2-1. ATA650X 系列成员

器件	0 级	VIO	NRES	INH	WAKE	封装
ATA6500	x	1.8V/5V				VDFN8
ATA6501	x	3.3V/5V				VDFN8
ATA6502	x	1.8V/5V	x		x	VDFN10
ATA6503	x	3.3V/5V	x		x	VDFN10
ATA6504	x	1.8V/5V	x	x	x	VDFN14
ATA6505	x	3.3V/5V	x	x	x	VDFN14

© 2025 Microchip Technology Inc. 及其子公司

3. 框图

图 3-1. 简化框图



注：

1. 高速比较器。
2. 唤醒比较器。
3. 10 引脚和 14 引脚封装。
4. 14 引脚封装。

© 2025 Microchip Technology Inc. 及其子公司

4. 引脚配置

图 4-1. ATA6500 和 ATA6501 引脚配置（VDFN8）

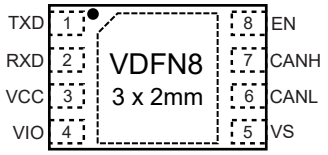


表 4-1. VDFN8 的引脚说明

ATA6500/1	符号	功能
1	TXD	发送数据输入引脚
2	RXD	接收数据输出引脚
3	VCC	稳压器输出引脚（5V/150 mA）
4	VIO	I/O 引脚的电源电压
5	VS	电池电源电压引脚
6	CANL	低电平 CAN 总线线路
7	CANH	高电平 CAN 总线线路
8	EN	使能控制输入引脚
9	GND/散热片	地；外露散热焊盘

图 4-2. ATA6502 和 ATA6503 引脚配置（VDFN10）

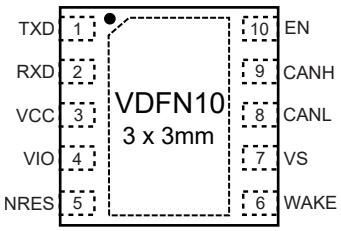


表 4-2. VDFN10 的引脚说明

ATA6502/3	符号	功能
1	TXD	发送数据输入引脚
2	RXD	接收数据输出引脚
3	VCC	稳压器输出引脚（5V/150 mA）
4	VIO	I/O 引脚的电源电压
5	NRES	漏极开路复位输出引脚，低电平有效
6	WAKE	本地唤醒输入。如果未使用，则直接连接至 VS 引脚或 GND 引脚。
7	VS	电池电源电压引脚
8	CANL	低电平 CAN 总线线路
9	CANH	高电平 CAN 总线线路
10	EN	使能控制输入引脚
11	GND/散热片	地；外露散热焊盘

© 2025 Microchip Technology Inc. 及其子公司

图 4-3. ATA6504 和 ATA6505 引脚配置（VDFN14）

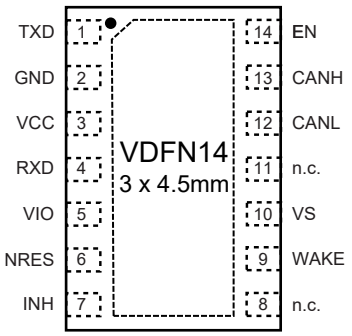


表 4-3. VDFN14 的引脚说明

ATA6504/5	符号	功能
1	TXD	发送数据输入引脚
2	GND	地引脚
3	VCC	稳压器输出引脚（5V/150 mA）
4	RXD	接收数据输出引脚
5	VIO	I/O 引脚的电源电压
6	NRES	漏极开路复位输出引脚，低电平有效
7	INH	VS 相关禁止输出开关，用于控制外部负载，例如：稳压器
8	n.c.	未连接
9	WAKE	本地唤醒输入。如果未使用，则直接连接至 VS 引脚或 GND 引脚。
10	VS	电池电源电压引脚
11	n.c.	未连接
12	CANL	低电平 CAN 总线线路
13	CANH	高电平 CAN 总线线路
14	EN	使能控制输入引脚
15	GND/散热片	地；外露散热焊盘

4.1 电池电源电压引脚（VS）

此为电源引脚。该引脚通常通过一个串联二极管连接至电池，以实现电池反向保护。该引脚可维持标准的汽车条件，例如：在负载突降期间保持 40V 电压。通过实现欠压检测电路，避免出现故障或虚假总线消息。接通 VS 引脚后，IC 开始进入复位模式，VCC 稳压器和 INH 输出（仅限 ATA6504/5）均导通；VCC 电压稳定后，器件切换至待机模式。

4.2 地引脚（GND）

在 GND 断开的情况下，本器件不会影响 CAN 总线。

4.3 稳压器输出引脚（VCC）

5V 稳压器能够将负载驱动至最高 150 mA，因此可为 CAN FD 收发器、单片机（仅适用于 5V μC）以及 PCB 上的其他 IC/负载供电。该稳压器可通过限流和过温关断来防止过载。当稳压器导通时，可持续监控输出电压。此外，当检测到 VCC 过压条件时，稳压器会自动关闭。如果 VCC 电压降至定义的阈值 $V_{VCC_th_UV_DOWN}$ 以下，NRES 输出引脚就会置为有效（仅限 ATA6502/3/4/5），器件进入复位模式。

4.4 I/O 电平适配器的电源引脚（VIO）

此为数字输入/输出引脚的电源引脚。该引脚应连接至单片机的电源电压，以便将 TXD 引脚和 RXD 引脚的信号电平调整至单片机的 I/O 电平。器件可监控 VIO 引脚是否存在欠压。

ATA650X 器件有两种 VIO 型号：

© 2025 Microchip Technology Inc. 及其子公司

- ATA6501/3/5：3.3V 和 5V μC 的 VIO 欠压阈值（V_{VIO_UV}）
- ATA6500/2/4：1.8V 和 5V μC 的 VIO 欠压阈值（V_{VIO_UV}）

对于 5V 单片机，VIO 引脚应连接至 VCC 引脚，且 VCC 电压为 CAN FD 收发器和单片机的供电电压。

4.5 CAN 总线引脚（CANH 和 CANL）

CANL 引脚为连接至 GND 的下桥臂驱动器，而 CANH 引脚为连接至 VCC 的上桥臂驱动器。在正常模式下，如果 TXD 为高电平，CANH 和 CANL 驱动器处于关闭（OFF）模式，CANH 和 CANL 的电压为 $V_{VCC}/2$，约为 2.5V，由内部总线偏置电路提供。这种状态称为隐性状态。

当 TXD 为低电平，CANL 拉至 GND，而 CANH 则拉至 VCC，从而在 CAN 总线上形成差分电压。这种状态称为显性状态。

在待机和休眠模式下，CANH 和 CANL 驱动器处于关闭（OFF）模式。如果器件处于关闭（OFF）模式，则 CANH 和 CANL 具有高阻性，并会有极低的泄漏电流流至 GND，使器件在理想情况下处于无源状态。

CANH 和 CANL 引脚都集成了 ESD 保护功能，且对外部干扰（比如 EMC 和电气瞬变）具有极高的稳健性。CANH 和 CANL 总线输出具有 GND 或正电源电压短路保护，以及过温保护。

4.6 发送数据输入引脚（TXD）

在正常模式下，该输入引脚控制 CAN 总线状态。在应用中，该引脚连接至单片机发送端。TXD 引脚具有一个连接 VIO 的内部上拉电阻，以确保在该引脚保持悬空的情况下，隐性驱动器状态处于安全的定义范围。当 TXD 为高电平或保持悬空时，CANH 和 CANL 驱动器关闭，从而将总线设置为隐性状态。TXD 引脚必须拉至逻辑低电平，以激活 CANH 和 CANL 驱动器，并将总线设置为显性状态。当 TXD 引脚设置为低电平时，TXD 显性超时定时器启动。如果 TXD 引脚处于低电平状态的时间超过 $t_{to(dom)}$，发送器将被禁止，总线线路被释放至隐性状态。该功能可防止由于硬件和/或软件应用故障而将总线线路驱动至永久显性状态（阻断所有网络通信）。如果 TXD 引脚处于高电平状态的时间超过 $t_{TX_resume_TXDOUT}$，则 TXD 显性超时定时器复位。如果 TXD 引脚保持在低电平状态（例如：通过对 GND 短路），发送器也会被禁止，同时器件切换至正常模式；此时，总线线路处于隐性状态。收发器将保持此状态，直至 TXD 引脚设置为高电平。

在待机模式下，TXD 引脚用作输出，与 RXD 引脚一起发送唤醒源或 VS 欠压信号。

4.7 接收数据输出引脚（RXD）

在正常和仅接收模式下，该引脚会向单片机报告 CAN 总线的状态。在应用中，该引脚连接至单片机接收端。当总线为隐性状态时，RXD 为高电平。当总线为显性状态时，RXD 为低电平。

输出为推挽式结构；上桥臂连接至 VIO，下桥臂连接至 GND。

在待机模式下，RXD 引脚会与 TXD 引脚一起发送唤醒源或 VS 欠压信号。

已实现 RXD 隐性钳位功能（见 RXD 隐性钳位章节）。如果 RXD 线路保持在高电平，则此故障保护功能可防止控制器通过总线发送数据。

4.8 禁止输出引脚（INH——仅限 ATA6504 和 ATA6505）

禁止输出引脚可为 VS 引脚提供内部开关，并可用于控制外部稳压器或其他外部负载。如果器件处于正常、仅接收、复位或待机模式，则禁止上桥臂开关导通。如果器件处于休眠模式，则禁止开关关断，从而禁止已连接的外部稳压器或其他已连接的外部器件。通过实现下拉电阻，确保禁止开关关断时电平保持在定义的范围内。

CAN 总线或 WAKE 引脚上的唤醒事件将 INH 引脚切换至 VS 电平。系统上电后（VS 从零开始上升），INH 引脚会自动切换至 VS 电平。

4.9 唤醒输入引脚（WAKE——仅限 ATA6502、ATA6503、ATA6504 和 ATA6505）

此高压输入引脚用于将器件从休眠模式中唤醒。该引脚通常连接至应用中的外部开关，以便生成本地唤醒信号。如果应用不需要使用 WAKE 引脚，则应将其连接至 VS 或 GND，确保实现最佳 EMI 性能。

© 2025 Microchip Technology Inc. 及其子公司

WAKE 引脚采用特殊的设计结构，由低电平跳变至高电平或高电平跳变至低电平触发，紧接着在给定时间（> t_{local_wu}）内保持稳定的电平，这样就可以生成本地唤醒请求。在设计本地唤醒电路时，此功能可实现最高的灵活性。

为避免因噪声造成误唤醒事件，可采用内部滤波器。此外，还应插入一个串行电阻，主要是为了在瞬态脉冲和 ESD 期间限制输入电流。建议电阻值为 3.3 kΩ。建议使用一个外部 10 nF 电容，以提高 EMC 和 ESD 性能（见典型应用电路）。

本地唤醒请求先将器件切换至复位模式，然后进入待机模式。可通过将 RXD 引脚置于高电平并将 TXD 引脚置于低电平来发送该请求。

为减少低功耗模式下的电流消耗，内部上拉/下拉电路取决于 WAKE 引脚的逻辑电平：

- WAKE 引脚为高电平时，采用连接至 VS 的内部上拉电路。
- WAKE 引脚为低电平时，采用连接至 GND 的内部下拉电路。

4.10 使能输入引脚（EN）

使能输入引脚可与 TXD 引脚一起用于控制器件的工作模式（见图 5-1）。通过实现内部下拉电阻，确保该引脚在保持悬空的情况下，处于安全的定义状态。ESD 保护结构并未连接至 VIO，因此，即使不存在 VIO 电压，也可通过 EN 引脚唤醒器件。

4.11 复位输出引脚（NRES——仅限 ATA6502、ATA6503、ATA6504 和 ATA6505）

NRES 引脚为漏极开路输出并且为低电平有效。ESD 结构并未连接至 VIO，因此，NRES 引脚可与外部复位源的其他输出连接，以便与这些独立的复位源实现线或逻辑。如果 VCC 电压降至欠压检测阈值 $V_{VCC_th_UV_DOWN}$ 以下的时间超过 t_{res_f}，则 NRES 置为有效。即使 V_{VCC} = 0V，NRES 仍保持低电平，因为 NRES 是通过 VS 电压内部驱动的。如果 VS 电压下降，NRES 会在 V_{VS} < 1.5V 之前一直保持低电平，然后进入高阻态。

当 VCC 电压上升时，在 VCC 达到 VCC 欠压清零阈值电压（$V_{VCC_th_UV_UP}$）后，会有一段延迟使 NRES 保持低电平，持续 t_{Reset}。

© 2025 Microchip Technology Inc. 及其子公司

5. 功能说明

ATA650X 高速 CAN FD SBC 具有多种工作模式、诊断功能和故障保护功能，可提高系统可靠性，并实现高级功率管理功能。

5.1 器件工作模式

利用控制引脚 EN 和 TXD，可从 ATA650X 支持的五种工作模式中选择一种工作模式。 图 5-1 给出了不同的工作模式和模式转变过程。

图 5-1. 工作模式

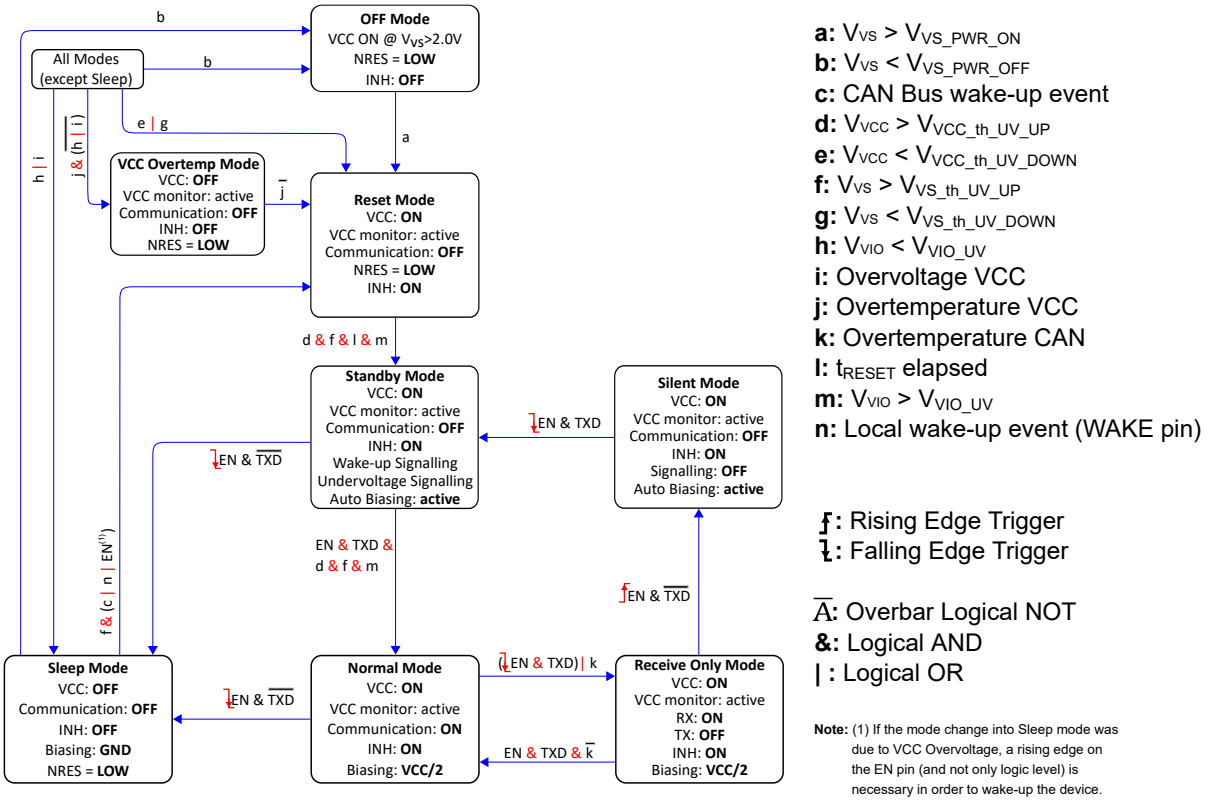


表 5-1. 工作模式

工作模式	CAN 收发器	VCC	CANH	CANL	TXD	RXD	INH	NRES
复位模式	关闭	导通	偏置至 GND	偏置至 GND	如果存在 VIO，则为高电平	高电平	导通	低电平
待机模式	关闭	导通	自动总线偏置	自动总线偏置	发送唤醒源或 VS 欠压信号（如果未发送任何唤醒源或 VS 欠压信号，TXD 和 RXD 均为高电平）		导通	高阻态
静默模式	关闭	导通	自动总线偏置	自动总线偏置	高电平	高电平	导通	高阻态
正常模式	导通	导通	取决于数据传输	取决于数据传输	由外部单片机控制（高/低电平）	反映 CAN 总线	导通	高阻态
仅接收模式	发送器关闭 接收器打开	导通	取决于数据传输	取决于数据传输	高电平	反映 CAN 总线	导通	高阻态

© 2025 Microchip Technology Inc. 及其子公司

表 5-1. 工作模式 （续）

工作模式	CAN 收发器	VCC	CANH	CANL	TXD	RXD	INH	NRES
休眠模式	关闭，唤醒检测激活	关闭	偏置至 GND	偏置至 GND	取决于 VIO（上拉至 VIO）	如果存在 VIO，则为高电平	关闭（下拉至 GND）	低电平
VCC 过温模式	关闭	关闭	偏置至 GND	偏置至 GND	高电平	高电平	关闭（下拉至 GND）	低电平
关闭（OFF）模式	关闭	关闭（V_{VS} > 2.0V 时导通）	高阻态	高阻态	取决于 VIO（上拉至 VIO）	取决于 VIO	关闭（下拉至 GND）	低电平

5.1.1 关闭（OFF）模式

这是首次连接电池时的默认模式。当器件的电源电压（V_{VS}）降至定义的掉电检测电压阈值（$V_{VS_PWR_OFF}$）以下时，或在电源电压上升期间低于上电检测电压阈值（$V_{VS_PWR_ON}$）时，ATA650X 处于关闭（OFF）模式。在关闭（OFF）模式下，IC 无法提供任何功能。V_{VS}>2V 时，稳压器打开。一旦 V_{VS} 升至上电检测阈值（$V_{VS_PWR_ON}$）以上，器件就会转换至复位模式。整个 IC 将复位，初始化并切换至复位模式。

5.1.2 复位模式

在以下条件下，ATA650X 进入复位模式：

- 首次上电时
- VCC 或 VS 引脚出现欠压事件时
- 发生 VCC 升压过温事件后
- 发生从休眠模式唤醒事件后

在复位模式下，通信关闭，NRES 为低电平（LOW），VCC 和 INH 均导通。

当电源电压上升，且 VS、VCC 和 VIO 电压均高于其对应的阈值时，器件会在 t_{Reset} 时间结束后转换至待机模式。

如果 VIO 引脚上的电压低于 V_{VIO_UV} 的时间超过 $t_{VIO_UV_set}$，器件就会进入休眠模式，以节省电力。

5.1.3 正常模式

在正常模式下，收发器可通过总线线路 CANH 和 CANL 发送和接收数据。根据 CAN 规范，这是 CAN 接口的正常发送和接收模式。输出驱动器级激活，并将来自 TXD 输入的数据驱动至 CAN 总线。高速比较器（High-Speed Comparator，HSC）可将总线线路上的差分信号转换为数字信号，然后输出至 RXD 引脚。总线偏置设置为 $V_{VCC/2}$。通过控制和优化总线线路上的输出信号斜率，可保证电磁辐射（Electromagnetic Emission，EME）处于最低水平。

VCC 稳压器可提供 5V 输出电压（± 2%的低容差）和 150 mA 最大输出电流。如果出现 VCC 欠压条件，NRES 引脚会切换至低电平，且 IC 变为复位模式。

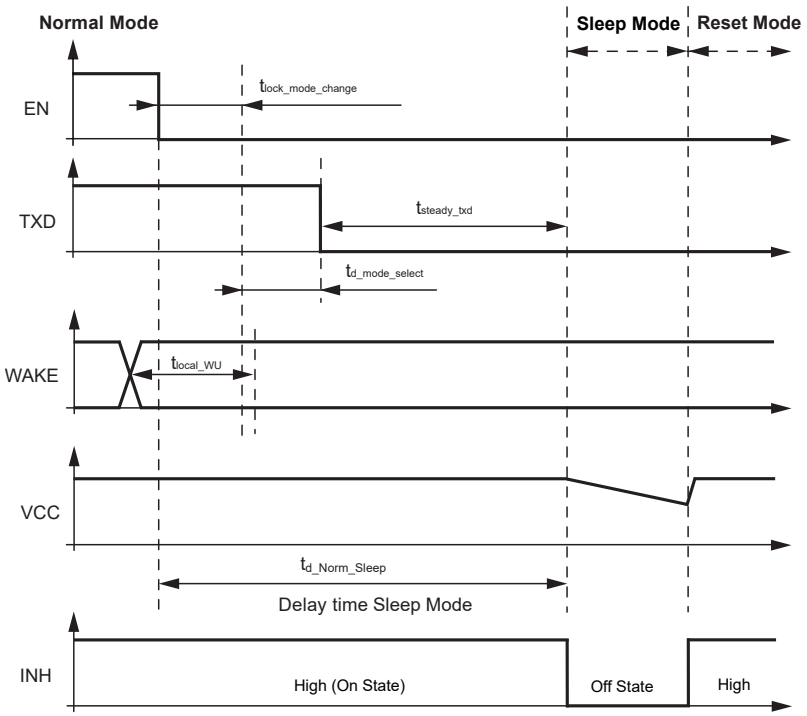
INH 输出导通，这样通过 INH 引脚控制的外部负载也会导通。

在正常模式下，通过 TXD 引脚和 RXD 引脚发送的唤醒源信号会被停用。

如果 WAKE 引脚的下降沿或上升沿出现在 EN 引脚的下降沿前不久，且 t_{local_WU} 在 $t_{lock_mode_change}$ 后结束，就会存储本地唤醒请求。进入休眠模式后，器件就会自动切换至复位模式（见图 5-2）。

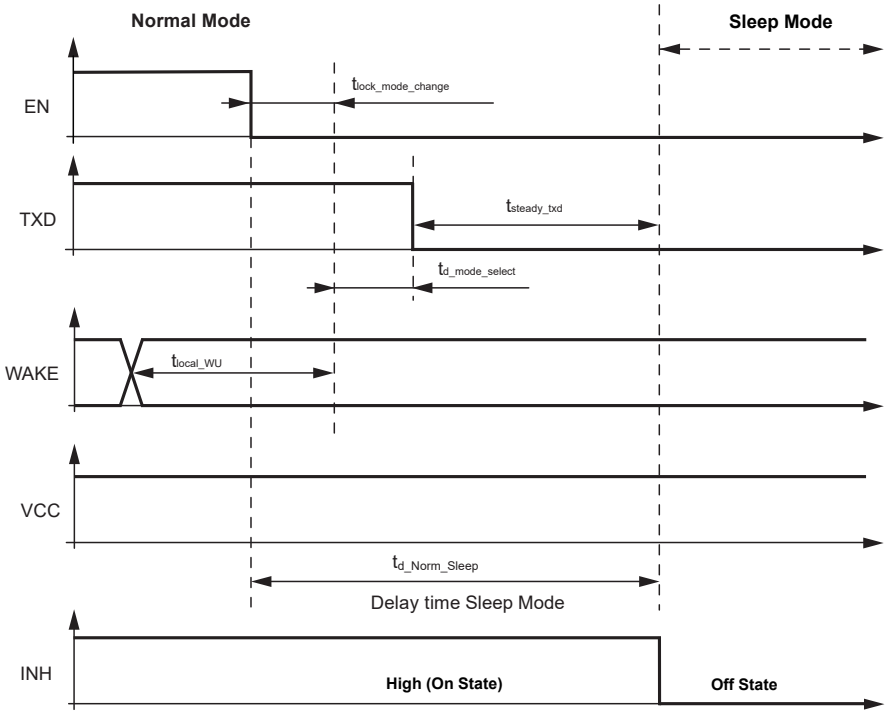
© 2025 Microchip Technology Inc. 及其子公司

图 5-2. 从正常模式切换至休眠模式时，发送本地唤醒请求



如果 WAKE 引脚的下降沿或上升沿出现在 EN 引脚的下降沿前不久，但 t_{local_WU} 在 $t_{lock_mode_change}$ 之前结束，就会忽略本地唤醒请求，器件会进入并保持在休眠模式（见图 5-3）。

图 5-3. 从正常模式切换至休眠模式时，过早发送本地唤醒请求



© 2025 Microchip Technology Inc. 及其子公司

5.1.4 仅接收模式

仅接收模式可用于测试总线介质的连接，或用于防止故障 CAN 控制器中断网络通信。在仅接收模式下，ATA650X 仍可接收来自总线的数据，但发送器被禁止，因此无法将数据发送至 CAN 总线。总线引脚偏置到隐性状态（$V_{VCC/2}$）。所有其他 IC 功能（包括 HSC）继续运行，如同在正常模式一样。VCC 稳压器和 INH 输出的运行方式与正常模式一样。

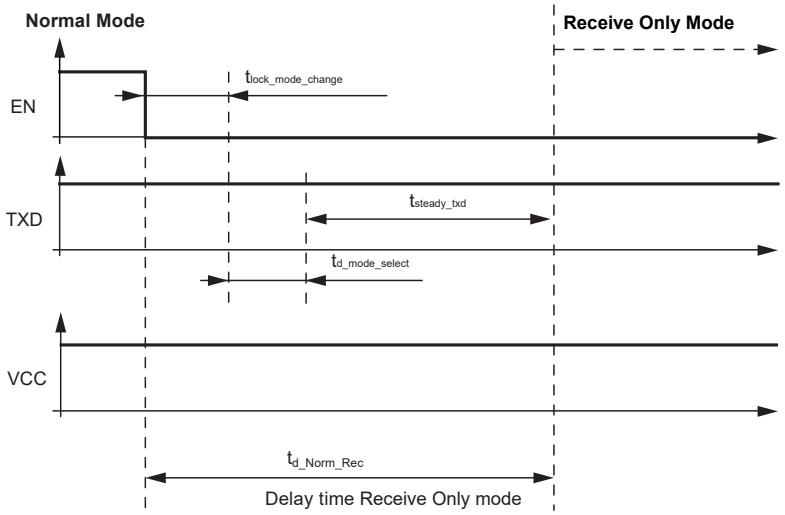
如果在仅接收模式下出现 VCC 欠压条件，NRES 切换至低电平，器件转换至复位模式。

如果 V_{VIO} 降至其欠压检测阈值（V_{VIO_UV}）以下，收发器就会关闭，并与总线断开连接。低功耗唤醒比较器导通。如果 VIO 引脚上的电压低于 V_{VIO_UV} 的时间超过 $t_{VIO_UV_set}$，器件就会进入休眠模式，以节省电力并确保总线不会受干扰。

如果 CAN 收发器出现过温，器件将从正常模式切换至仅接收模式，且发送器被禁止。当结温降至 T_{Jsd} 以下并经过 T_{JSD_hys} 滞后之后，器件会在 EN 引脚和 TXD 引脚均为高电平时再次切换至正常模式。

当 TXD 为高电平并在 $t_{d_Norm_Rec}$ 期间保持高电平时，EN 引脚的下降沿会将 IC 切换至仅接收模式（只能从正常模式切换，见图 5-1）。在模式选择窗口期间，TXD 信号必须为逻辑高电平，请参见下图（图 5-4）。当 TXD 为高电平且结温低于 T_{Jsd} 时，器件可在 EN 引脚为高电平的情况下再次设置为正常模式。

图 5-4. 从正常模式切换至仅接收模式



5.1.5 待机模式

待机模式是 ATA650X 的初级节能模式，可降低电流消耗。在此模式下，收发器无法通过总线线路发送或正确接收数据。发送器和 HSC 均关闭，以降低电流消耗，只有低功耗唤醒比较器（WUC）监控总线线路是否存在有效唤醒信号。

根据 ISO 11898-2 规定，ATA650X 中的 CAN 收发器在待机模式下支持自动总线偏置（前提是 V_{VCC} = V_{VCCnom}）。当总线未激活时间超过 $t_{Silence}$ 时，总线引脚偏置至 GND（通过 R_{CAN_H}，R_{CAN_L}），而当检测到远程 CAN 总线唤醒请求（ISO 11898-2 规定的唤醒模式（Wake-Up Pattern，WUP））时，总线引脚偏置至 VCC/2（大约 2.5V）。

INH 引脚仍处于活动状态，因此通过该引脚控制的外部负载也处于活动状态。

在待机模式下，TXD 引脚用作输出，与 RXD 输出引脚一起发送唤醒源或 VS 欠压信号。信号发送的优先级为：VS 欠压具有最高优先级，之后是本地唤醒，总线唤醒的优先级最低。

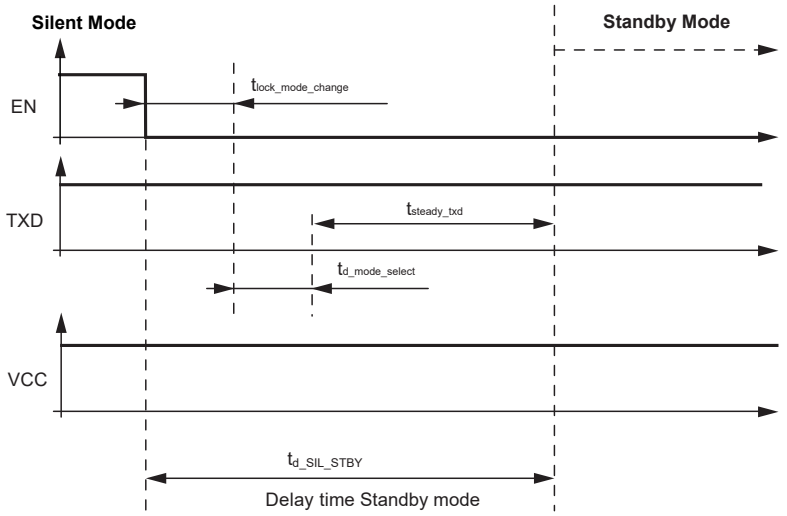
如果已退出待机模式，则会立即停止信号发送。

当 TXD 和 EN 引脚均为高电平时，器件会切换至正常模式。

© 2025 Microchip Technology Inc. 及其子公司

如果器件处于静默模式，当 TXD 置为高电平时，EN 引脚的下降沿会将 IC 切换至待机模式。在模式选择窗口期间（t_{steady_txd}），TXD 引脚必须为逻辑高电平，请参见下图（图 5-5）。

图 5-5. 从静默模式切换至待机模式



5.1.6 静默模式

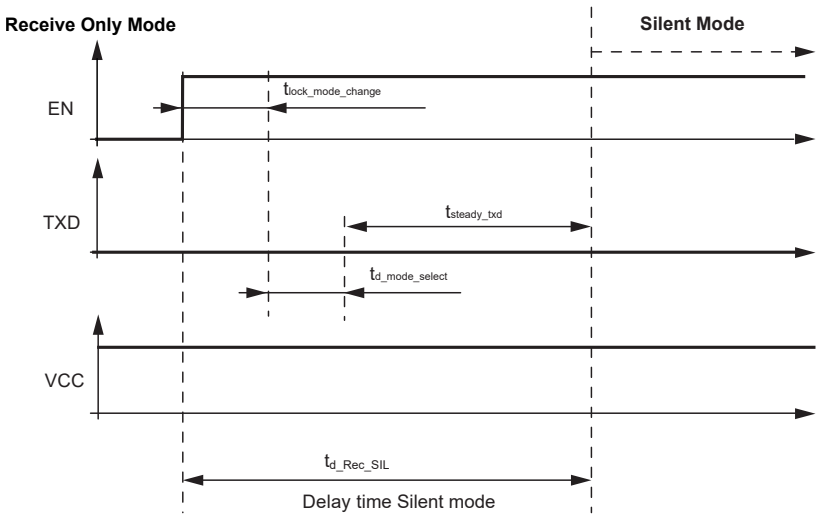
静默模式是 ATA650X 的节能模式，可降低电流消耗。在此模式下，VCC 稳压器导通，但收发器无法通过总线线路发送或接收数据。唤醒信号发送被停用，这意味着在静默模式下，ARTA650x 无法通过总线线路唤醒，也无法通过 WAKE 引脚唤醒。

根据 ISO 11898-2 规定，ATA650X 中的 CAN 收发器在静默模式下支持自动总线偏置（前提是 V_{VCC} = V_{VCCnom}）。当总线未激活时间超过 $t_{Silence}$ 时，总线引脚偏置至 GND（通过 R_{CAN_H}，R_{CAN_L}），而当检测到远程 CAN 总线唤醒请求（ISO 11898-2 规定的唤醒模式（Wake-Up Pattern，WUP））时，总线引脚偏置至 VCC/2（大约 2.5V）。

INH 输出引脚仍导通，这样就可以给通过该引脚控制的外部负载供电。

当 TXD 置为低电平时，EN 引脚的上升沿会将 IC 切换至静默模式（只能从仅接收模式切换）。在模式选择窗口期间（t_{steady_txd}），TXD 信号必须为逻辑低电平，请参见下图（图 5-6）。

图 5-6. 从仅接收模式切换至静默模式



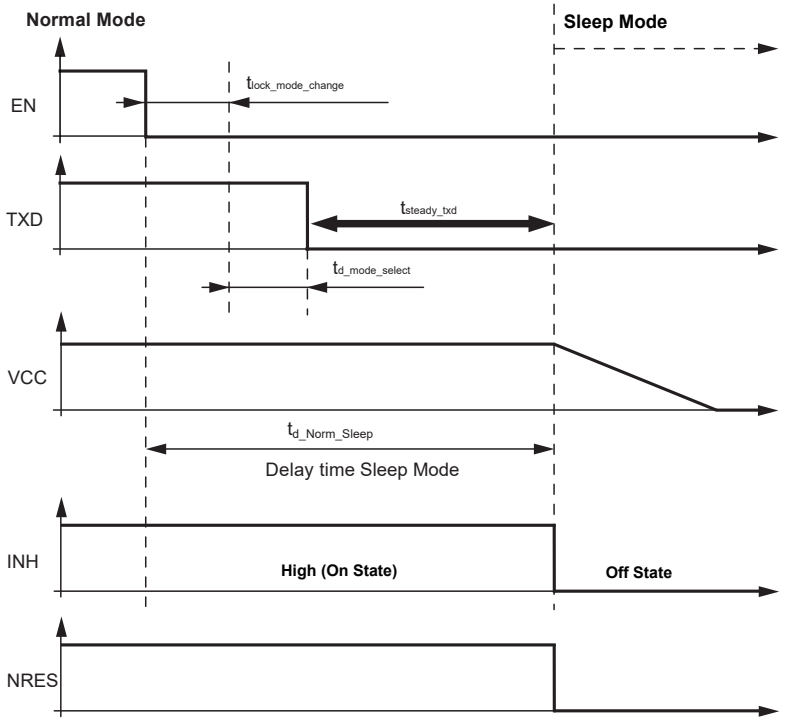
© 2025 Microchip Technology Inc. 及其子公司

5.1.7 休眠模式

休眠模式是本器件的最高节能模式。在此模式下，内部 VCC 稳压器关闭。INH 输出也关闭，因此，连接至该引脚的外部电路也关闭。

当 TXD 为低电平时，EN 引脚的下降沿会将 IC 切换至休眠模式。在模式选择窗口期间，TXD 信号必须为逻辑低电平，请参见下图（图 5-7）。在此模式下，收发器无法通过总线线路发送或正确接收数据。除了低功耗唤醒比较器（WUC）之外，收发器被禁止。

图 5-7. 切换至休眠模式



为避免在切换至休眠模式时对 CAN 引脚产生任何影响，应先将 EN 引脚置为低电平，在 $t_{lock_mode_change}$ 时间（在此期间，TXD 引脚应保持为高电平）结束后，以及 $t_{d_mode_select}$ 时间结束前，TXD 引脚可置为低电平。

在休眠模式下，总线线路偏置至地，以便将电流消耗降至最低。

5.1.7.1 通过 CAN 总线远程唤醒

根据 ISO 11898-2:2024 中的要求，ATA650X 可监控总线线路，以实现有效 WUP。此滤波功能有助于避免虚假唤醒事件，显性钳位总线、由于噪声导致的显性相位、总线上的尖峰、瞬变或 EMI 等都会触发虚假唤醒事件。

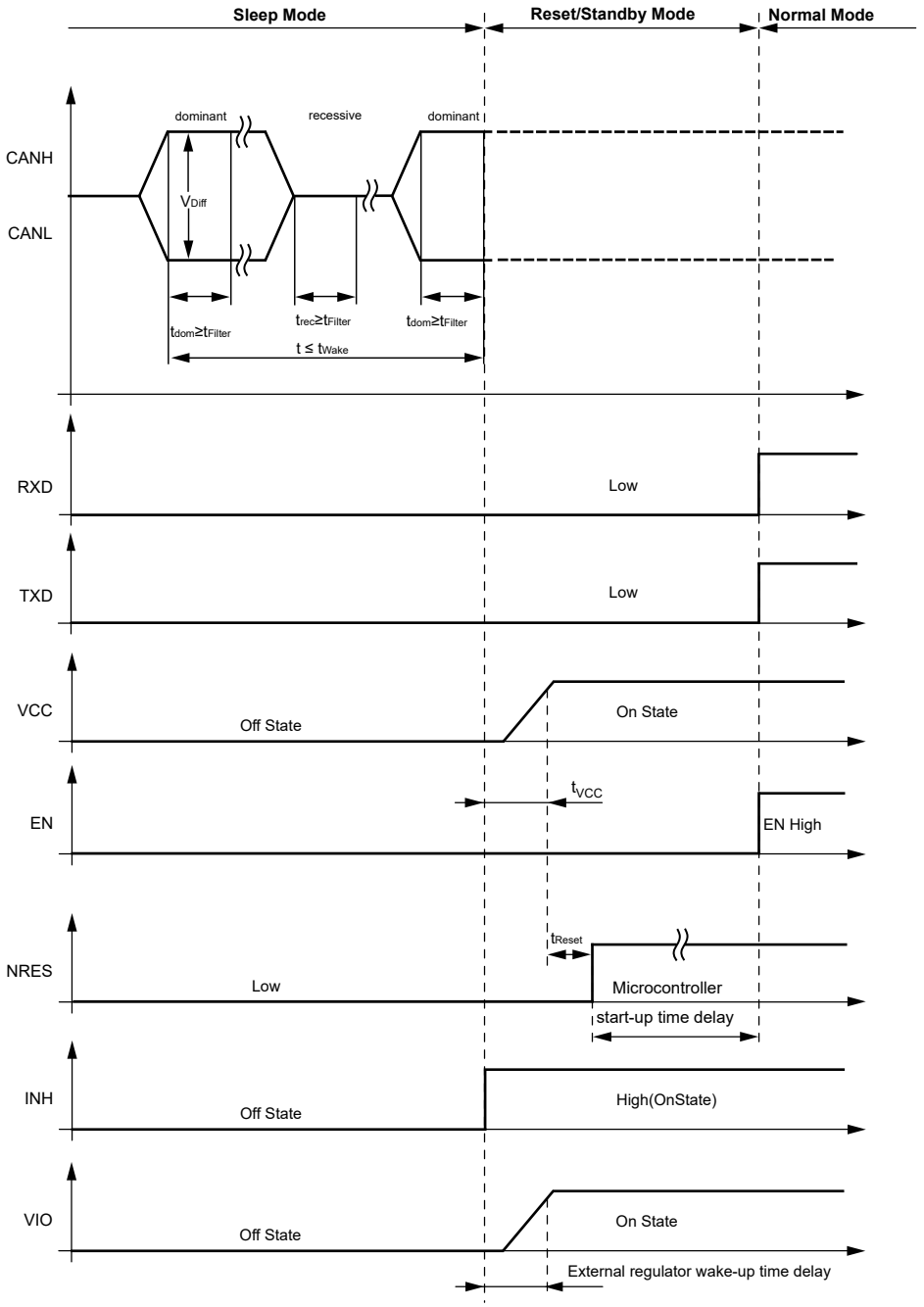
唤醒模式包括至少两个持续时间不短于 t_{Filter} 的连续显性总线电平，且两个显性总线电平之间由持续时间不短于 t_{Filter} 的隐性总线电平隔开。持续时间短于 t_{Filter} 的显性或隐性总线电平通常会被忽略。必须要在总线唤醒超时时间 t_{wake} 内接收到完整的显性—隐性—显性模式，才能将其视为有效的唤醒模式，如图 5-8 中所示。否则，内部唤醒逻辑会复位，然后必须检测到完整的唤醒模式才能触发唤醒事件。

在正常模式下，如果出现 VCC 或 VIO 欠压条件，或在 t_{wake} 期间未接收到完整的唤醒模式，则 RXD 引脚和 TXD 引脚不会发送任何唤醒信号。

当接收到有效唤醒模式时，器件进入复位模式；稳压器和 INH 输出导通。

© 2025 Microchip Technology Inc. 及其子公司

图 5-8. CAN 总线唤醒时序



当在总线上检测到有效的 CAN WUP 时，RXD 引脚和 TXD 引脚切换至低电平，以便发送 CAN 总线唤醒请求。

5.1.7.2 通过 WAKE 引脚实现本地唤醒

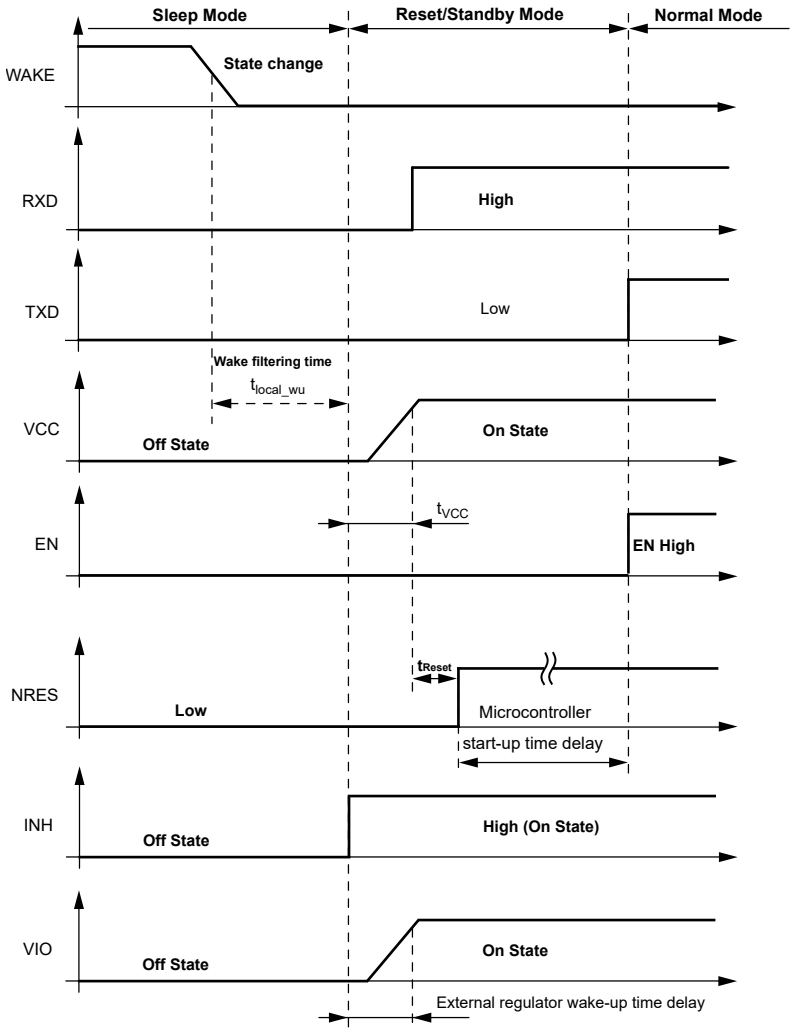
WAKE 引脚出现下降沿或上升沿，随后在给定时间（> t_{local_wu}）段内保持低电平或高电平，这样就会产生本地唤醒请求。器件会切换至复位模式，然后切换至待机模式。

自动总线偏置激活。本地唤醒请求会在 RXD 引脚为高电平和 TXD 引脚为低电平的情况下发送至单片机。

VCC 输出电压在 t_{VCC} 后达到 4V。请注意，VCC 达到 4V 所需的时间（t_{VCC}）取决于外接 VCC 电容和所连接的负载。在复位时间延迟 t_{Reset} 期间，NRES 输出保持低电平。本地唤醒的特性如图 5-9 所示。

© 2025 Microchip Technology Inc. 及其子公司

图 5-9. 通过 WAKE 引脚从休眠模式进行本地唤醒



5.2 故障保护功能

ATA650X 可检测许多不同的局部故障条件，这些将在后续章节中进行描述。

5.2.1 TXD 显性超时功能

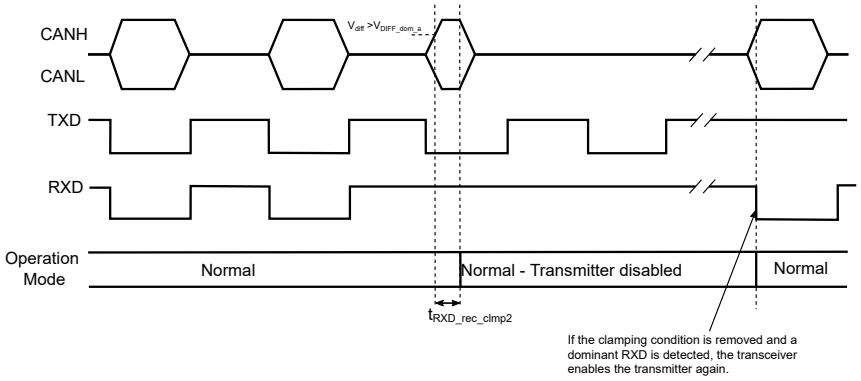
TXD 引脚的永久低电平（由于硬件或软件应用故障导致）会将 CAN 总线驱动至永久显性状态，从而阻断所有网络通信。TXD 显性超时功能可通过禁止发送器来防止出现诸如网络死锁的情况。当 TXD 引脚设置为低电平时，TXD 显性超时定时器启动。如果 TXD 引脚处于低电平状态的时间超过 $t_{to(dom)}$，则发送器被禁止，从而将总线线路释放至隐性状态。$t_{to(dom)}$显性超时定时器定义可能的最低比特率。TXD 引脚必须置为高电平，且持续时间必须超过 $t_{TX_resume_TXDOUT}$，以便重置 TXD 显性超时定时器。

5.2.2 RXD 隐性钳位

如果控制器的 RXD 线路保持在高电平（隐性），则此故障保护功能可防止控制器通过总线发送数据。如果 RXD 引脚由于对 VCC 短路而无法发送显性总线状态信号，则 ATA650X 中的发送器被禁止，以避免总线上出现数据冲突。在正常模式下，器件会持续比较高速比较器（HSC）的状态和 RXD 引脚的状态。如果 HSC 指示显性总线状态持续时间超过 $t_{RXD_rec_clmp}$，而 RXD 引脚未指示相同内容，则会检测到隐性钳位故障。通过进入休眠模式或关闭（OFF）模式或 RXD 引脚再次显示显性（LOW）电平，均可实现 RXD 隐性钳位检测复位。

© 2025 Microchip Technology Inc. 及其子公司

图 5-10. RXD 隐性钳位检测



5.2.3 低电源电压下的特性

在电池电压连接至应用电路后，VS 引脚上的电压会根据应用中使用的旁路电容增加（见典型应用电路）。如果 V_{VS} 高于上电检测阈值（$V_{VS_PWR_ON}$），则 IC 模式从关闭（OFF）模式变为复位模式，如果 VCC 的输出电压升至高于欠压阈值（$V_{VCC_th_UV_UP}$）的时间超过复位时间（t_{Reset}），则器件会自动进入待机模式。请注意，当 VCC 电压达到 VCC 欠压清零阈值 $V_{VCC_th_UV_UP}$ 时，t_{Reset} 开始。一旦 V_{VS} 超过欠压阈值 $V_{VS_th_UV_UP}$，就可以激活 CAN 收发器。

VCC 输出电压在 t_{VCC} 后达到 4V。t_{VCC} 时间取决于外接 VCC 电容和所连接的负载。在复位时间延迟 t_{Reset} 期间，NRES 输出为低电平。VCC、NRES 和 VS 的特性如图 5-11 和图 5-12 中所示。

图 5-11. VCC 和 NRES 与 VS 的关系（上升）

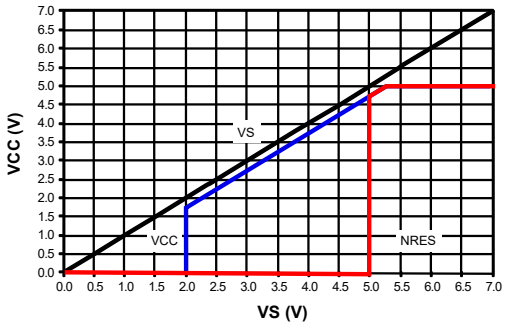
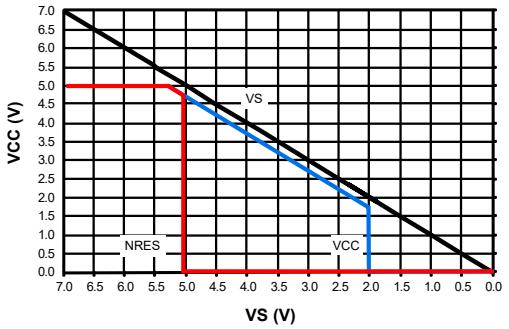


图 5-12. VCC 和 NRES 与 VS 的关系（下降）



只有在 VS 上升和下降时间远比 VCC 上升时间 t_{VCC} 和 NRES 复位延迟时间 t_{Reset} 更慢时，上图方才有效。如果在休眠模式下，V_{VS} 电压值降至欠压检测阈值 $V_{VS_th_UV_DOWN}$ 以下，工作模式不变，且无法唤醒。只有在 VS 引脚上的电源电压降至 VS 工作阈值 $V_{VS_PWR_OFF}$ 以下时，IC 才会切换至关闭（OFF）模式。如果在仅接收模式下，VCC 电压降至 VCC 欠压阈值 $V_{VCC_th_UV_DOWN}$ 以下，IC 会切换至复位模式。如果 VS 引

© 2025 Microchip Technology Inc. 及其子公司

脚上的电源电压降至掉电检测阈值 $V_{VS_PWR_OFF}$ 以下，IC 会切换至关闭（OFF）模式。如果在正常模式下，VS 引脚上的电压值降至 VS 欠压检测阈值 $V_{VS_th_UV_DOWN}$ 以下，IC 会切换至复位模式。这意味着 CAN 收发器被禁止，以避免出现故障或总线消息被破坏。稳压器一直处于工作状态。

在 VCC 欠压条件下，IC 处于复位模式，且只能切换至休眠模式。只有在电源电压 V_{VS} 降至掉电阈值 $V_{VS_PWR_OFF}$ 以下时，IC 才会切换至关闭（OFF）模式。

如果 V_{VIO} 降至其欠压检测阈值（V_{VIO_UV}）以下，收发器就会关闭，并与总线断开连接。低功耗唤醒比较器导通。如果 VIO 引脚上的电压低于 V_{VIO_UV} 的时间超过 $t_{VIO_UV_set}$，器件就会进入休眠模式，以节省电力并确保总线不会受干扰。

NRES 引脚上不会出现 VIO 欠压事件信号。

5.2.4 总线唤醒（仅在专用唤醒模式下适用）

由于实现了唤醒滤波，当总线长时间处于显性状态下时，ATA650X 不会唤醒；只有在检测到 ISO 11898-2:2024 中规定的有效唤醒模式（WUP）时才会唤醒。为实现有效唤醒，必须从总线接收到至少两个持续时间不短于 t_{Filter} 的连续显性总线电平，且两个显性总线电平之间由持续时间不短于 t_{Filter} 的隐性总线电平隔开。时间短于 t_{Filter} 的显性或隐性总线电平通常会被忽略。必须在总线唤醒超时时间 t_{wake} 内接收到完整的显性—隐性—显性模式（如图 5-8 中所示），才能将其视为有效的 WUP。这种滤波功能可大大减少由于噪声引起的不必要的总线唤醒。

5.2.5 VCC 稳压器的过温检测

VCC 稳压器具有过温保护功能。

如果结温超过关断结温 T_{Jsd}，器件就会切换至 VCC 过温模式。在该模式下，VCC 输出、通信和 INH 输出均关闭。一旦结温降至 T_{Jsd} 减去 T_{Jsd_hys} 滞后的温度值以下，器件就会切换至复位模式，并再次导通 VCC 稳压器和 INH 输出。

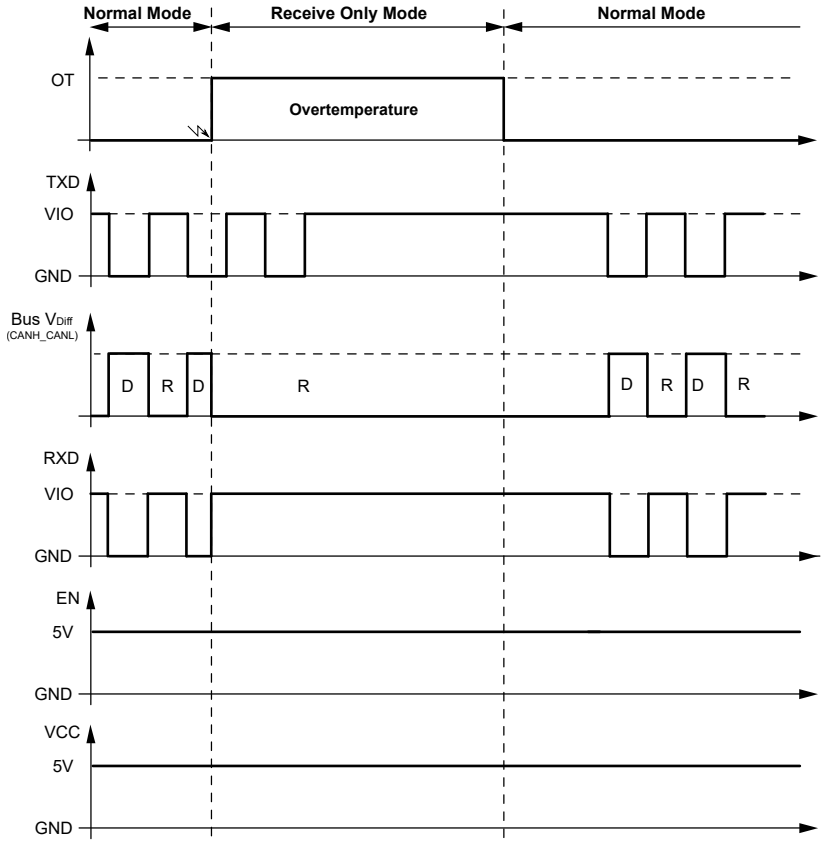
过温期间，NRES 引脚置为有效（低电平）。

5.2.6 CAN 收发器的过温检测

CAN 收发器具有过温保护功能。在正常模式下，如果结温超过关断结温 T_{Jsd}，器件就会切换至仅接收模式，且发送器被禁止。当结温降至 T_{Jsd} 以下时，本器件会在 EN 引脚和 TXD 引脚均为高电平时再次切换至正常模式，如图 5-13 中所示。

© 2025 Microchip Technology Inc. 及其子公司

图 5-13. CAN 收发器过温后的传输释放



5.2.7 过压保护

VCC 稳压器具有过压保护功能。如果 VCC 出现过压，稳压器将关闭，器件切换至休眠模式。

当器件处于正常模式，且 VCC 出现过压时，器件立即切换至休眠模式。通过 CAN 总线或 WAKE 引脚唤醒，或通过 EN 引脚的上升沿，可在过温事件后退出休眠模式。

5.2.8 总线引脚的短路保护

CANH 和 CANL 总线输出具有 GND 或正电源电压短路保护。限流电路可保护收发器免受损坏。如果由于 CANH 或 CANL 持续短路而导致器件升温，则内部过温保护会关闭总线发送器。

5.2.9 内部上拉和下拉结构

TXD 引脚有一个连接至 VIO 的内部上拉电阻。当 TXD 引脚保持悬空时，这可确保引脚处于安全的定义状态。

EN 引脚有一个内部下拉电阻，当 EN 断开连接时，该电阻可迫使器件进入隐性模式。

INH 引脚有一个内部下拉电阻，当 INH 输出开关关断时，该电阻激活。这可确保输出关闭时 INH 引脚具有定义的电平。

5.3 唤醒源/VS 欠压信号发送

本器件可区分不同唤醒源。在待机模式下，可通过在 TXD 和 RXD 引脚读取唤醒源。如果 ATA650X 已退出待机模式，则会立即复位这些标志。待机模式下的信号发送如表表 5-2 中所示。

© 2025 Microchip Technology Inc. 及其子公司

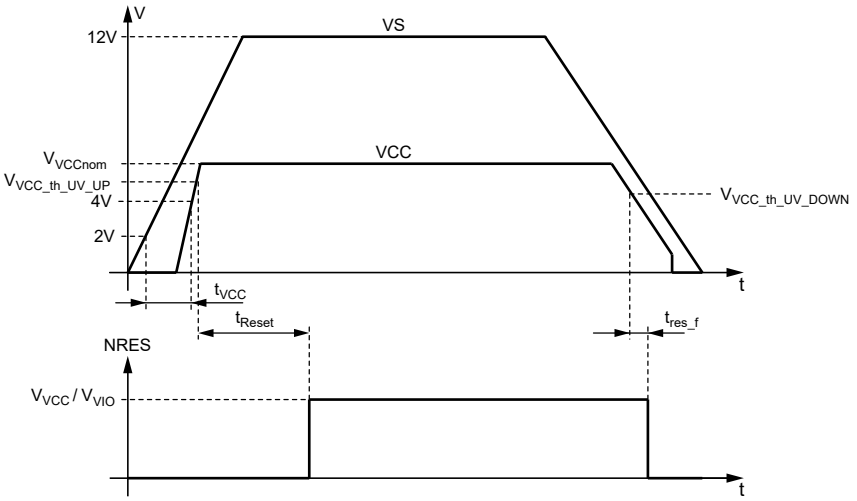
表 5-2. 待机模式下的信号发送

唤醒源/VS 欠压信号发送	TXD	RXD
CAN 总线唤醒	低电平	低电平
本地唤醒（WAKE 引脚）	低电平	高电平
VS 欠压检测（$V_{VS} < V_{VS_th_UV_DOWN}$）	高电平	低电平

5.4 内部稳压器

内部 5V VCC 稳压器可将负载驱动至最高 150 mA，因此可为单片机以及 PCB 上的其他器件供电，并且可通过限流和过温关断实现过载保护。此外，还可以监控输出电压，如果输出电压降至定义阈值 $V_{VCC_th_uv_down}$ 以下，就会发出复位信号 NRES。

图 5-14. VCC 低压差稳压器：电源电压上升和下降



稳压器需要一个外部电容进行补偿，以及消除来自单片机的干扰。建议使用电容值不低于 2.2 µF 的 MLC 电容和 100 nF 陶瓷电容。这些电容的电容值必须根据应用需求进行调整。

在 VCC 短路期间，该输出会将输出电流限制在 I_{VCClim}；由于在这种情况下存在欠压，所以 NRES 输出会切换至低电平。如果芯片温度超过 T_{Jsd} 值，VCC 输出将关闭。在芯片冷却并经过 T_{Jsd_hys} 滞后之后，输出会再次导通。将 ATA650X 焊接到 PCB 上时，必须将外露散热焊盘与印刷电路板上的宽 GND 板连接起来，以形成一个效果良好的散热器。IC 的主要功耗来自应用所需的 VCC 输出电流 I_{VCC}。

内部 CAN 收发器在驱动显性总线状态时的典型功耗为 50 mA，剩下的 100 mA 可供 VCC 引脚上的外部负载使用。CAN 收发器的平均电流消耗更低（约 25 mA），具体取决于应用，从而有更多电流供负载使用。

© 2025 Microchip Technology Inc. 及其子公司

图 5-15. VDFN8 封装——功耗和安全工作区：不同环境温度下，ATA6500 和 ATA6501 稳压器的输出电流 I_{VCC} 与电源电压 V_{VS} 的关系图（R_{thjA} = 53K/W）

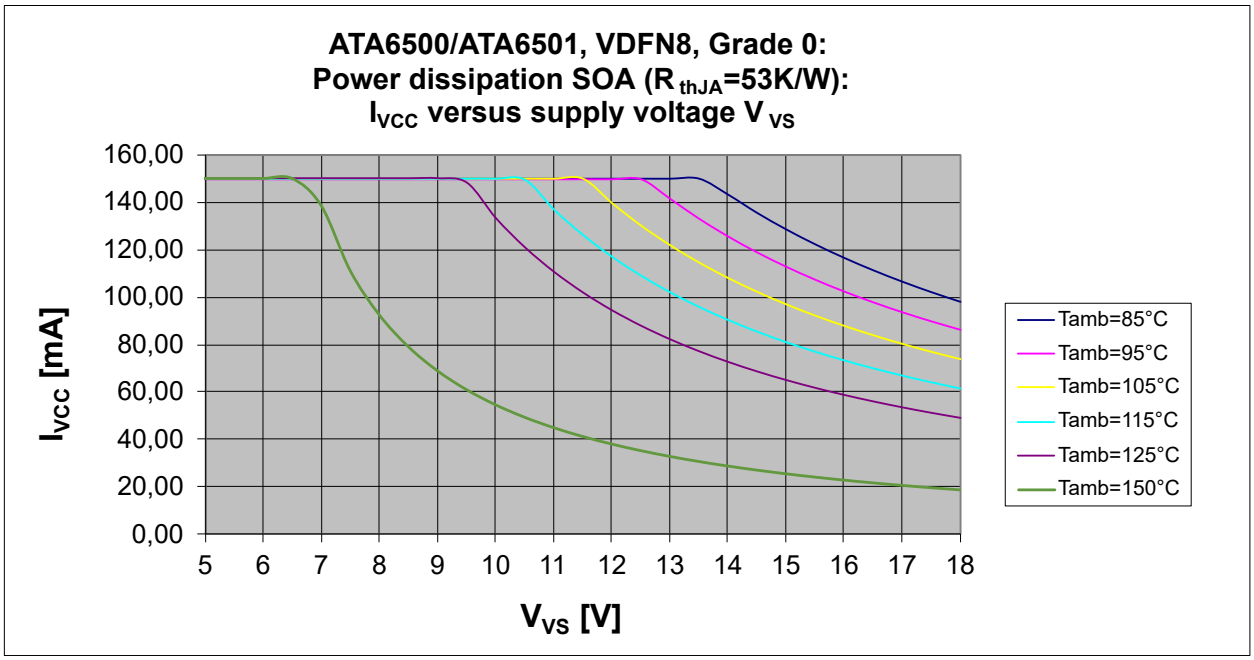
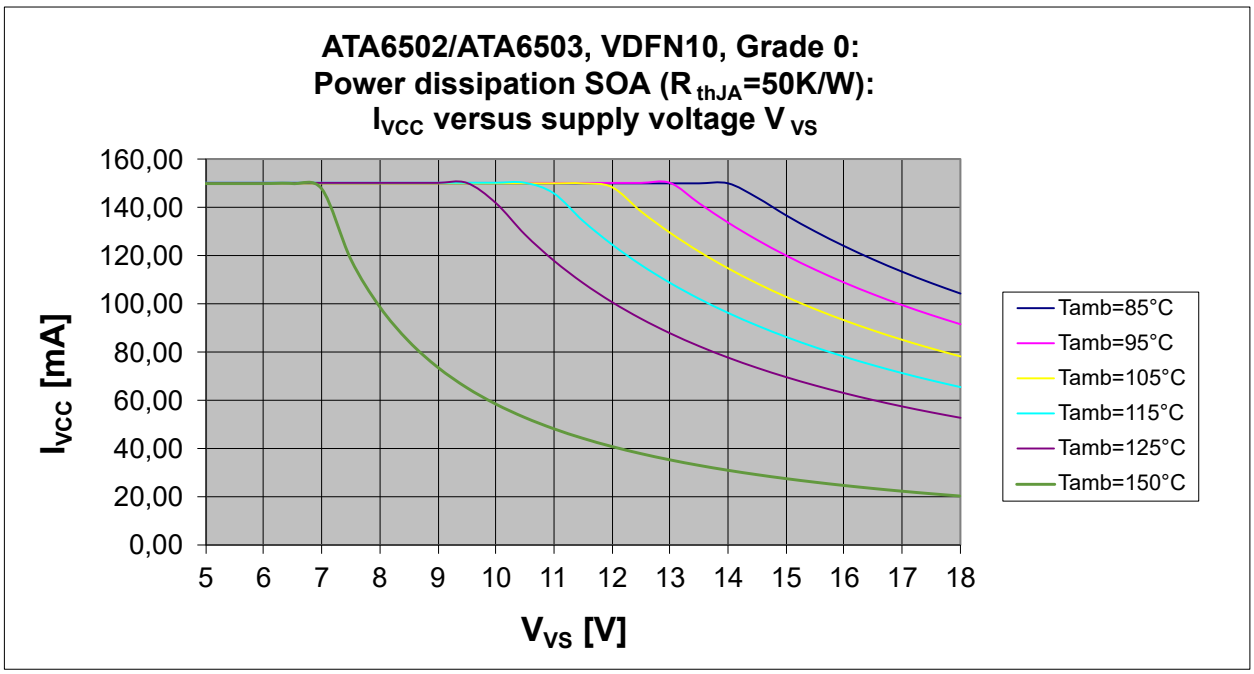
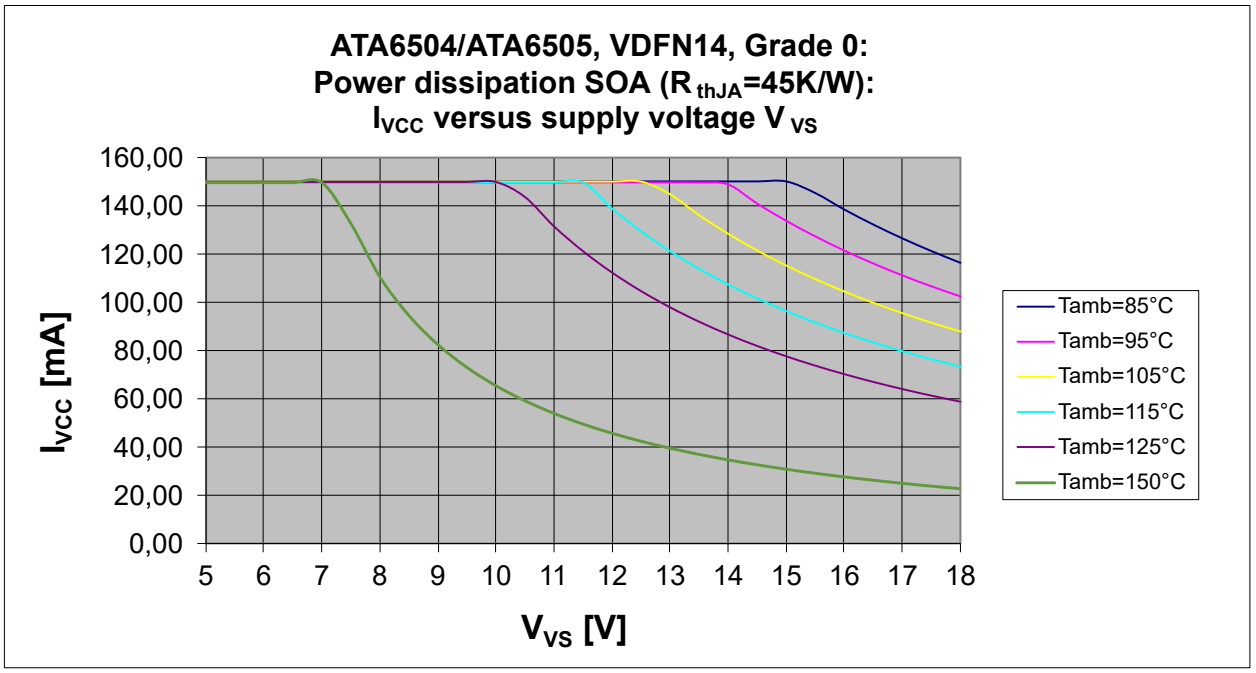


图 5-16. VDFN10 封装——功耗和安全工作区：不同环境温度下，ATA6502 和 ATA6503 稳压器的输出电流 I_{VCC} 与电源电压 V_{VS} 的关系图（R_{thjA} = 50K/W）



© 2025 Microchip Technology Inc. 及其子公司

图 5-17. VDFN14 封装——功耗和安全工作区：不同环境温度下，ATA6504 和 ATA6505 稳压器的输出电流 I_{VCC} 与电源电压 V_{VS} 的关系图（R_{thjA} = 45K/W）



© 2025 Microchip Technology Inc. 及其子公司

6. 电气特性

6.1 绝对最大额定值

如果器件的工作条件超过上述“绝对最大额定值”，可能对器件造成永久性损坏。上述值仅代表本规范规定的极限工作条件，不代表器件在上述极限值或超出极限值的情况下仍可正常工作。器件长时间工作在绝对最大额定值条件下，其可靠性可能受到影响。

参数	符号	最小值	最大值	单位
VS 引脚上的直流电压	V_{VS}	– 0.3	+40	V
WAKE 引脚上的直流电压	V_{WAKE}	-1.2	+40	V
INH 引脚上的直流电压	V_{INH}	– 0.3	V_{VS}+0.3V	V
INH 引脚上的直流电流	I_{INH}	–	-20	mA
CANH 和 CANL 引脚上的直流电压	V_{CANH} 和 V_{CANL}	-27	+42	V
瞬态电压，符合 ISO 7637 第 3 部分要求		-150	+100	V
最大差分总线电压	V_{Diff}	-40	+40	V
VCC、VIO、EN 和 NRES 引脚上的直流电压	V_x	– 0.3	+5.5	V
TXD 和 RXD 引脚上的直流电压	V_x	– 0.3	V_{VIO}+0.3	V
VCC 引脚上的直流输出电流	I_{VCC}	–	-150	mA
VCC 引脚上的直流输入电流	I_{VCC}	–	+200	mA
ESD 符合 IBEE CAN EMC 测试规范以及 IEC 62228 和 IEC 61000-4-2 标准（330 Ω/150 pF）：VS、CANH、CANL 和 WAKE 引脚至 GND	—	+/ – 6	—	kV
HBM JESD22-A114/AEC-Q100-002（1.5 kΩ/100 pF）： • CANH、CANL、VS 和 WAKE 引脚至 GND	—	+/-8	—	kV
HBM JESD22-A114/AEC-Q100-002（1.5 kΩ/100 pF）：所有引脚	—	+/ – 6	—	kV
充电设备模型 ESD AEC-Q100-011	—	+/-750	—	V
机器模型 ESD AEC-Q100-003	—	+/-200	—	V
储存温度	T_{stg}	-55	+150	°C
虚拟结温	T_{vj}	-40	+175	°C

© 2025 Microchip Technology Inc. 及其子公司

6.2 直流/交流特性

除非另有说明，否则所有参数的适用条件如下：T_{amb} = –40°C 至+150°C；$T_{vj} \leqslant$ 170°C；3.1V $\leqslant V_{VS} \leqslant$ 28V；4.5V $\leqslant V_{VCC} \leqslant$ 5.5V；1.8V $\leqslant V_{VIO} \leqslant$ 5.5V；所有电压的定义都是相对于地；$R_{(CANH-CANL)}$ = 60Ω；C_L = 100 pF；典型值是在 V_{VS} = 13V，T_{amb} = +25°C 条件下给出的。

编号	参数	测试条件	引脚	符号	最小值	典型值	最大值	单位	类型*
VS									
0.01	上电检测的电源电压阈值	V_{VS} 上升	VS	$V_{VS_PWR_ON}$	4.1	—	4.55	V	B
0.02	掉电检测的电源电压阈值	V_{VS} 下降	VS	$V_{VS_PWR_OFF}$	2.8	—	3.1	V	A
0.03	CAN TRX 欠压检测释放的电源电压阈值	V_{VS} 上升	VS	$V_{VS_th_UV_UP}$	4.5	—	4.9	V	A
0.04	CAN TRX 欠压检测设置的电源电压阈值	V_{VS} 下降	VS	$V_{VS_th_UV_DOWN}$	4.2	—	4.55	V	A
0.051	VS 电源电流	休眠模式； 7 < V_{VS} < 18V，$T_{amb} \leqslant$ 65°C	VS	I_{VS_SLP}	—	15	20	µA	B
0.052		休眠模式； 7 < V_{VS} < 18V，$T_{amb} \leqslant$ 150°C	VS	I_{VS_SLP}	—	—	30	µA	A
0.053		待机/静默模式； 7 < V_{VS} < 18V，$T_{amb} \leqslant$ 65°C	VS	I_{VS_STB}	—	—	45	µA	B
0.054		待机/静默模式； 7 < V_{VS} < 18V，$T_{amb} \leqslant$ 150°C	VS	I_{VS_STB}	—	—	60	µA	A
0.055		当自动偏置激活时，待机/静默模式下的额外电流； 7 < V_{VS} < 18V，$T_{amb} \leqslant$ 65°C	VS	$I_{VS_STB_autobias}$	—	—	150	µA	B
0.056		当自动偏置激活时，待机/静默模式下的额外电流； 7 < V_{VS} < 18V，$T_{amb} \leqslant$ 150°C	VS	$I_{VS_STB_autobias}$	—	—	160	µA	A
0.057		仅接收模式； 7 < V_{VS} < 18V	VS	$I_{VS_Receive_Only}$	—	—	350	µA	A
0.058	VS 电源电流	正常模式； 7 < V_{VS} < 18V	VS	$I_{VS_N_Rec}$	—	—	5	mA	A
0.059		正常模式； 7 < V_{VS} < 18V	VS	$I_{VS_N_Dom}$	—	—	75	mA	A
0.060		正常模式； 7 < V_{VS} < 18V，CANH 和 CANL 之间短接	VS	$I_{VS_CAN_short}$	—	—	80	mA	B
VCC									
1.01	输出电压	V_{VS} > 5.8V I_{VCC} = 0 至-85 mA	VCC	V_{VCCnom}	4.9	-	5.1	V	A
1.011	输出电压	V_{VS} > 5.8V I_{VCC} = 0 至-150 mA	VCC	V_{VCCnom}	4.9	-	5.1	V	C

© 2025 Microchip Technology Inc. 及其子公司

直流/交流特性（续）

编号	参数	测试条件	引脚	符号	最小值	典型值	最大值	单位	类型*
1.02	负载阶跃响应	V_{VS} > 5.8V C_{VCC} = 4.7 µF I_{VCC} = 0 至-150 mA	VCC	$V_{VCC_LoadStep}$	-2	-	+2	%	C
1.03	VS 引脚为低电平时的输出电压	4V < V_{VS} < 5.75V（I_{VCC} = 0 至-150 mA）	VCC	V_{VCClow}	V_{VS}-V_D	-	5.1	V	A
1.041	稳压器压降	V_{VS} > 4V， I_{VCC} = -20 mA	VCC	V_{D1}	-	-	100	mV	A
1.042		V_{VS} > 4V， I_{VCC} = -50 mA	VCC	V_{D2}	-	-	250	mV	A
1.043		V_{VS} > 4V， I_{VCC} = -150 mA	VCC	V_{D3}	-	-	750	mV	A
1.05	线路稳定度	5.75V < V_{VS} < 28V I_{VCC} = 20 mA	VCC	$V_{VCCline}$	-	-	0.2	%	A
1.06	负载稳定度	V_{VS} = 12V -5 mA < I_{VCC} < -150 mA	VCC	$V_{VCCload}$	-	-	0.5	%	C
1.07	输出电流限制	V_{VS} = 5.75V	VCC	I_{VCClim}	-380		-200	mA	A
1.08	负载电容	MLC 电容	VCC	C_{load}	1.87	2.2	-	µF	D
1.09	上升时间	V_{VS} > 5.75V，使能 VCC 稳压器为 V_{VCC} = 4V 之后，C_{VCC} = 4.7 µF，R_{load} = 1 kΩ	VCC	t_{VCC}	-	-	0.5	ms	B
1.1	VCC 欠压设置阈值	V_{VCC} 下降	VCC	$V_{VCC_th_UV_DOWN}$	4.55	-	4.75	V	A
1.11	VCC 欠压清零阈值	V_{VCC} 上升	VCC	$V_{VCC_th_UV_UP}$	4.65	-	4.85	V	A
1.12	VCC 欠压滞后		VCC	$V_{UV_VCC_HYS}$	0.08	0.1	0.12	V	C
1.13	VCC 欠压检测设置时间		VCC	$t_{VCC_UV_falling}$	6	—	54	µs	A
1.14	VCC 欠压检测恢复时间		VCC	$t_{VCC_UV_rising}$	6	—	54	µs	A
1.15	VCC 关闭时的 VCC 下拉电阻	休眠模式	VCC	$R_{VCC_PULL_DOWN}$		15		kΩ	A
1.16	VCC 过压设置检测阈值	V_{VCC} 上升	VCC	$V_{VCC_OV_Set}$	5.25	-	5.5	V	A
1.17	VCC 过压清零检测阈值	V_{VCC} 下降	VCC	$V_{VCC_OV_Clear}$	5.20	-	5.45	V	A
1.18	VCC 过压滞后		VCC	$V_{VCC_OV_hys}$	0.03	0.05	0.07	V	C
1.19	VCC 过压检测设置时间		VCC	$t_{VCC_OV_falling}$	6	—	54	µs	A
VIO									
2.01	VIO 引脚上的电源电压		VIO	V_{VIO}	1.65	—	5.5	V	A
2.02	VIO 引脚上的电源电流	正常和仅接收模式。隐性，V_{TXD} = V_{VIO}	VIO	I_{VIO_Rec}	—	—	1.0	µA	A
2.03		正常和仅接收模式。显性，V_{TXD} = 0V，V_{VIO} = 5V，R_{TXD} = 40 kΩ	VIO	I_{VIO_Dom}	—	—	140	µA	A
2.04		待机/休眠模式	VIO	$I_{VIO_STB_SLP}$	—	—	1.0	µA	A
2.05	VIO 欠压检测阈值（1.8V 和 5V）	ATA6500 ATA6502 ATA6504	VIO	V_{VIO_UV}	1.45	—	1.65	V	A

© 2025 Microchip Technology Inc. 及其子公司

直流/交流特性（续）

编号	参数	测试条件	引脚	符号	最小值	典型值	最大值	单位	类型*
2.06	VIO 欠压检测阈值（3.3V 和 5V）	ATA6501 ATA6503 ATA6505	VIO	V_{VIO_UV}	2.90	—	3.15	V	A
2.07	VIO 欠压检测阈值滞后		VIO	$V_{UV_VIO_HYS}$	—	100	—	mV	A
2.08	VIO 欠压检测设置时间		VIO	$t_{VIO_UV_falling}$	6	—	54	µs	A
2.09	VIO 欠压检测恢复时间		VIO	$t_{VIO_UV_rising}$	6	—	54	µs	A
2.10	VIO 欠压检测时间		VIO	$t_{VIO_UV_set}$	200	300	400	ms	A
EN									
3.01	高电平输入电压		EN	V_{IH}	1.2	—	5.5	V	A
3.02	低电平输入电压		EN	V_{IL}	-0.1	—	0.9	V	A
3.03	滞后		EN	V_{EN_hys}	50	—	100	mV	A
3.04	下拉电阻	$V_{EN} = V_{VIO}$	EN	R_{EN}	50	125	200	kΩ	A
3.05	低电平输入电流	V_{EN} = 0V	EN	I_{EN}	-3.0	—	3.0	µA	A
NRES									
4.01	低电平输出电压	$V_{VS} \geq$ 5.5V，I_{NRES} = 2 mA	NRES	V_{NRES}	—	0.2	0.4	V	A
4.02	欠压复位时间	$V_{VS} \geq$ 5.5V，C_{NRES} = 20 pF	NRES	t_{Reset}	2	4	6	ms	A
4.03	下降沿的复位去抖动时间	$V_{VS} \geq$ 5.5V，C_{NRES} = 20 pF	NRES	t_{res_f}	6	—	54	µs	A
4.04	断开泄漏电流	V_{NRES} = 5.5V	NRES	I_{NRES_L}	-3	—	3	µA	A
WAKE									
5.01	高电平输入电流	V_{WAKE} = 4.2V，$V_{VS} \geq$ 5.2V	WAKE	I_{WAKE_H}	-10	-5	-1	µA	A
5.02	低电平输入电流	V_{WAKE} = 2.3V	WAKE	I_{WAKE_L}	1	5	10	µA	A
5.03	WAKE 阈值电压	WAKE 上升，$V_{VS} \geq V_{VS_th_UV_UP}$	WAKE	$V_{WAKE_TH_R}$	2.8	—	4.1	V	A
5.04	WAKE 阈值电压	WAKE 下降，$V_{VS} \geq V_{VS_th_UV_UP}$	WAKE	$V_{WAKE_TH_L}$	2.4	—	3.75	V	A
5.05	WAKE 输入滞后电压		WAKE	V_{WAKE_hys}	0.2	—	0.6	V	A
5.06	通过 WAKE 引脚进行唤醒的脉冲抖动时间	WAKE 引脚的下降/上升沿	WAKE	t_{local_wu}	50	100	150	µs	A
TXD									
6.01	高电平输入电压		TXD	V_{TXD_H}	0.7 × V_{VIO}	—	V_{VIO} + 0.3	V	A
6.02	低电平输入电压		TXD	V_{TXD_L}	-0.3	—	0.3 × V_{VIO}	V	A
6.03	上拉电阻	V_{TXD} = 0V	TXD	R_{TXD}	40	55	90	kΩ	A
6.04	高电平泄漏电流	正常模式，$V_{TXD} = V_{VIO}$	TXD	I_{TXD}	-2	—	2	µA	D
6.05	收到唤醒请求时的低电平输出灌电流	待机模式，V_{TXD} = 0.4V	TXD	I_{TXD}	1.5	2.5	8	mA	A
6.06	输入电容		TXD	C_{TXD}	—	5	10	pF	D
RXD									
7.01	高电平输出电流	正常模式，总线隐性，$V_{RXD} = V_{VIO}$ - 0.4V，$V_{VIO} = V_{VCC}$	RXD	I_{OH}	-8	—	-1.4	mA	A
7.02	低电平输出电流	正常模式，V_{RXD} = 0.4V，总线显性	RXD	I_{OL}	1.4	—	12	mA	A
INH									

© 2025 Microchip Technology Inc. 及其子公司

直流/交流特性（续）

编号	参数	测试条件	引脚	符号	最小值	典型值	最大值	单位	类型*
11.01	高电平电压	正常模式，待机模式，仅接收模式或复位模式，I_{INH} = −2 mA	INH	V_{INH_H}	V_{VS} - 0.8	—	V_{VS}	V	A
11.02	关闭（OFF）模式泄漏电流	关闭（OFF）模式泄漏电流，INH 引脚接地	INH	I_{INH_Off}	-0.5	—	0.5	µA	A
11.03	休眠和 VCC 过温模式下的下拉电阻		INH	$R_{INH_PD_Sleep}$	175	260	400	kΩ	A
CANH、CANL（有关 R_L 的定义和测试电路，见图 6-3）									
8.03	单端显性输出电压	R_L = 50Ω 至 65Ω	CANH	V_{CANH}	2.75	3.5	4.5	V	B
8.04			CANL	V_{CANL}	0.5	1.5	2.25	V	B
8.05	发送器电压对称性	$V_{Sym} = (V_{CANH} + V_{CANL})/V_{VCC}$，$R_L$ = 60Ω，C_1 = 4.7 nF，f_{TXD} = 1 MHz	CANH 和 CANL	V_{SYM}	0.9	—	1.1	V	D
8.06	显性差分输出电压	正常模式，V_{TXD} = 0V，V_{VCC} = 4.7V 至 5.5V，$t < t_{to(dom)}$ R_L = 50Ω 至 65Ω	CANH 和 CANL	V_{Diff}	1.5	—	3	V	B
8.07		正常模式，V_{TXD} = 0V，V_{VCC} = 4.7V 至 5.5V，$t < t_{to(dom)}$ R_L = 45Ω 至 70Ω	CANH 和 CANL	V_{Diff}	1.4	—	3.2	V	B
8.08		正常模式，V_{TXD} = 0V，V_{VCC} = 4.7V 至 5.5V，$t < t_{to(dom)}$ R_L = 2240Ω	CANH 和 CANL	V_{Diff}	1.5	—	5	V	D
8.09	隐性输出电压	CANH/CANL 引脚上的单端输出电压，CAN 偏置，$V_{TXD} = V_{VIO}$，无负载	CANH 和 CANL	V_{CANH} 和 V_{CANL}	2	0.5 x V_{VCC}	3	V	A
8.10		CANH/CANL 引脚上的单端输出电压，CAN 未偏置，$V_{TXD} = V_{VIO}$，无负载	CANH 和 CANL	V_{CANH} 和 V_{CANL}	-0.1	—	0.1	V	A
8.11		差分输出电压（总线偏置功能激活），无负载	CANH 和 CANL	V_{Diff}	-50	—	50	mV	A
8.12		差分输出电压（总线偏置功能尚未激活），无负载	CANH 和 CANL	V_{Diff}	-50	—	50	mV	A
8.13	差分接收器阈值电压	正常/仅接收模式；V_{CANL}，V_{CANH} = −12V 至+12V	—	$V_{Diff_rx_th}$	0.5	0.7	0.9	V	A
8.14		待机/休眠模式；V_{CANL}，V_{CANH} = −12V 至+12V	—	$V_{Diff_rx_th}$	0.4	0.7	1.15	V	B
8.15	差分接收器阈值电压	正常/仅接收模式；V_{CANL}，V_{CANH} = -27V 至+27V	—	$V_{Diff_rx_th}$	0.5	0.7	0.9	V	B
8.16		待机/休眠模式；V_{CANL}，V_{CANH} = -27V 至+27V	—	$V_{Diff_rx_th}$	0.4	0.7	1.15	V	B
8.17	差分接收器滞后电压	正常/仅接收模式；V_{CANL}，V_{CANH} = −12V 至+12V	—	V_{hys_rx}	50	120	200	mV	B
8.18	差分接收器滞后电压	正常/仅接收模式；V_{CANL}，V_{CANH} = -27V 至+27V	—	V_{hys_rx}	50	120	200	mV	B
8.19	最大驱动器输出电流	正常模式，CAN 显性，V_{TXD} = 0，$t < t_{to(dom)}$，V_{VCC} = 5V，V_{CANH} = -5V	—	I_{CANH_max}	-75	—	-33	mA	A

© 2025 Microchip Technology Inc. 及其子公司

直流/交流特性（续）

编号	参数	测试条件	引脚	符号	最小值	典型值	最大值	单位	类型*
8.20	最大驱动器输出电流	正常模式，CAN 显性，V_{TXD} = 0，t < $t_{to(dom)}$，V_{VCC} = 5V，V_{CANL} = 27V	—	I_{CANL_max}	33	—	75	mA	A
8.21	输入泄漏电流	V_{VS} = V_{VCC} = V_{VIO} = 0V，V_{CANH} = V_{CANL} = 5V	—	I_{leak_in}（I_{CANH}，I_{CANL}）	-5	—	+5	µA	A
8.22		V_{VS} = V_{VCC} = V_{VIO}（通过 47 kΩ 实现对地短路），V_{CANH} = V_{CANL} = 5V	—	I_{leak_in}（I_{CANH}，I_{CANL}）	-5	—	+5	µA	D
8.23	单端输入电阻	V_{CANH} = V_{CANL} = 5V	CANH 和 CANL	R_{CANH}，R_{CANL}	9	15	28	kΩ	A
8.24		−2V ≤ V_{CANH} ≤ 7V，−2V ≤ V_{CANL} ≤ 7V	CANH 和 CANL	R_{CANH}，R_{CANL}	9	15	28	kΩ	D
8.25	CANH 和 CANL 之间的内部电阻匹配	V_{CANH} = V_{CANL} = 5V，mR = 2 × (R_{CANH} - R_{CANL})/(R_{CANH} + R_{CANL})	—	mR	-1	—	1	%	A
8.26		−2V ≤ V_{CANH} ≤ 7V，−2V ≤ V_{CANL} ≤ 7V，mR = 2 × (R_{CANH} - R_{CANL})/(R_{CANH} + R_{CANL})	—	mR	-1	—	1	%	D
8.27	内部差分电阻	V_{CANH} = V_{CANL} = 5V	—	R_{Diff}	18	30	56	kΩ	A
8.28		−2V ≤ V_{CANH} ≤ 7V，−2V ≤ V_{CANL} ≤ 7V	—	R_{Diff}	18	30	56	kΩ	D
8.29	共模输入电容	f = 500 kHz，CANH 和 CANL 参考地	—	$C_{i(cm)}$	—	—	20	pF	D
8.30	差分输入电容	f = 500 kHz，在 CANH 和 CANL 之间	—	C_{Diff}	—	—	10	pF	D
8.31	隐性状态检测的差分总线电压范围	总线偏置功能激活 -27V ≤ V_{CANL} ≤ +27V -27V ≤ V_{CANH} ≤ +27V	—	V_{Diff_rec}	-3	—	+0.5	V	D
8.32	隐性状态检测的差分总线电压范围	总线偏置功能未激活 -27V ≤ V_{CANL} ≤ +27V -27V ≤ V_{CANH} ≤ +27V	—	V_{Diff_rec}	-3	—	+0.4	V	D
8.33	显性状态检测的差分总线电压范围	总线偏置功能激活 -27V ≤ V_{CANL} ≤ +27V -27V ≤ V_{CANH} ≤ +27V	—	$V_{DIFF_dom_a}$	0.9	—	8	V	D
8.34	显性状态检测的差分总线电压范围	总线偏置功能未激活 -27V ≤ V_{CANL} ≤ +27V -27V ≤ V_{CANH} ≤ +27V	—	$V_{DIFF_dom_i}$	1.15	—	8	V	D
收发器定时，WAKE、INH、CANH、CANL、TXD 和 RXD 引脚。有关时序参数的定义和测试电路，请参见图 6-1、图 6-2 和图 6-3。									
9.01	从 TXD 至总线显性的延迟时间	R_L = 60 Ω，C_L = 100 pF	CANH、CANL 和 TXD	t_{TXDBUS_dom}	—	—	80	ns	C
9.02	从 TXD 至总线隐性的延迟时间	R_L = 60 Ω，C_L = 100 pF	CANH、CANL 和 TXD	t_{TXDBUS_rec}	—	—	90	ns	C

© 2025 Microchip Technology Inc. 及其子公司

直流/交流特性（续）

编号	参数	测试条件	引脚	符号	最小值	典型值	最大值	单位	类型*
9.03	从总线显性到 RXD 的延迟时间	R_L = 60 Ω，C_L = 100 pF	CANH、CANL 和 RXD	t_{BUSRXD_dom}	20	—	110	ns	C
9.04	从总线隐性到 RXD 的延迟时间	R_L = 60 Ω，C_L = 100 pF	CANH、CANL 和 RXD	t_{BUSRXD_rec}	20	—	130	ns	C
9.05	从 TXD 至 RXD 的传输延时	正常模式，TXD 引脚处的上升沿，R_L = 60 Ω，C_L = 100 pF，C_{RXD} = 15 pF	TXD 和 RXD	t_{Loop}	40	—	210	ns	A
9.06	从 TXD 至 RXD 的传输延时	正常模式，TXD 引脚处的下降沿，R_L = 60 Ω，C_L = 100 pF，C_{RXD} = 15 pF	TXD 和 RXD	t_{Loop}	40	—	190	ns	A
9.07	从 TXD 至 RXD 的传输延时	正常模式，TXD 引脚处的上升沿，R_L = 150 Ω，C_L = 100 pF，C_{RXD} = 15 pF	TXD 和 RXD	t_{Loop}	—	—	300	ns	D
9.08	从 TXD 至 RXD 的传输延时	正常模式，TXD 引脚处的下降沿，R_L = 150 Ω，C_L = 100 pF，C_{RXD} = 15 pF	TXD 和 RXD	t_{Loop}	—	—	300	ns	D
9.09	TXD 显性超时时间	V_{TXD} = 0V，正常模式	TXD	$t_{to(dom)}$	2.7	—	3.3	ms	B
9.10	总线唤醒超时时间	休眠模式	CANH 和 CANL	t_{Wake}	0.9	—	1.2	ms	A
9.11	标准远程唤醒模式（WUP）的 CAN 活动滤波时间	在 CANH 和 CANL 引脚上进行唤醒的第一个脉冲（第一个隐性状态后）和第二个脉冲，休眠模式	CANH 和 CANL	t_{Filter}	0.5	—	1.8	µs	A
9.12	从待机模式变为休眠模式的延迟时间	EN 引脚的下降沿，且 TXD = 0	—	$t_{d_STBY_Sleep}$	—	13	20	µs	D
9.13	从正常模式变为休眠模式的延迟时间	EN 引脚的下降沿，且 TXD = 0	—	$t_{d_Norm_Sleep}$	—	13	20	µs	D
9.14	从正常模式变为仅接收模式的延迟时间	EN 引脚的下降沿，且 TXD = 1	—	$t_{d_Norn_Rec}$	—	3	10	µs	D
9.15	从待机模式变为正常模式的延迟时间	EN 引脚的上升沿，且 TXD = 1	—	$t_{d_Stby_Norm}$	—	5	10	µs	D
9.16	从仅接收模式变为静默模式的延迟时间	EN 引脚的上升沿，且 TXD = 0	—	$t_{d_Rec_SIL}$	—	14	20	µs	D
9.17	从静默模式变为待机模式的延迟时间	EN 引脚的下降沿，且 TXD = 1	—	$t_{d_SIL_STBY}$	—	13	20	µs	D
9.18	从仅接收模式变为正常模式的延迟时间	EN 引脚的上升沿，且 TXD = 1	—	$t_{d_Rec_Norm}$	—	30	50	µs	D
9.19	从休眠模式变为复位模式的延迟时间	EN = 1/WAKE/CAN 总线唤醒	—	$t_{d_Sleep_Reset}$	—	115	140	µs	D
9.20	从关闭（OFF）模式变为复位模式的延迟时间	$V_{VS} > V_{VS_PWR_ON}$	—	$t_{d_OFF_Reset}$	—	650	900	µs	D
9.21	TXD 至 EN 模式选择时间		TXD 和 EN	$t_{d_mode_select}$	—	—	3	µs	D
9.22	TXD 锁定至模式变化时间		TXD	t_{steady_txd}	—	—	60	µs	D

© 2025 Microchip Technology Inc. 及其子公司

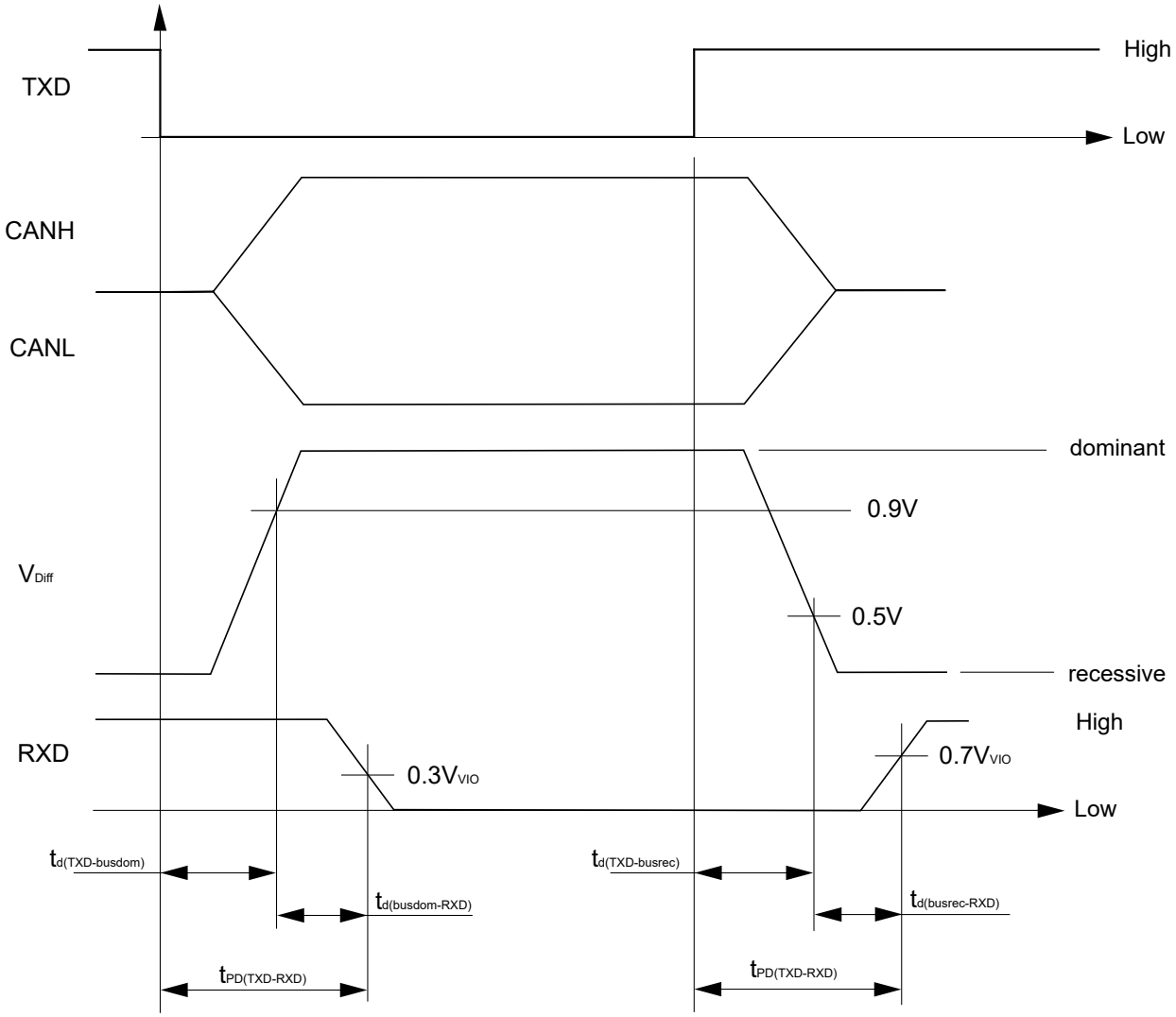
直流/交流特性（续）

编号	参数	测试条件	引脚	符号	最小值	典型值	最大值	单位	类型*
9.23	EN 和 TXD 锁定至模式变化时间		EN 和 TXD	$t_{lock_mode_change}$	5	—	—	µs	D
9.24	总线非工作状态的超时时间	在待机模式下开始总线隐性时间测量	CANH 和 CANL	$t_{Silence}$	0.95	—	1.17	s	B
9.241	从总线激活到偏置导通的延迟时间	R_L = 60 Ω，C_1 = 4.7 nF，C_L = 0 pF（不存在），C_{RXD} = 0 pF（不存在）	CANH 和 CANL	t_{bias}	—	—	200	µs	D
9.25	隐性钳位状态检测的去抖动时间	$V_{(CANH - CANL)}$ > 900 mV，RXD = HIGH	RXD	$t_{RXD_rec_clmp}$	60	90	175	ns	D
9.26	隐性钳位状态检测的去抖动时间	$V_{(CANH - CANL)}$ > 900 mV，RXD = HIGH	RXD	$t_{RXD_rec_clmp2}$	—	—	8	µs	D
10.01	RXD 引脚上的隐性位时间	正常模式，t_{Bit_TXD} = 500 ns，R_L = 60 Ω，C_L = 100 pF，C_{RXD} = 15 pF	RXD	$t_{Bit(RXD)}$	400	—	550	ns	B
10.02		正常模式，t_{B_TXD} = 200 ns，R_L = 60 Ω，C_L = 100 pF，C_{RXD} = 15 pF	RXD	$t_{Bit(RXD)}$	120	—	220	ns	A
10.03		正常模式，t_{B_TXD} = 125 ns，R_L = 60 Ω，C_L = 100 pF，C_{RXD} = 15 pF	RXD	$t_{Bit(RXD)}$	80	—	145	ns	A
10.04	总线上已发送的隐性位宽	t_{B_TXD} = 500 ns RL = 60 Ω，C_L = 100 pF，C_{RXD} = 15 pF	—	$t_{Bit(Bus)}$	450	—	530	ns	B
10.05		t_{B_TXD} = 200 ns RL = 60 Ω，C_L = 100 pF，C_{RXD} = 15 pF	—	$t_{Bit(Bus)}$	155	—	210	ns	A
10.06		t_{B_TXD} = 125 ns RL = 60 Ω，C_L = 100 pF，C_{RXD} = 15 pF	—	$t_{Bit(Bus)}$	95	—	135	ns	A
10.07	接收器时序对称性	$\Delta t_{Rec} = t_{Bit(RXD)} - t_{Bit(Bus)}$，$t_{B_TXD}$ = 500 ns RL = 60 Ω，C_L = 100 pF，C_{RXD} = 15 pF	—	Δt_{Rec}	-65	—	+40	ns	B
10.08		$\Delta t_{Rec} = t_{Bit(RXD)} - t_{Bit(Bus)}$，$t_{B_TXD}$ = 200 ns RL = 60 Ω，C_L = 100 pF，C_{RXD} = 15 pF	—	Δt_{Rec}	-45	—	+15	ns	A
10.09		$\Delta t_{Rec} = t_{Bit(RXD)} - t_{Bit(Bus)}$，$t_{B_TXD}$ = 125 ns RL = 60 Ω，C_L = 100 pF，C_{RXD} = 15 pF	—	Δt_{Rec}	-45	—	+10	ns	A
10.10	发送器恢复时间	TXD 显性超时事件后，用于复位发送器的最小脉宽	TXD	$t_{TX_resume_TXDOUT}$	10	—	—	µs	D

*类型含义：A = 经过 100%测试，B = 经过 100%相关性测试，C = 经过样片表征，D = 设计参数。

© 2025 Microchip Technology Inc. 及其子公司

图 6-1. CAN 收发器时序图 1



© 2025 Microchip Technology Inc. 及其子公司

图 6-2. CAN 收发器时序图 2

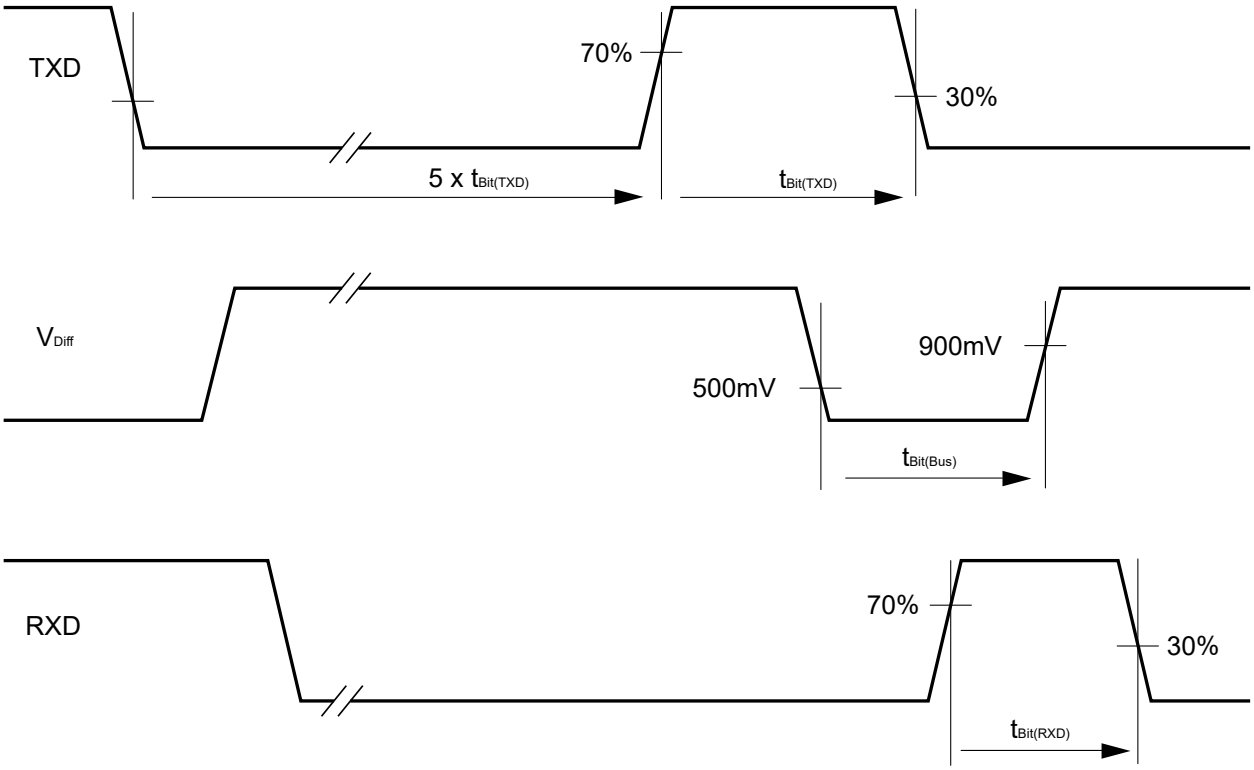
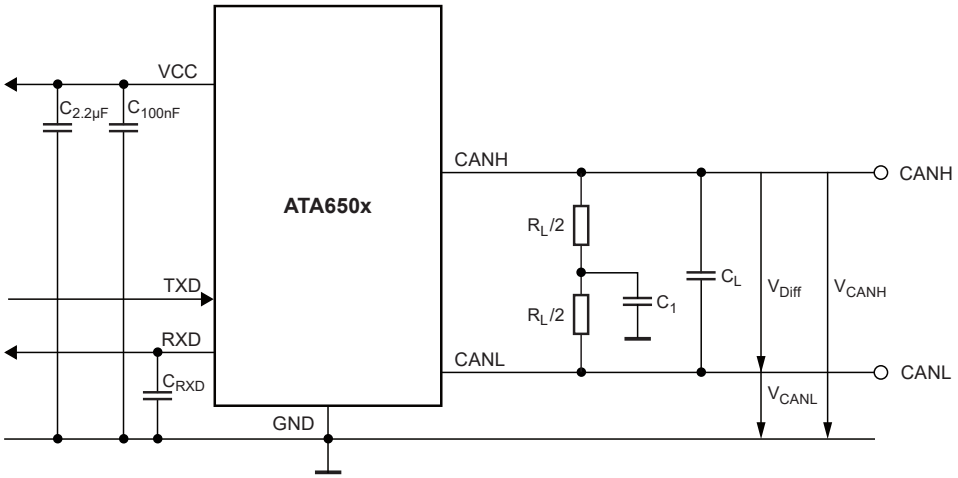


图 6-3. 时序测试电路



© 2025 Microchip Technology Inc. 及其子公司

6.3 热特性

表 6-1. VDFN8 的热特性

参数	符号	最小值	典型值	最大值	单位
虚拟结到散热片的热阻	R_{thvJC}	—	11	—	K/W
虚拟结到环境的热阻，根据 JEDEC 规定，散热片焊接到 PCB 上	R_{thvJA}	—	53	—	K/W
总线驱动器的热关断	T_{Jsd}	170	—	195	°C
VCC 稳压器的热关断	T_{Jsd}	170	—	195	°C
热关断滞后	T_{Jsd_hys}	—	15	—	K

表 6-2. VDFN10 的热特性

参数	符号	最小值	典型值	最大值	单位
虚拟结到散热片的热阻	R_{thvJC}	—	10	—	K/W
虚拟结到环境的热阻，根据 JEDEC 规定，散热片焊接到 PCB 上	R_{thvJA}	—	50	—	K/W
总线驱动器的热关断	T_{Jsd}	170	—	195	°C
VCC 稳压器的热关断	T_{Jsd}	170	—	195	°C
热关断滞后	T_{Jsd_hys}	—	15	—	K

表 6-3. VDFN14 的热特性

参数	符号	最小值	典型值	最大值	单位
虚拟结到散热片的热阻	R_{thvJC}	—	8	—	K/W
虚拟结到环境的热阻，根据 JEDEC 规定，散热片焊接到 PCB 上	R_{thvJA}	—	45	—	K/W
总线驱动器的热关断	T_{Jsd}	170	—	195	°C
VCC 稳压器的热关断	T_{Jsd}	170	—	195	°C
热关断滞后	T_{Jsd_hys}	—	15	—	K

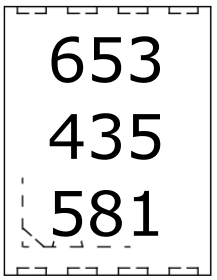
© 2025 Microchip Technology Inc. 及其子公司

7. 封装信息

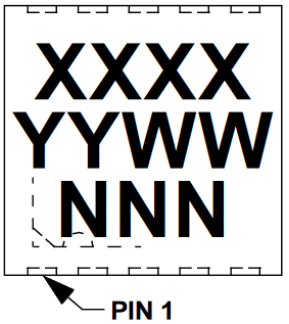
封装标识信息

8-Lead 2x3mm VDFN

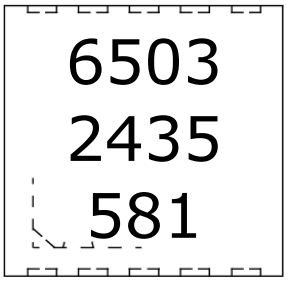
Example



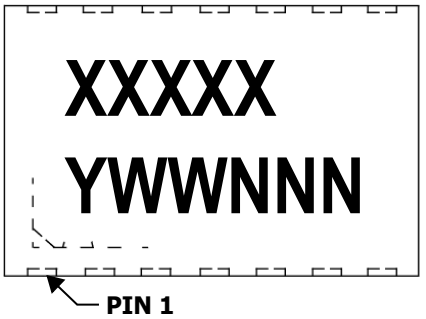
10-Lead 3x3mm VDFN



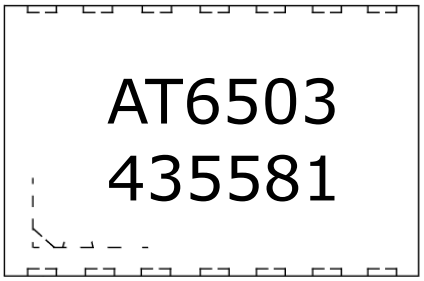
Example



14-Lead 4.5x3mm VDFN



Example



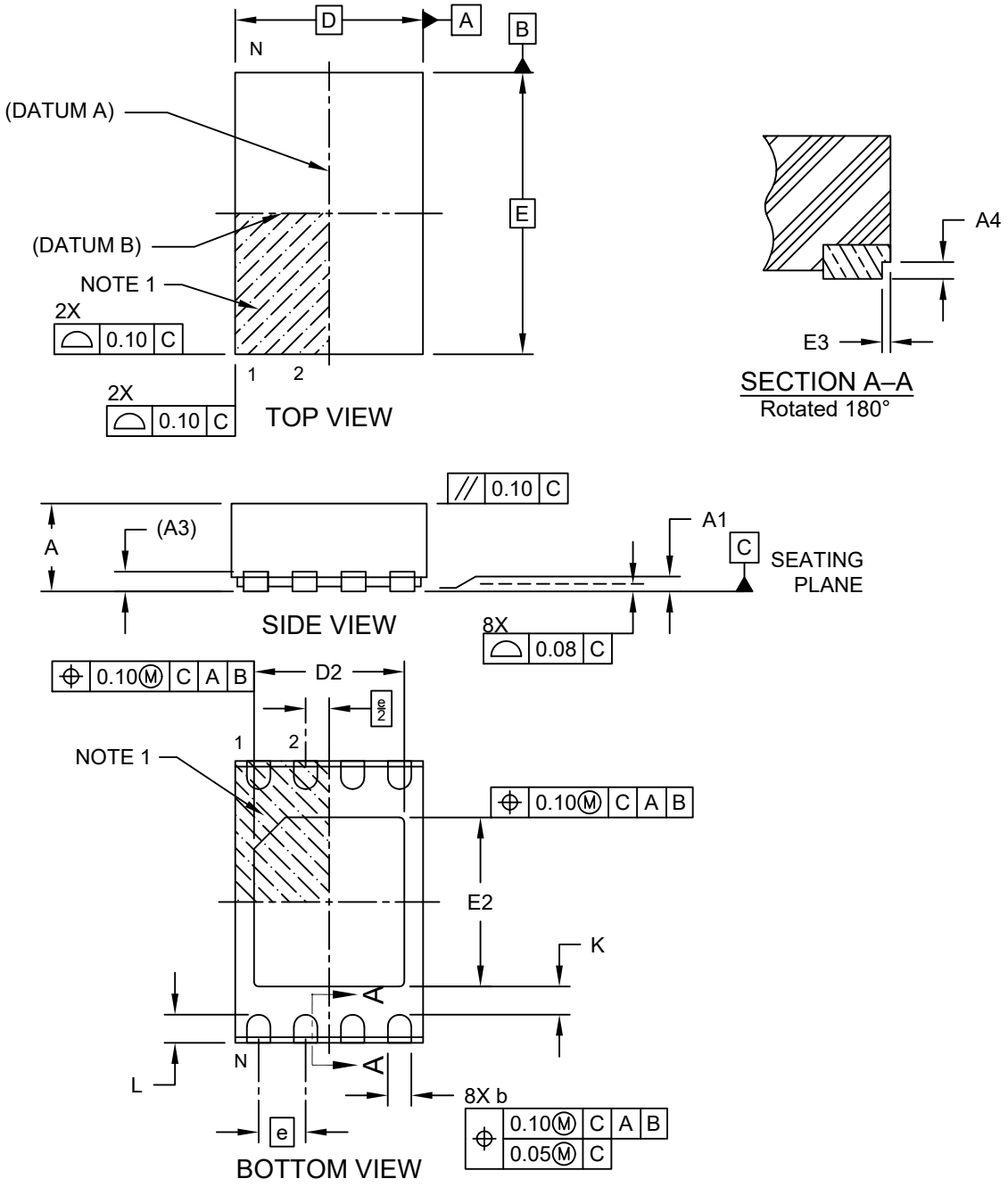
Legend:	XX...X	Customer-specific information
	Y	Year code (last digit of calendar year)
	YY	Year code (last 2 digits of calendar year)
	WW	Week code (week of January 1 is week '01')
	NNN	Alphanumeric traceability code
	(e3)	Pb-free JEDEC designator for Matte Tin (Sn)
	*	This package is Pb-free. The Pb-free JEDEC designator ((e3)) can be found on the outer packaging for this package.

Note: In the event the full Microchip part number cannot be marked on one line, it will be carried over to the next line, thus limiting the number of available characters for customer-specific information.

© 2025 Microchip Technology Inc. 及其子公司

8-Lead Very Thin Plastic Dual Flat, No Lead Package (4CW) - 2x3x0.9 mm Body [VDFN] 1.6x1.8 mm Exposed Pad Wettable Step Cut Flanks

Note: For the most current package drawings, please see the Microchip Packaging Specification located at http://www.microchip.com/packaging

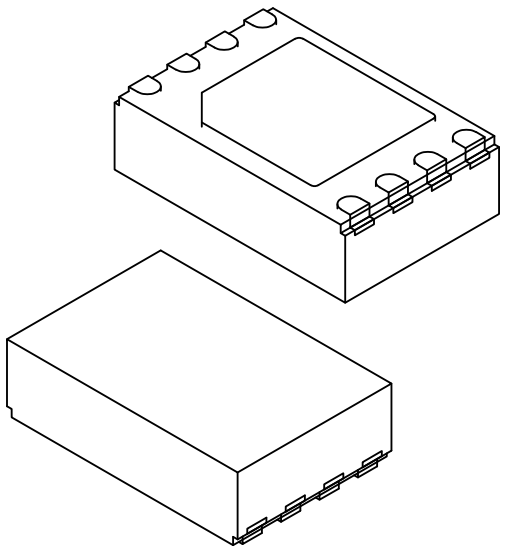


Microchip Technology Drawing C04-581 Rev A Sheet 1 of 2

© 2025 Microchip Technology Inc. 及其子公司

8-Lead Very Thin Plastic Dual Flat, No Lead Package (4CW) - 2x3x0.9 mm Body [VDFN] 1.6x1.8 mm Exposed Pad Wettable Step Cut Flanks

Note: For the most current package drawings, please see the Microchip Packaging Specification located at http://www.microchip.com/packaging



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Terminals	N		008	
Pitch	e		0.50 BSC	
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.00	0.02	0.50
Terminal Thickness	A3		0.20 REF	
Overall Length	D		2.00 BSC	
Exposed Pad Length	D2	1.70	1.80	1.90
Overall Width	E		3.00 BSC	
Exposed Pad Width	E2	1.50	1.60	1.70
Terminal Width	b	0.20	0.25	0.30
Terminal Length	L	0.20	0.30	0.40
Terminal-to-Exposed-Pad	K	0.20	–	–
Wettable Flank Step Cut Width	E3	0.035	0.06	0.085
Wettable Flank Step Cut Depth	A4	0.100	–	0.190

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated
3. Dimensioning and tolerancing per ASME Y14.5M

   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

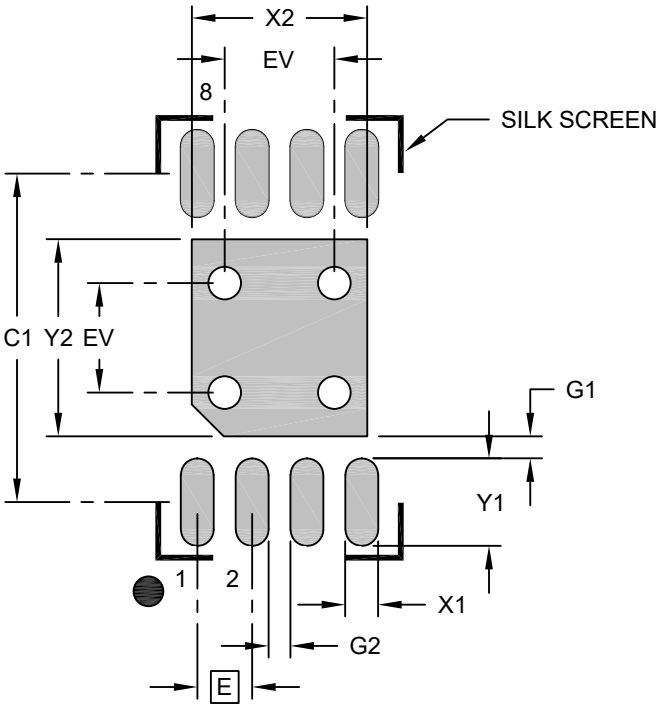
   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-581 Rev A Sheet 2 of 2

© 2025 Microchip Technology Inc. 及其子公司

8-Lead Very Thin Plastic Dual Flat, No Lead Package (4CW) - 2x3x0.9 mm Body [VDFN] 1.6x1.8 mm Exposed Pad Wettable Step Cut Flanks

Note: For the most current package drawings, please see the Microchip Packaging Specification located at http://www.microchip.com/packaging



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		0.50 BSC	
Center Pad Width	X2			1.60
Center Pad Length	Y2			1.80
Contact Pad Spacing	C1		3.00	
Contact Pad Width (X8)	X1			0.30
Contact Pad Length (X8)	Y1			0.80
Contact Pad to Center Pad (X8)	G1	0.20		
Contact Pad to Contact Pad (X6)	G2	0.20		
Thermal Via Diameter	V		0.30	
Thermal Via Pitch	EV		1.00	

Notes:

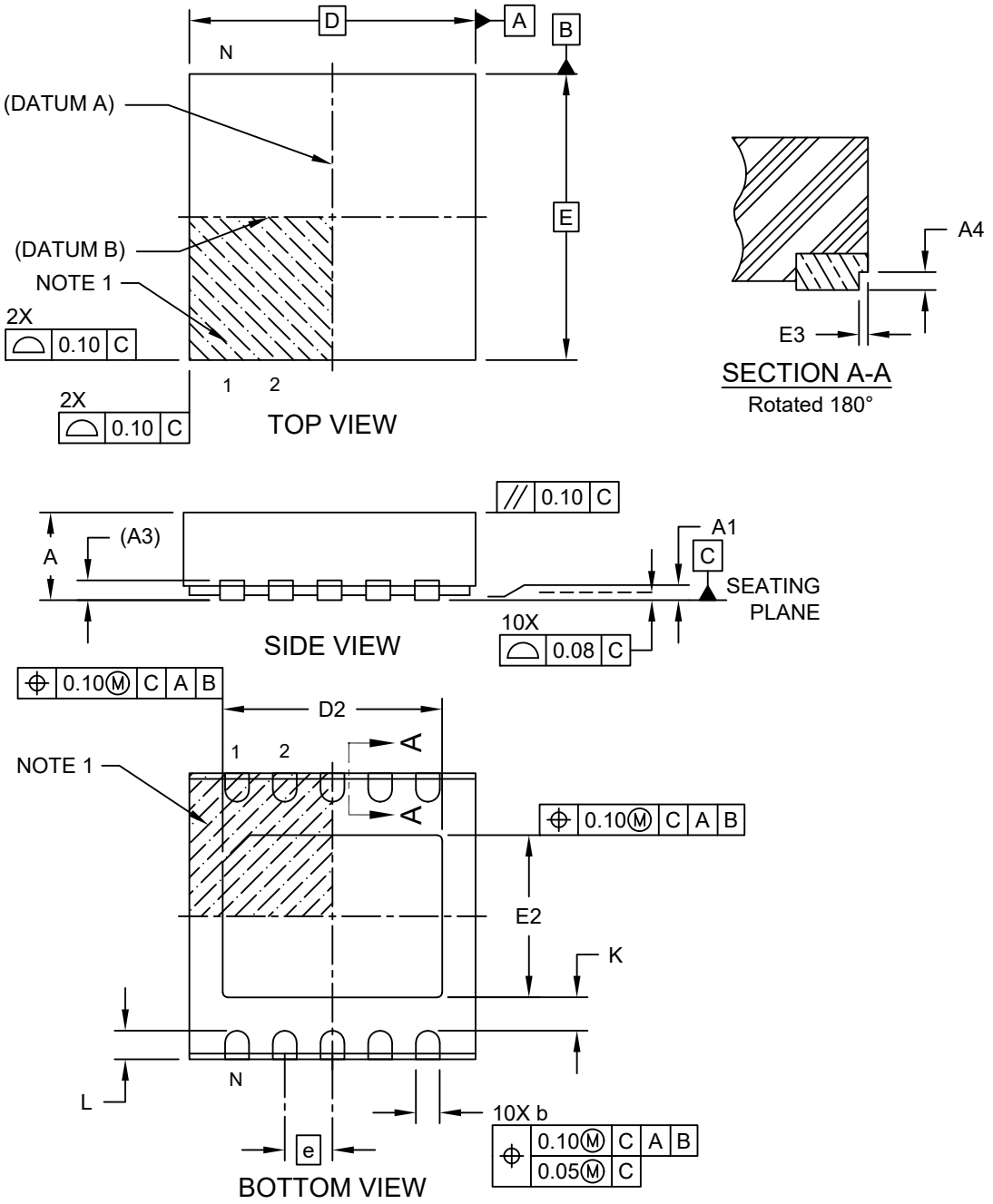
1. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
2. For best soldering results, thermal vias, if used, should be filled or tented to avoid solder loss during reflow process

Microchip Technology Drawing C04-2581 Rev A

© 2025 Microchip Technology Inc. 及其子公司

10-Lead Very Thin Plastic Dual Flat, No Lead Package (4BW) - 3x3x0.9 mm Body [VDFN] With 2.3x1.7 mm Exposed Pad and Step Cut Wettable Flanks

Note: For the most current package drawings, please see the Microchip Packaging Specification located at http://www.microchip.com/packaging

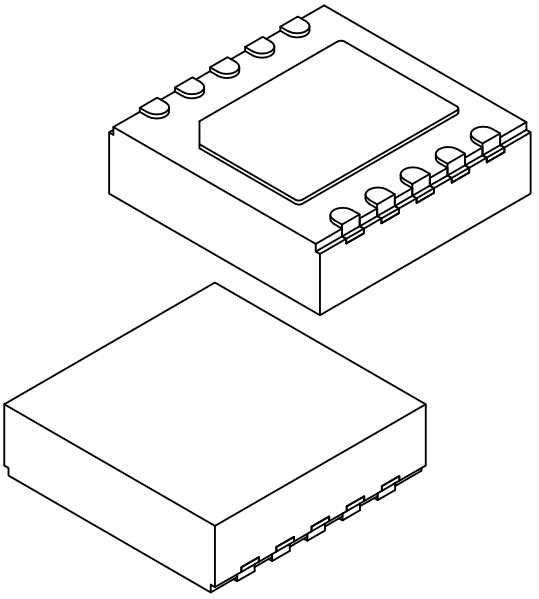


Microchip Technology Drawing C04-580 Rev B Sheet 1 of 2

© 2025 Microchip Technology Inc. 及其子公司

10-Lead Very Thin Plastic Dual Flat, No Lead Package (4BW) - 3x3x0.9 mm Body [VDFN] With 2.3x1.7 mm Exposed Pad and Step Cut Wettable Flanks

Note: For the most current package drawings, please see the Microchip Packaging Specification located at http://www.microchip.com/packaging



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Terminals	N		10	
Pitch	e		0.50 BSC	
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.00	0.02	0.05
Terminal Thickness	A3		0.203 REF	
Overall Length	D		3.00 BSC	
Exposed Pad Length	D2	2.20	2.30	2.40
Overall Width	E		3.00 BSC	
Exposed Pad Width	E2	1.60	1.70	1.80
Terminal Width	b	0.20	0.25	0.30
Terminal Length	L	0.20	0.30	0.40
Terminal-to-Exposed-Pad	K	0.20	–	–
Wettable Flank Step Cut Width	E3	0.035	0.06	0.085
Wettable Flank Step Cut Depth	A4	0.10	–	0.19

Notes:

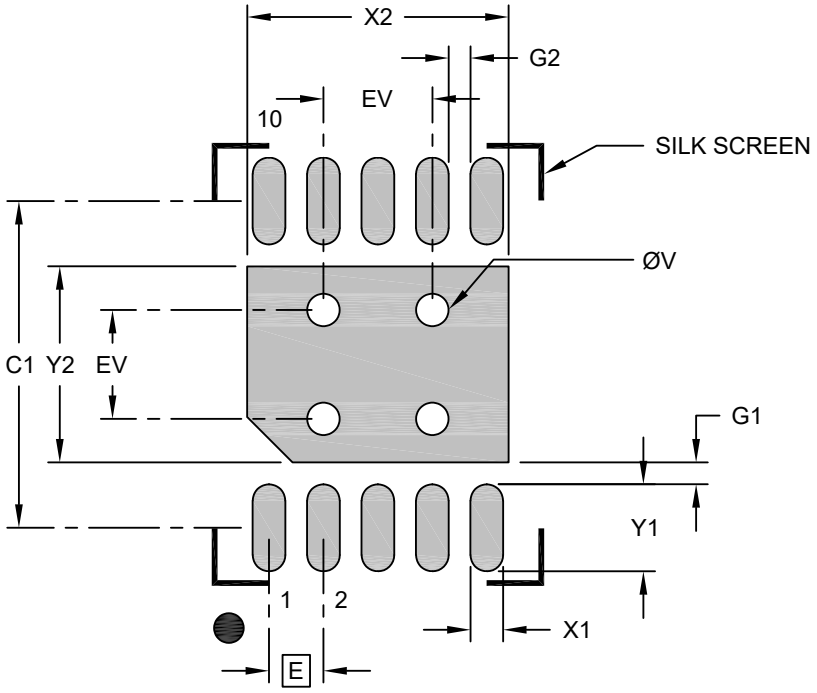
1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated
3. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-580 Rev B Sheet 2 of 2

© 2025 Microchip Technology Inc. 及其子公司

10-Lead Very Thin Plastic Dual Flat, No Lead Package (4BW) - 3x3x0.9 mm Body [VDFN] With 2.3x1.7 mm Exposed Pad and Step Cut Wettable Flanks

Note: For the most current package drawings, please see the Microchip Packaging Specification located at http://www.microchip.com/packaging



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		0.50 BSC	
Center Pad Width	X2			2.40
Center Pad Length	Y2			1.80
Contact Pad Spacing	C1		3.00	
Contact Pad Width (Xnn)	X1			0.30
Contact Pad Length (Xnn)	Y1			0.80
Contact Pad to Center Pad (Xnn)	G1	0.20		
Contact Pad to Contact Pad (Xnn)	G2	0.25		
Thermal Via Diameter	V		0.30	
Thermal Via Pitch	EV		1.00	

Notes:

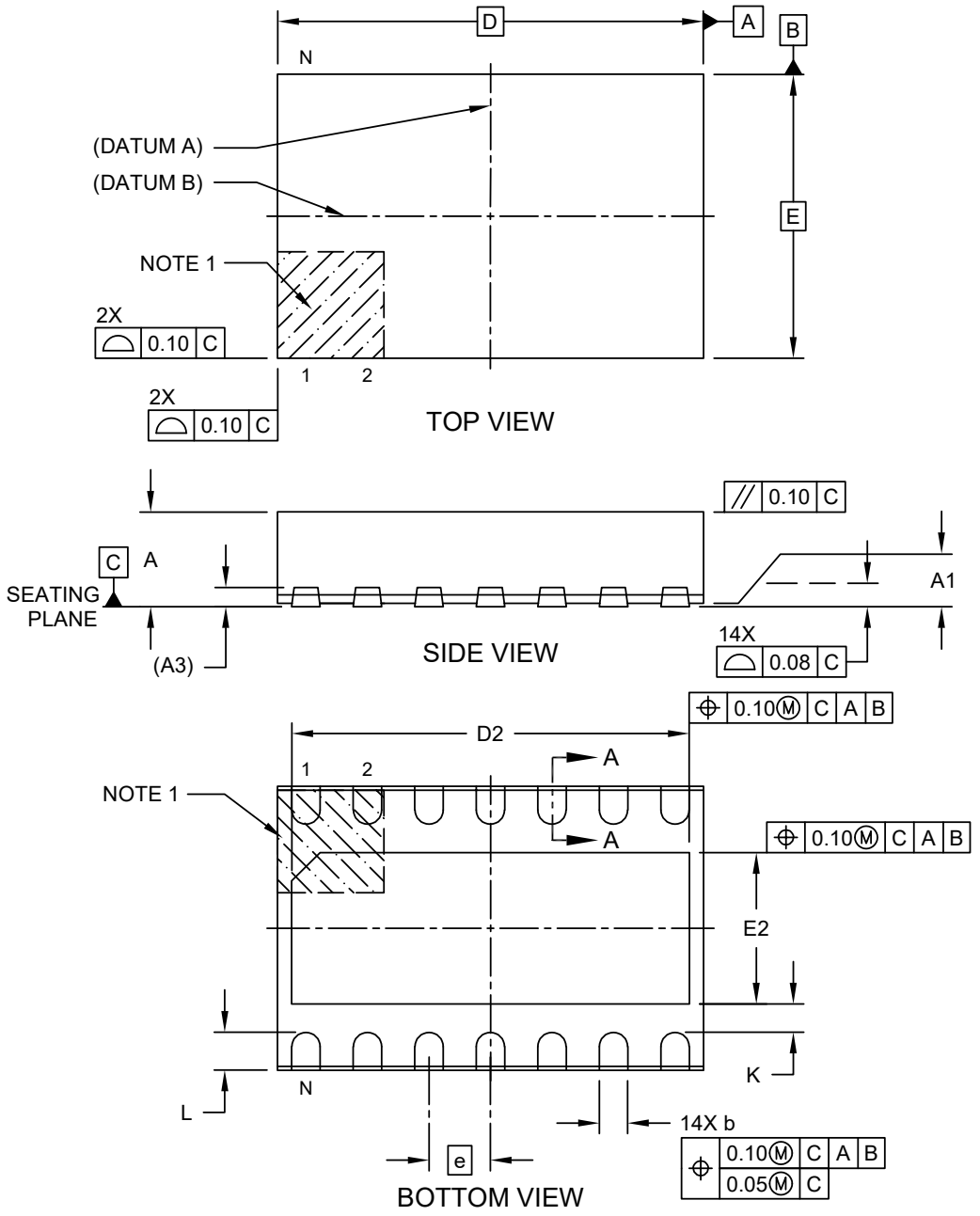
1. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
2. For best soldering results, thermal vias, if used, should be filled or tented to avoid solder loss during reflow process

Microchip Technology Drawing C04-2580 Rev B

© 2025 Microchip Technology Inc. 及其子公司

14-Lead Very Thin Plastic Dual Flat, No Lead Package (QBB) - 4.5x3x1 mm Body [VDFN] With 1.6x4.2 mm Exposed Pad and Stepped Wettable Flanks

Note:	For the most current package drawings, please see the Microchip Packaging Specification located at http://www.microchip.com/packaging

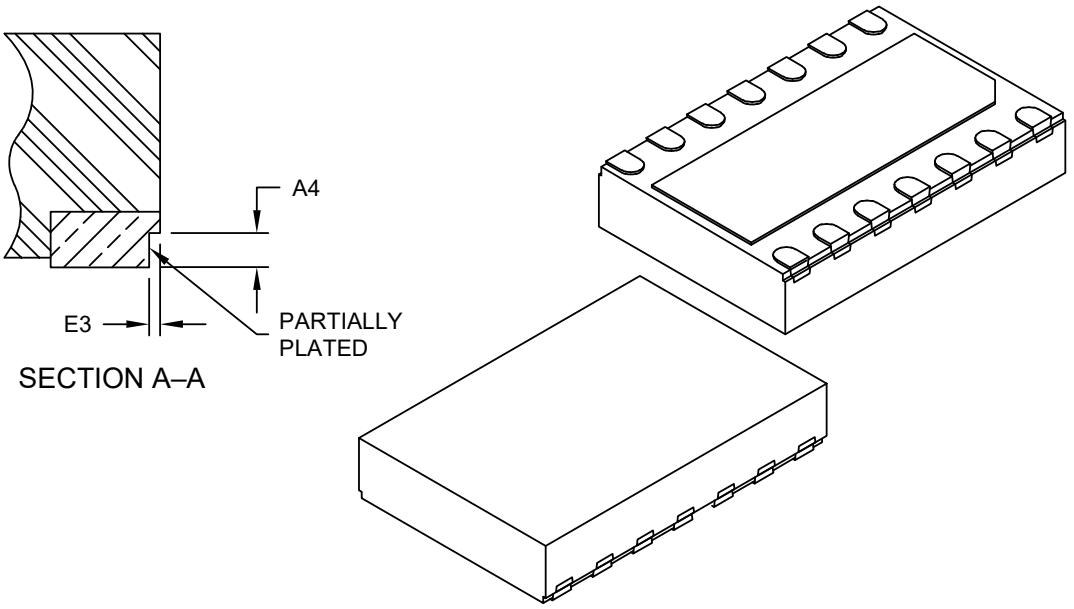


Microchip Technology Drawing C04-21361 Rev D Sheet 1 of 2

© 2025 Microchip Technology Inc. 及其子公司

14-Lead Very Thin Plastic Dual Flat, No Lead Package (QBB) - 4.5x3x1 mm Body [VDFN] With 1.6x4.2 mm Exposed Pad and Stepped Wettable Flanks

Note: For the most current package drawings, please see the Microchip Packaging Specification located at http://www.microchip.com/packaging



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Terminals	N		14	
Pitch	e		0.65 BSC	
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.00	0.03	0.05
Terminal Thickness	A3		0.203 REF	
Overall Length	D		4.50 BSC	
Exposed Pad Length	D2	4.15	4.20	4.25
Overall Width	E		3.00 BSC	
Exposed Pad Width	E2	1.50	1.60	1.70
Terminal Width	b	0.27	0.32	0.37
Terminal Length	L	0.35	0.40	0.45
Terminal-to-Exposed-Pad	K	0.20	-	-
Wettable Flank Step Cut Depth	A4	0.10	-	0.19
Wettable Flank Step Cut Width	E3	-	-	0.085

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated
3. Dimensioning and tolerancing per ASME Y14.5M

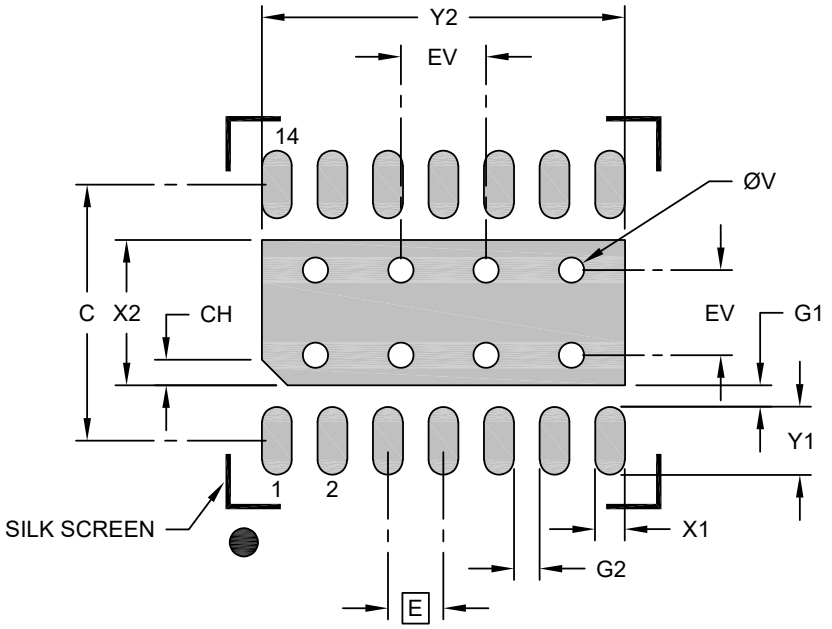
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-21361 Rev D Sheet 2 of 2

© 2025 Microchip Technology Inc. 及其子公司

14-Lead Very Thin Plastic Dual Flat, No Lead Package (QBB) - 4.5x3x1 mm Body [VDFN] With 1.6x4.2 mm Exposed Pad and Stepped Wettable Flanks

Note: For the most current package drawings, please see the Microchip Packaging Specification located at http://www.microchip.com/packaging



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		0.65 BSC	
Optional Center Pad Width	X2			1.70
Optional Center Pad Length	Y2			4.25
Contact Pad Spacing	C		3.00	
Contact Pad Width (X14)	X1			0.35
Contact Pad Length (X14)	Y1			0.80
Pin 1 Index Chamfer	CH		0.30	
Contact Pad to Center Pad (X14)	G1	0.20		
Contact Pad to Center Pad (X12)	G2	0.20		
Thermal Via Diameter	V		0.30	
Thermal Via Pitch	EV		1.00	

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
2. For best soldering results, thermal vias, if used, should be filled or tented to avoid solder loss during reflow process

Microchip Technology Drawing C04-23361 Rev D

© 2025 Microchip Technology Inc. 及其子公司

8. 版本历史

版本 A（2024 年 7 月）

本文档的初始版本。

© 2025 Microchip Technology Inc. 及其子公司

Microchip 信息

Microchip 网站

Microchip 网站（www.microchip.com）为客户提供在线支持。客户可通过该网站方便地获取文件和信息。我们的网站提供以下内容：

- **产品支持**——数据手册和勘误表、应用笔记和示例程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及归档软件
- **一般技术支持**——常见问题解答（FAQ）、技术支持请求、在线讨论组以及 Microchip 设计伙伴计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

产品变更通知服务

Microchip 的产品变更通知服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时，收到电子邮件通知。

欲注册，请访问 www.microchip.com/pcn，然后按照注册说明进行操作。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助：

- 代理商或代表
- 当地销售办事处
- 应用工程师（ESE）
- 技术支持

客户应联系其代理商、代表或 ESE 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 www.microchip.com/support 获得网上技术支持。

© 2025 Microchip Technology Inc. 及其子公司

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。

PART NO.	X	-	XXX	XXX
Device	T&R		Package	Qualification

器件：	ATA6500	VDFN8 高速 CAN FD 收发器，支持 1.8V 和 5V I/O
	ATA6501	VDFN8 高速 CAN FD 收发器，支持 3.3V 和 5V I/O
	ATA6502	VDFN10 高速 CAN FD 收发器，支持 1.8V 和 5V I/O
	ATA6503	VDFN10 高速 CAN FD 收发器，支持 3.3V 和 5V I/O
	ATA6504	VDFN14 高速 CAN FD 收发器，支持 1.8V 和 5V I/O
	ATA6505	VDFN14 高速 CAN FD 收发器，支持 3.3V 和 5V I/O
卷带式选项：	T	330 mm 直径卷带式
封装：	4CW	带可浸湿侧翼的 8 引脚 VDFN（潮湿敏感等级为 1）
	4BW	带可浸湿侧翼的 10 引脚 VDFN（潮湿敏感等级为 1）
	QBB	带可浸湿侧翼的 14 引脚 VDFN（潮湿敏感等级为 1）
认证：	VAO	汽车级

- ATA6500T-4CWVAO——具有 5V LDO 的高速 CAN FD 收发器，支持 1.8V I/O，VDFN8 封装，卷带式，0 级，通过 Automotive 认证
- ATA6501T-4CWVAO——具有 5V LDO 的高速 CAN FD 收发器，支持 3.3V 和 5V I/O，VDFN8 封装，卷带式，0 级，通过 Automotive 认证
- ATA6502T-4BWVAO——具有 5V LDO 的高速 CAN FD 收发器，支持 1.8V I/O，VDFN10 封装，卷带式，0 级，通过 Automotive 认证
- ATA6503T-4BWVAO——具有 5V LDO 的高速 CAN FD 收发器，支持 3.3V 和 5V I/O，VDFN10 封装，卷带式，0 级，通过 Automotive 认证
- ATA6504T-QBBVAO——具有 5V LDO 的高速 CAN FD 收发器，支持 1.8V I/O，VDFN14 封装，卷带式，0 级，通过 Automotive 认证
- ATA6505T-QBBVAO——具有 5V LDO 的高速 CAN FD 收发器，支持 3.3V 和 5V I/O，VDFN14 封装，卷带式，0 级，通过 Automotive 认证
- ATA6500T-4CW——具有 5V LDO 的高速 CAN FD 收发器，支持 1.8V I/O，VDFN8 封装，卷带式，0 级
- ATA6501T-4CW——具有 5V LDO 的高速 CAN FD 收发器，支持 3.3V 和 5V I/O，VDFN8 封装，卷带式，0 级
- ATA6502T-4BW——具有 5V LDO 的高速 CAN FD 收发器，支持 1.8V I/O，VDFN10 封装，卷带式，0 级
- ATA6503T-4BW——具有 5V LDO 的高速 CAN FD 收发器，支持 3.3V 和 5V I/O，VDFN10 封装，卷带式，0 级
- ATA6504T-QBB——具有 5V LDO 的高速 CAN FD 收发器，支持 1.8V I/O，VDFN14 封装，卷带式，0 级
- ATA6505T-QBB——具有 5V LDO 的高速 CAN FD 收发器，支持 3.3V 和 5V I/O，VDFN14 封装，卷带式，0 级

© 2025 Microchip Technology Inc. 及其子公司

注：

1. 卷带式标识符仅出现在产品目录的部件编号描述中。此标识符用于订购目的，不会印在器件封装上。有关是否提供卷带式封装选项，请向 Microchip 销售办事处咨询。
2. 另外还提供小型封装选项。有关是否提供小型封装，请访问 www.microchip.com/packaging，或者联系您当地的销售办事处。
3. 符合 RoHS 规范，任意均质材料中溴（Br）和氯（Cl）的最大浓度值为 0.09%（900 ppm），溴（Br）和氯（Cl）的总浓度小于 0.15%（1500 ppm）。任意均质材料中锑（Sb）的最大浓度值为 0.09%（900 ppm）。

Microchip 器件代码保护功能

请注意以下有关 Microchip 产品代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术规范。
- Microchip 确信：在正常使用且符合工作规范的情况下，Microchip 系列产品非常安全。
- Microchip 注重并积极保护其知识产权。严禁任何试图破坏 Microchip 产品代码保护功能的行为，这种行为可能会违反《数字千年版权法案》（Digital Millennium Copyright Act）。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。代码保护功能处于持续发展中。Microchip 承诺将不断改进产品的代码保护功能。

法律声明

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc.及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc.的英文原版文档。

本出版物及其提供的信息仅适用于 Microchip 产品，包括设计、测试以及将 Microchip 产品集成到您的应用中。以其他任何方式使用这些信息都将被视为违反条款。本出版物中的器件应用信息仅为您提供便利，将来可能会发生更新。如需额外的支持，请联系当地的 Microchip 销售办事处，或访问 www.microchip.com/en-us/support/design-help/client-support-services。

Microchip“按原样”提供这些信息。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对非侵权性、适销性和特定用途的适用性的暗示担保，或针对其使用情况、质量或性能的担保。

在任何情况下，对于因这些信息或使用这些信息而产生的任何间接的、特殊的、惩罚性的、偶然的或间接的损失、损害或任何类型的开销，Microchip 概不承担任何责任，即使 Microchip 已被告知可能发生损害或损害可以预见。在法律允许的最大范围内，对于因这些信息或使用这些信息而产生的所有索赔，Microchip 在任何情况下所承担的全部责任均不超出您为获得这些信息向 Microchip 直接支付的金额（如有）。如果将 Microchip 器件用于生命维持和/或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切损害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任。除非另外声明，在 Microchip 知识产权保护下，不得暗中或以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、Microchip 徽标、Adaptec、AVR、AVR 徽标、AVR Freaks、BesTime、BitCloud、CryptoMemory、CryptoRF、dsPIC、flexPWR、HELDO、IGLOO、JukeBlox、KeeLoq、Kleer、LANCheck、LinkMD、maXStylus、maXTouch、MediaLB、megaAVR、Microsemi、Microsemi 徽标、MOST、MOST 徽标、MPLAB、OptoLyzer、PIC、picoPower、PICSTART、PIC32 徽标、PolarFire、Prochip Designer、QTouch、SAM-BA、SenGenuity、SpyNIC、SST、SST 徽标、SuperFlash、Symmetricom、SyncServer、Tachyon、TimeSource、tinyAVR、UNI/O、Vectron 及 XMEGA 均为 Microchip Technology Incorporated 在美国和其他国家或地区的注册商标。

AgileSwitch、ClockWorks、The Embedded Control Solutions Company、EtherSynch、Flashtec、Hyper Speed Control、HyperLight Load、Libero、motorBench、mTouch、Powermite 3、Precision

© 2025 Microchip Technology Inc. 及其子公司

Edge、ProASIC、ProASIC Plus、ProASIC Plus 徽标、Quiet-Wire、SmartFusion、SyncWorld、TimeCesium、TimeHub、TimePictra、TimeProvider 和 ZL 均为 Microchip Technology Incorporated 在美国的注册商标。

Adjacent Key Suppression、AKS、Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、Augmented Switching、BlueSky、BodyCom、Clockstudio、CodeGuard、CryptoAuthentication、CryptoAutomotive、CryptoCompanion、CryptoController、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、Espresso T1S、EtherGREEN、EyeOpen、GridTime、IdealBridge、IGaT、In-Circuit Serial Programming、ICSP、INICnet、Intelligent Paralleling、IntelliMOS、Inter-Chip Connectivity、JitterBlocker、Knob-on-Display、MarginLink、maxCrypto、maxView、memBrain、Mindi、MiWi、MPASM、MPF、MPLAB Certified 徽标、MPLIB、MPLINK、mSiC、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PICtail、Power MOS IV、Power MOS 7、PowerSmart、PureSilicon、QMatrix、REAL ICE、Ripple Blocker、RTAX、RTG4、SAM-ICE、Serial Quad I/O、simpleMAP、SimpliPHY、SmartBuffer、SmartHLS、SMART-I.S.、storClad、SQI、SuperSwitcher、SuperSwitcher II、Switchtec、SynchroPHY、Total Endurance、Trusted Time、TSHARC、Turing、USBCheck、VariSense、VectorBlox、VeriPHY、ViewSpan、WiperLock、XpressConnect 和 ZENA 均为 Microchip Technology Incorporated 在美国和其他国家或地区的商标。

SQTP 为 Microchip Technology Incorporated 在美国的服务标记。

Adaptec 徽标、Frequency on Demand、Silicon Storage Technology 和 Symmcom 均为 Microchip Technology Inc.在除美国外的国家或地区的注册商标。

GestIC 为 Microchip Technology Inc.的子公司 Microchip Technology Germany II GmbH & Co. KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2025, Microchip Technology Incorporated 及其子公司版权所有。

ISBN： 979-8-3371-0316-7

质量管理体系

有关 Microchip 质量管理体系的信息，请访问 www.microchip.com/quality。

全球销售及服务网点

美洲	亚太地区	亚太地区	欧洲
公司总部 2355 West Chandler Blvd. Chandler, AZ 85224-6199 电话：480-792-7200 传真：480-792-7277 技术支持： www.microchip.com/support 网址： www.microchip.com	**澳大利亚 - 悉尼** 电话：61-2-9868-6733	**印度 - 班加罗尔** 电话：91-80-3090-4444	**奥地利 - 韦尔斯** 电话：43-7242-2244-39 传真：43-7242-2244-393
亚特兰大 德卢斯，佐治亚州 电话：678-957-9614 传真：678-957-1455	**中国 - 北京** 电话：86-10-8569-7000	**印度 - 新德里** 电话：91-11-4160-8631	**丹麦 - 哥本哈根** 电话：45-4485-5910 传真：45-4485-2829
奥斯汀，德克萨斯州 电话：512-257-3370	**中国 - 成都** 电话：86-28-8665-5511	**印度 - 浦那** 电话：91-20-4121-0141	**芬兰 - 埃斯波** 电话：358-9-4520-820
波士顿 韦斯特伯鲁，马萨诸塞州 电话：774-760-0087 传真：774-760-0088	**中国 - 重庆** 电话：86-23-8980-9588	**日本 - 大阪** 电话：81-6-6152-7160	**法国 - 巴黎** 电话：33-1-69-53-63-20 传真：33-1-69-30-90-79
芝加哥 艾塔斯卡，伊利诺伊州 电话：630-285-0071 传真：630-285-0075	**中国 - 东莞** 电话：86-769-8702-9880	**日本 - 东京** 电话：81-3-6880-3770	**德国 - 加兴** 电话：49-8931-9700
达拉斯 阿迪森，德克萨斯州 电话：972-818-7423 传真：972-818-2924	**中国 - 广州** 电话：86-20-8755-8029	**韩国 - 大邱** 电话：82-53-744-4301	**德国 - 哈恩** 电话：49-2129-3766400
底特律 诺维，密歇根州 电话：248-848-4000	**中国 - 杭州** 电话：86-571-8792-8115	**韩国 - 首尔** 电话：82-2-554-7200	**德国 - 海尔布隆** 电话：49-7131-72400
休斯顿，德克萨斯州 电话：281-894-5983	**中国 - 香港特别行政区** 电话：852-2943-5100	**马来西亚 - 吉隆坡** 电话：60-3-7651-7906	**德国 - 卡尔斯鲁厄** 电话：49-721-625370
印第安纳波利斯 诺布尔斯维尔，印第安纳州 电话：317-773-8323 传真：317-773-5453 电话：317-536-2380	**中国 - 南京** 电话：86-25-8473-2460	**马来西亚 - 槟榔屿** 电话：60-4-227-8870	**德国 - 慕尼黑** 电话：49-89-627-144-0 传真：49-89-627-144-44
洛杉矶 米慎维荷，加利福尼亚州 电话：949-462-9523 传真：949-462-9608 电话：951-273-7800	**中国 - 青岛** 电话：86-532-8502-7355	**菲律宾 - 马尼拉** 电话：63-2-634-9065	**德国 - 罗森海姆** 电话：49-8031-354-560
罗利，北卡罗来纳州 电话：919-844-7510	**中国 - 上海** 电话：86-21-3326-8000	**新加坡** 电话：65-6334-8870	**以色列 - 霍德夏沙隆** 电话：972-9-775-5100
纽约，纽约州 电话：631-435-6000	**中国 - 沈阳** 电话：86-24-2334-2829	**台湾地区 - 新竹** 电话：886-3-577-8366	**意大利 - 米兰** 电话：39-0331-742611 传真：39-0331-466781
圣何塞，加利福尼亚州 电话：408-735-9110 电话：408-436-4270	**中国 - 深圳** 电话：86-755-8864-2200	**台湾地区 - 高雄** 电话：886-7-213-7830	**意大利 - 帕多瓦** 电话：39-049-7625286
加拿大 - 多伦多 电话：905-695-1980 传真：905-695-2078	**中国 - 苏州** 电话：86-186-6233-1526	**台湾地区 - 台北** 电话：886-2-2508-8600	**荷兰 - 德卢内市** 电话：31-416-690399 传真：31-416-690340
	中国 - 武汉 电话：86-27-5980-5300	**泰国 - 曼谷** 电话：66-2-694-1351	**挪威 - 特隆赫姆** 电话：47-72884388
	中国 - 西安 电话：86-29-8833-7252	**越南 - 胡志明市** 电话：84-28-5448-2100	**波兰 - 华沙** 电话：48-22-3325737
	中国 - 厦门 电话：86-592-2388138		**罗马尼亚 - 布加勒斯特** 电话：40-21-407-87-50
	中国 - 珠海 电话：86-756-3210040		**西班牙 - 马德里** 电话：34-91-708-08-90 传真：34-91-708-08-91
			瑞典 - 哥德堡 电话：46-31-704-60-40
			瑞典 - 斯德哥尔摩 电话：46-8-5090-4654
			英国 - 沃金厄姆 电话：44-118-921-5800 传真：44-118-921-5820

© 2025 Microchip Technology Inc. 及其子公司