48L256

256 Kb SPI 串行 EERAM

串行 SRAM 功能

- 无限次读写：
  - 标准串行 SRAM 协议
  - 对称读写时序
- SRAM 阵列：
  - 32,768 x 8 位
- 高速 SPI 接口：
  - 最高 66 MHz
  - 施密特触发器输入用于噪声抑制
- 低功耗 CMOS 技术：
  - 工作电流：5 mA （最大值）
  - 待机电流：300 µA （85°C 时的最大值）
  - 休眠电流：3 µA （85°C 时的最大值）

隐藏式 EEPROM 备份功能

- 基于单元的非易失性备份：
  - 单元对单元映射 SRAM 阵列
  - 以并行方式向 / 从 SRAM 单元传输所有数据（所有单元同时进行）
- 对用户不可见的数据传输：
  - 在器件内部监视 Vcc 电压
  - 断电时自动保存 SRAM
  - Vcc 返回时自动恢复 SRAM
- 最少 100,000 次备份 （85°C 时）
- 数据保持 100 年 （55°C 时）

48L256 的其他特性

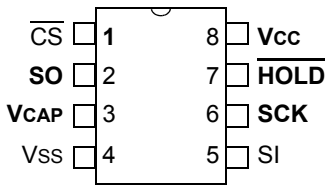
- 工作电压范围：2.7V-3.6V
- 温度范围：
  - 工业级 （I）：-40°C 至 +85°C
- ESD 保护：>2,000V

封装

- 8 引脚 SOIC

封装类型 （未按比例显示）

8 引脚 SOIC
（俯视图 ）



引脚功能表

名称	功能
$\overline{CS}$	片选输入
SO	串行数据输出
VCAP	外部电容
VSS	地
SI	串行数据输入
SCK	串行时钟输入
$\overline{HOLD}$	保持输入
VCC	电源电压

© 2021 Microchip Technology Inc.

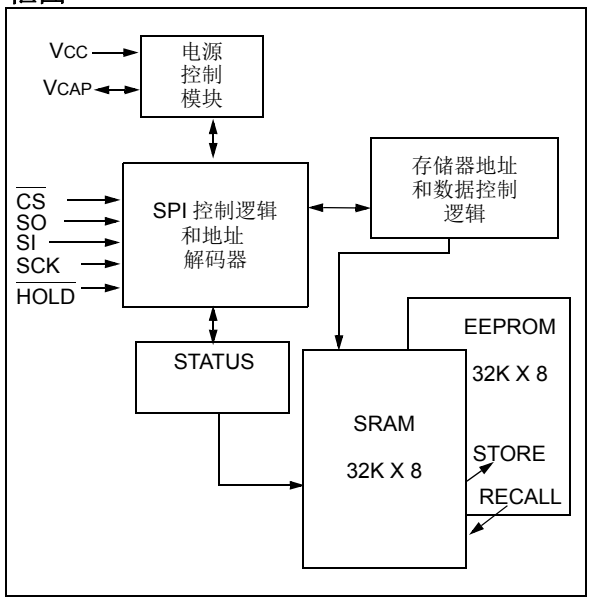
产品概述

Microchip 的 48L256 串行 EERAM 采用 SRAM 存储器内核，具有隐藏式 EEPROM 备份功能。用户可将其视为完全对称的读写 SRAM。该器件在断电时会向 EEPROM 进行备份，因此用户可以将其视为不会丢失数据的 SRAM。

该器件的结构类似 256 Kb SRAM，且每个存储器单元都具有 EEPROM 备份功能。SRAM 分为 32,768 x 8 位，采用 SPI 串行接口。SPI 总线使用三条信号线进行通信：时钟输入（SCK）、数据输入（SI）和数据输出（SO）。通过片选 （Chip Select， $\overline{CS}$）输入来控制对器件的访问，同时允许任意数量的器件共用同一个总线。

此 SRAM 是传统的串行 SRAM：支持对称读写，且单元使用次数不受限制。用户无法看到 EEPROM 备份，也无法独立访问。该器件的电路可检测到 Vcc 低于某一阈值，然后断开器件与外部环境的连接，并将所有 SRAM 数据传输至每个单元的 EEPROM 部分以妥善保存。当 Vcc 返回至正常值时，电路会自动恢复 SRAM 中的数据，用户可继续与 SRAM 进行交互，数据集保持不变。

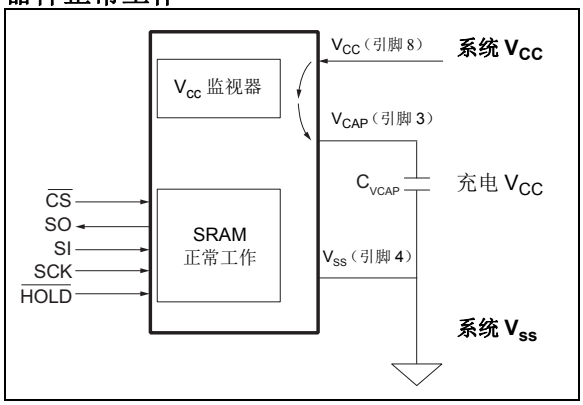
框图



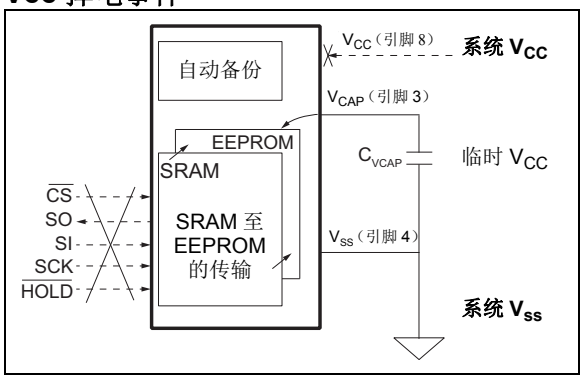
SRAM 至 EEPROM 备份期间为器件供电（VCAP）

为确保器件正常工作，需要一个小电容（通常 33 µF）。此电容置于 VCAP （引脚 3）与系统 Vss 之间 （见器件正常工作）。首次对器件供电时，该电容通过器件充电至 Vcc （见器件正常工作）。在 SRAM 正常工作期间，该电容继续充电至 Vcc，同时由器件监视系统的 Vcc 电压。如果系统的 Vcc 降至设定阈值以下，器件会认为发生掉电或欠压事件。器件将暂停所有 I/O 操作，断开器件与 Vcc 引脚的连接，并使用电容中储存的能量通过 VCAP 引脚为器件供电，同时将所有 SRAM 数据传输至 EEPROM （见 Vcc 掉电事件）。在 Vcc 下次上电时，数据被传输回 SRAM，电容重新充电，且 SRAM 继续运行。

器件正常工作



Vcc 掉电事件



 © 2021 Microchip Technology Inc.

1.0 电气特性

绝对最大额定值 †

VCC.....4.5V

所有输入和输出相对于 VSS.....-0.6V 至 4.5V

储存温度..... -65°C 至 +150°C

偏置时的环境温度 ..... -40°C 至 +85°C

所有引脚上的 ESD 保护 ..... 2 kV

† 注意：如果器件的工作条件超过上述 “最大额定值”，可能对器件造成永久性损坏。上述值仅代表本规范规定的极限工作条件，不代表器件在上述极限值或超出极限值的情况下仍可正常工作。器件长时间工作在最大值条件下，其可靠性可能受到影响。

表 1-1：直流特性

直流特性			电气特性： 工业级 （I）： TA = -40°C 至 +85°C VCC = 2.7V 至 3.6V				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
D1	VIH	高电平输入电压	VCC x 0.8	—	VCC + 0.5	V	
D2	VIL	低电平输入电压	-0.5	—	VCC x 0.2	V	
D3	VOH	高电平输出电压	VCC - 0.5	—	—	V	IOH = -0.4 mA
D4	VOL	低电平输出电压	—	—	0.4	V	IOL = 2.0 mA
D5	ILI	输入泄漏电流	—	—	±3	µA	VIN = VSS 或 VCC
D6	ILO	输出泄漏电流	—	—	±3	µA	$\overline{CS}$ = VCC， VOUT = VSS 或 VCC
D7	CIN	内部电容 （所有输入引脚）	—	—	5	pF	TA = 25°C， FREQ = 1 MHz， VCC = 3.6V （注 1）
D8	COUT	内部电容 （SO 引脚）	—	—	7	pF	TA = 25°C， FREQ = 1 MHz， VCC = 3.6V （注 1）
D9	工作 ICC	工作电流	—	—	5	mA	TA = 85°C， VCC = 3.6V， FCLK = 66 MHz （注 2）
D10	存储 ICC	存储电流	—	—	2	mA	TA = 85°C， 2.7V < VCC ≤ 3.6V （注 3）
D11	ICCS	待机电流	—	—	300	µA	TA = 85°C，SI、$\overline{CS}$、VCAP 和 VCC = 3.6V
D12	ICCH	休眠电流	—	—	3	µA	TA = 85°C，SI、$\overline{CS}$、VCAP 和 VCC = 3.6V
D13	VTRIP	自动存储 / 自动读回跳变电压	2.30	—	2.65	V	
D14	VHYS	跳变电压迟滞	—	300	—	mV	注 1
D15	VPOR	上电复位电压	—	1.8	—	V	注 1
D16	CVCAP	VCAP 电容	22	33	50	µF	额定电压 6.3V 或更高（注 1）

注 1： 此参数定期采样，未经 100% 测试。
2: 测量工作 ICC 时 SO 引脚上没有负载。电流可能随着输出负载和时钟频率的变化而变化。
3: 存储电流指定为整个存储操作期间的平均电流。

表 1-2：交流特性

交流特性			电气特性： 工业级 （I）： TA = -40°C 至 +85°C VCC = 2.7V 至 3.6V			
参数编号	符号	特性	最小值	最大值	单位	条件
1	FCLK	时钟频率	—	66	MHz	
2	TCSS	$\overline{CS}$ 建立时间	6	—	ns	
3	TCSH	$\overline{CS}$ 保持时间	6	—	ns	
4	TCSD	$\overline{CS}$ 禁止时间	7	—	ns	
5	TSU	数据建立时间	4	—	ns	
6	THD	数据保持时间	4	—	ns	
7	TR	CLK 上升时间	—	100	ns	注 1
8	TF	CLK 下降时间	—	100	ns	注 1
9	THI	时钟高电平时间	7	—	ns	
10	TLO	时钟低电平时间	7	—	ns	
11	TCLD	时钟延迟时间	7	—	ns	
12	TCLE	时钟使能时间	3	—	ns	
13	TV	从时钟低电平到输出有效	—	10	ns	
14	THO	输出保持时间	0	—	ns	注 1
15	TDIS	输出禁止时间	—	20	ns	注 1
16	THZ	$\overline{HOLD}$ 低电平到输出高阻态	—	10	ns	注 1
17	THV	$\overline{HOLD}$ 高电平到输出有效	—	10	ns	
18	THS	$\overline{HOLD}$ 建立时间	0		ns	
19	THH	$\overline{HOLD}$ 保持时间	5		ns	
20	TRESTORE	上电自动读回 / 休眠唤醒操作持续时间	—	200	µs	
21	TRECALL	SW 读回操作持续时间	—	50	µs	
22	TSTORE	存储操作持续时间	—	10	ms	
23	TVRISE	VCC 上升速率	30	—	µs/V	注 1
24	TVFALL	VCC 下降速率	30	—	µs/V	注 1
25		耐擦写次数	100,000	—	存储次数	注 1
26		数据保持	100	—	年	55°C 时
			10	—	年	85°C 时

注 1： 此参数未经测试，但已通过表征确保。

 © 2021 Microchip Technology Inc.

图 **1-1**：保持时序

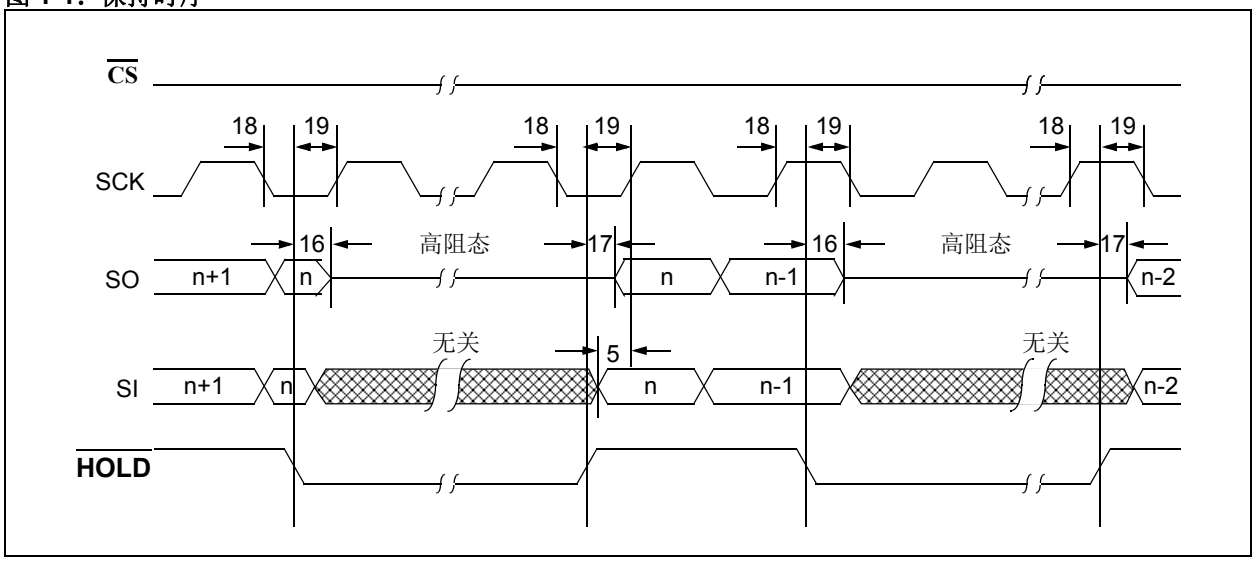


图 **1-2**：串行输入时序模式 **0,0**

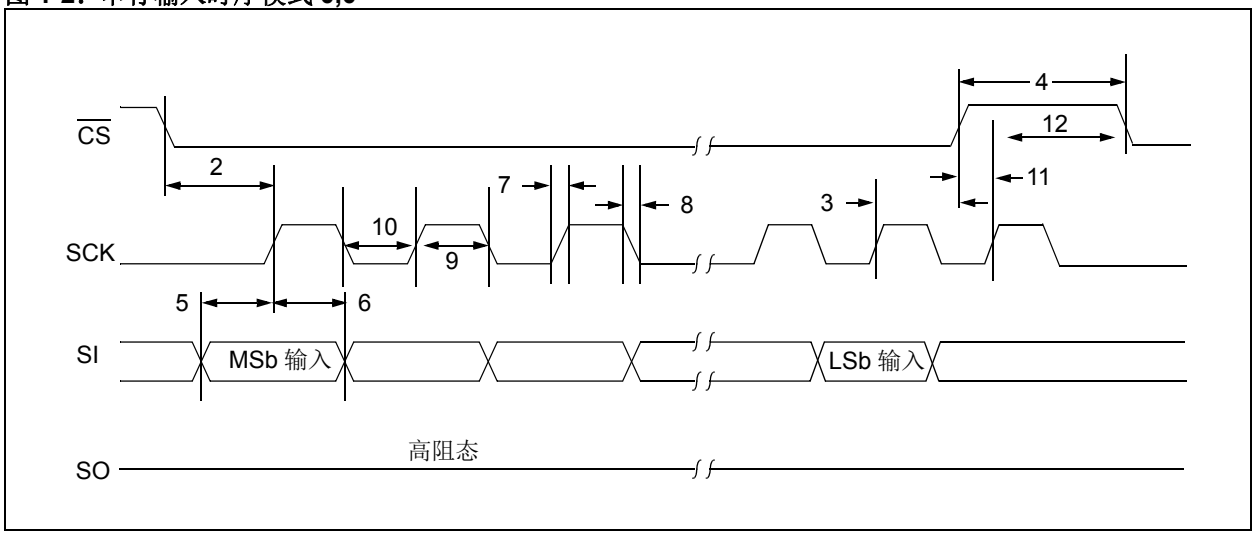


图 **1-3**：串行输入时序模式 **1,1**

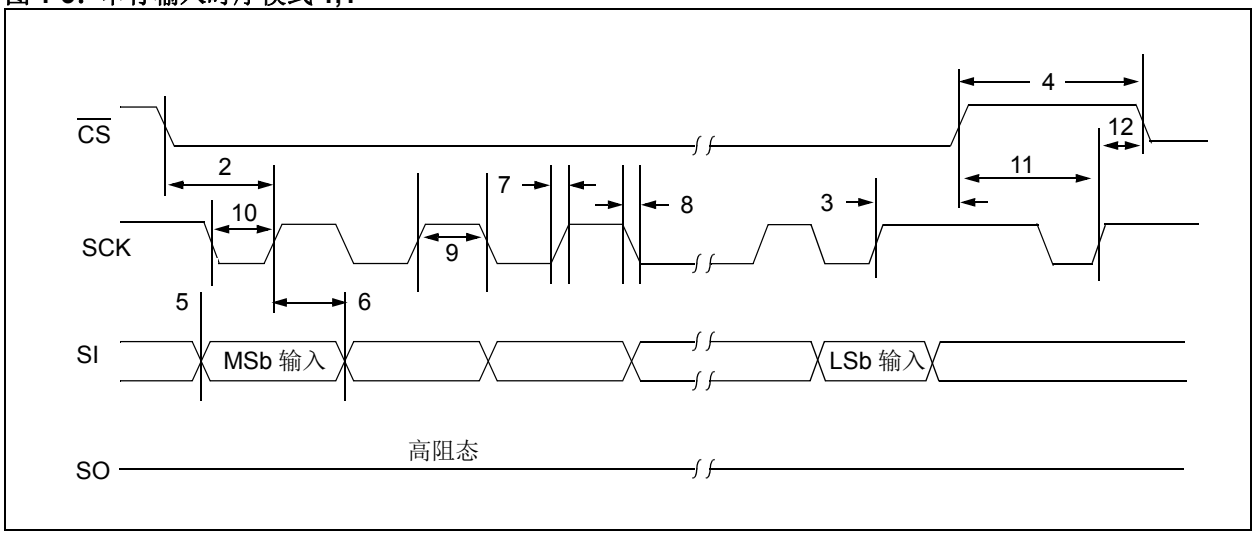


图 1-4：串行输出时序

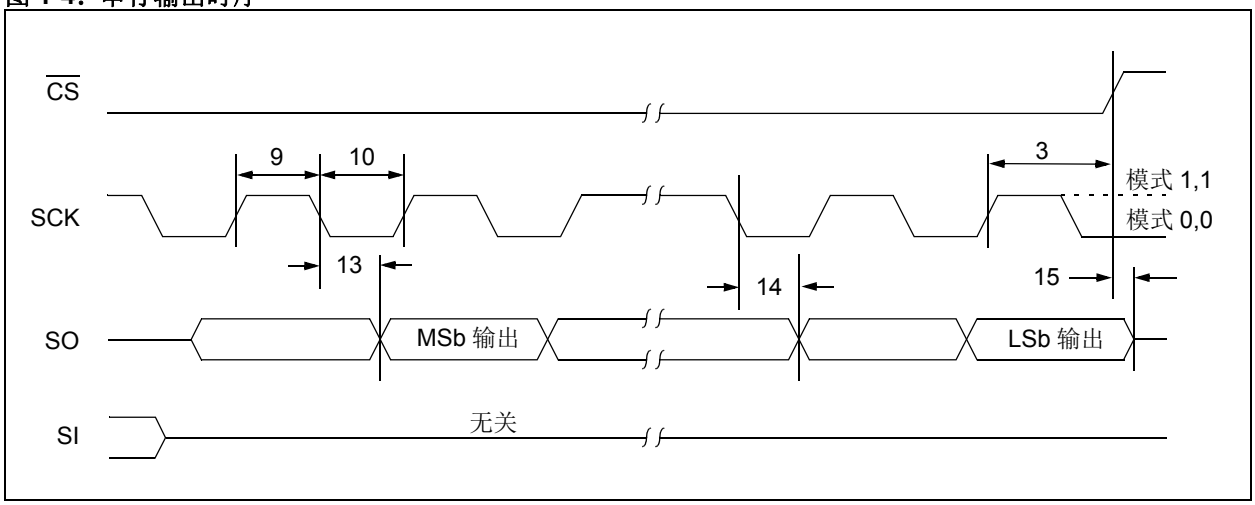
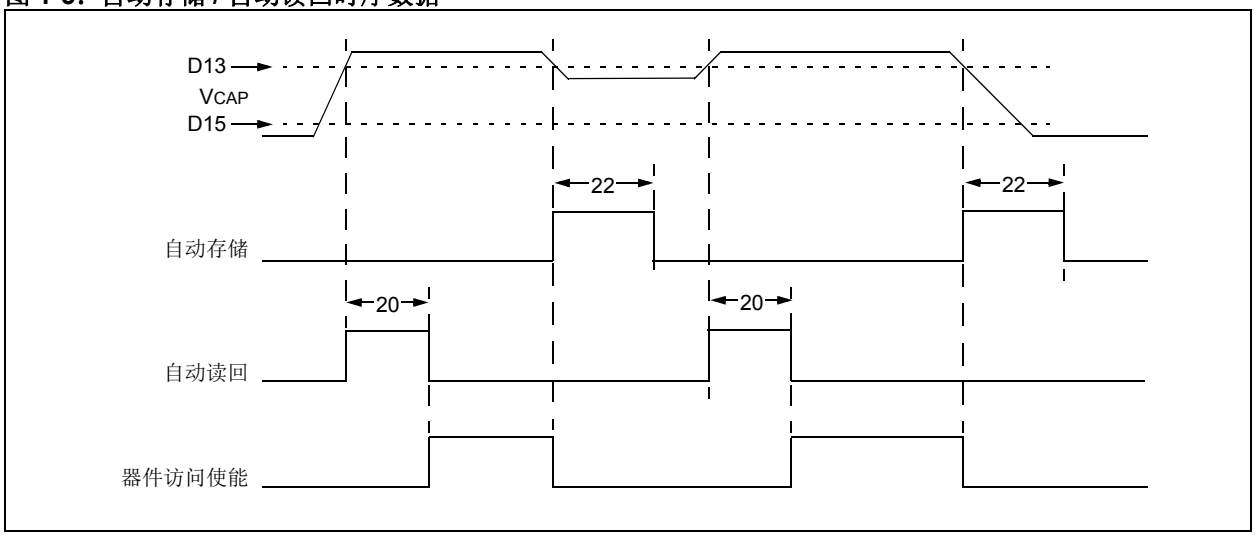


表 1-3：交流测试条件

交流波形	
V_{LO} = 0.2V	
V_{HI} = V_{CC} - 0.2V	
C_L = 30 pF	
时序测量参考电压	
输入	0.5 V_{CC}
输出	0.5 V_{CC}

图 1-5：自动存储 / 自动读回时序数据



 © 2021 Microchip Technology Inc.

2.0 引脚说明

表 2-1 列出了引脚说明。

表 2-1：引脚功能表

名称	8 引脚 SOIC	说明
$\overline{CS}$	1	片选输入
SO	2	串行数据输出
VCAP	3	外部电容
VSS	4	地
SI	5	串行数据输入
SCK	6	串行时钟输入
$\overline{HOLD}$	7	保持输入
VCC	8	电源电压

2.1 片选 （$\overline{CS}$）

该引脚为低电平时选择本器件，高电平时不选择本器件，并强制进入待机模式。当未选择本器件时， SO 进入高阻态，同时允许多个器件共用同一个 SPI 总线。在一个有效写操作序列完成 SRAM 写入周期后，$\overline{CS}$ 从低电平跳变至高电平。上电后， $\overline{CS}$ 需要先从高电平跳变到低电平，然后才能启动序列。

2.2 串行输出 （SO）

SO 引脚用于传输器件 48L256 中的数据。在读取周期中，数据在串行时钟的下降沿通过该引脚移出。

2.3 串行输入 （SI）

SI 引脚用于向器件传输数据，它可接收指令、地址和数据。数据在串行时钟的上升沿锁存。

2.4 串行时钟 （SCK）

SCK 用于同步主器件与 48L256 之间的通信。SI 引脚上的指令、地址或数据在时钟输入的上升沿锁存，同时SO 引脚上的数据在时钟输入的下降沿更新。

2.5 保持 （$\overline{HOLD}$）

$\overline{HOLD}$ 引脚用于在串行序列传输期间暂停传输，无需重新传输整个序列。未使用此功能时，该引脚必须保持在高电平。如果选择了本器件并正在传输串行序列，可以通过拉低 $\overline{HOLD}$ 引脚来暂停串行通信，这样就无需重置串行序列。

当 SCK 处于低电平时，应将 $\overline{HOLD}$ 引脚拉低，否则在下一次 SCK 高电平至低电平跳变之前将无法调用保持功能。在传输该序列期间，必须始终选择 48L256。器件暂停期间， SI 和 SCK 电平为 “无关项”，且这些引脚上的跳变将被忽略。要恢复串行通信，就应将 $\overline{HOLD}$ 引脚拉高，且 SCK 引脚应处于低电平，否则在下一次 SCK 高电平至低电平跳变之前将无法恢复串行通信。

SO 线路在 $\overline{HOLD}$ 引脚从高电平跳变至低电平时立即变为三态，并在 $\overline{HOLD}$ 引脚从低电平跳变至高电平时立即开始再次输出，不受 SCK 状态的影响。

3.0 存储器构成

3.1 数据阵列构成

48L256 内部由一个可读写的连续 SRAM 阵列，以及一个非易失性 EEPROM 阵列构成，用户无法直接访问该 EEPROM 阵列，但可以通过上电循环或软件命令来刷新或读回该阵列。该阵列可以配置为一个连续的范围，也可以配置为多个页面。此器件的页面大小为 64 字节。页面模式选项由 STATUS 寄存器中的 $\overline{\text{PRO}}$ 位控制。

3.2 16 位非易失性用户空间

48L256 器件包含一个与 SRAM 存储器阵列相隔离的 16 位（2 字节）非易失性用户空间。非易失性用户空间可通过写入非易失性用户空间命令写入，并通过读取非易失性用户空间命令读取。一旦写入，这 2 个字节则保持易失性，且可以重写。在断电时或通过使用**第 11.0 节 “存储 / 读回操作”**中的软件存储命令，可自动将这些字节复制到非易失性存储器中，同时还会复制到 SRAM 阵列和 STATUS 寄存器中。

读写非易失性用户空间不会使用地址位，只会在操作之前使用特定的访问指令。写入非易失性用户空间需要在一次操作中写入其所有位。如果无法写入所有非易失性用户空间位，则会中止写操作，且不会改变非易失性用户空间的当前值。同样，读取非易失性用户空间存储器不使用地址位，但允许部分读取。

3.3 器件寄存器

48L256 包含一个 STATUS 寄存器，用于实现器件的控制和监视功能。

3.3.1 STATUS 寄存器

STATUS 寄存器是一个可写位和只读位的 8 位组合，用于修改写保护功能，并可存储设备当前状态的各种信息。写入 STATUS 寄存器的可写位的值是易失性的，直至断电时或通过使用**第 11.0 节 “存储 / 读回操作”**中的软件存储命令将其自动复制到非易失性存储器中，而且这些可写位的值可通过读回操作还原到先前的值。关于 STATUS 寄存器的详细信息，请参见**第 6.0 节 “STATUS 寄存器”**。

 © 2021 Microchip Technology Inc.

4.0 功能说明

48L256 由主机控制器 （通常称为 SPI 主器件）发出的一组指令控制。 SPI 主器件通过 SPI 总线与 48L256 通信， SPI 总线由四条信号线组成：

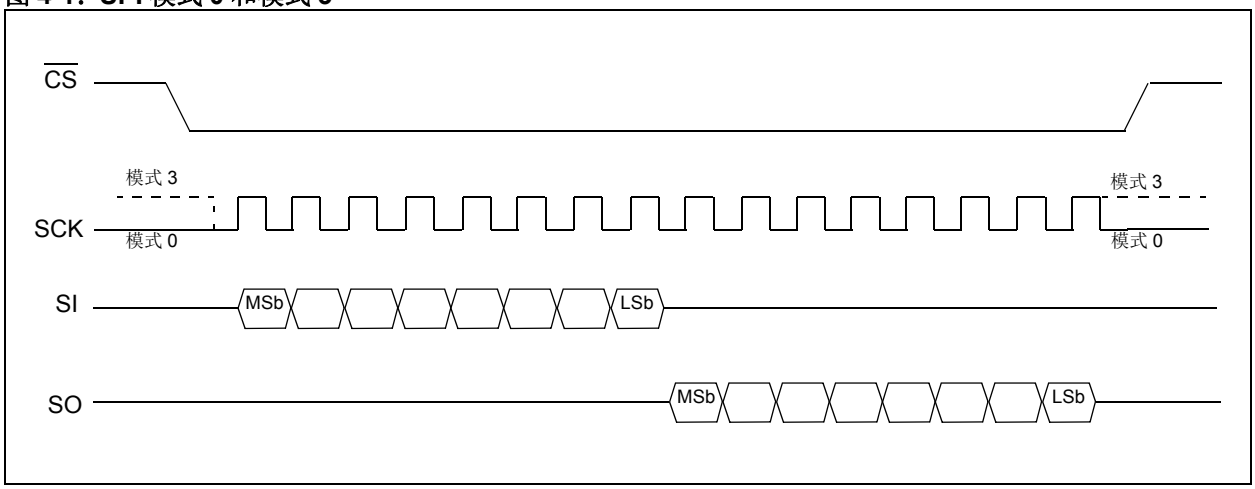
- 片选 （$\overline{CS}$）
- 串行时钟 （SCK）
- 串行输入 （SI）
- 串行输出 （SO）

SPI 协议总共定义了四种工作模式 （模式 0、模式 1、模式 2 或模式 3），每种模式在 SCK 极性和相位以及极性和相位如何控制 SPI 总线数据流方面都有所不同。

48L256 支持两种最常用的模式，即 SPI 模式 0 和模式 3。在 SPI 模式 0 和模式 3 下，数据始终在 SCK 的上升沿锁存，并在 SCK 的下降沿输出。在非工作状态下（当 SPI 主器件处于待机模式且没有传输任何数据时），SPI 模式 0 和模式 3 之间的唯一差异就是 SCK 信号的极性。SPI 模式 0 定义为在 $\overline{CS}$ 没有置为有效（高电平）时 SCK 处于低电平； SPI 模式 3 在非工作状态下 SCK 处于高电平。当 $\overline{CS}$ 在 SPI 模式 0 和模式 3 下的通信序列开始前和结束后被置位无效时， SCK 的空闲状态必须匹配。

在本文档的图中，当 $\overline{CS}$ 为非工作状态时，在 SCK 上模式 0 用实线表示，而模式 3 则用虚线表示。

图 4-1：SPI 模式 0 和模式 3



4.1 48L256 与 SPI 总线的接口

与 48L256 之间的通信必须由 SPI 主器件发起。 SPI 主器件必须在 SCK 引脚上为 48L256 生成串行时钟。由于串行时钟引脚 （SCK）为输入引脚，所以 48L256 应作为从器件运行。

4.1.1 选择器件

当 $\overline{CS}$ 引脚为低电平时， 48L256 被选中。未选中器件时，将无法通过 SI 引脚接收数据，且 SO 引脚将一直处于高阻态。

4.1.2 将数据发送到器件

48L256 使用串行数据输入 （SI）引脚来接收信息。所有指令、地址和数据输入字节都将随时钟移入器件，先输入最高有效位 （Most Significant bit， MSb）。

$\overline{CS}$ 置为有效后， SI 引脚在 SCK 线路的第一个上升沿采样。

4.1.3 从器件接收数据

从器件输出的数据将在串行数据输出 （SO）引脚上发送，先输出 MSb。指令 （例如从存储器阵列读取以及读取 STATUS 寄存器）随时钟移入器件后， SO 数据将在第一个 SCK 时钟周期的下降沿锁存。有关更多详细信息，请参见**第 6.0 节 “STATUS 寄存器”**。

4.2 器件操作码

4.2.1 串行操作码

通过将 $\overline{CS}$ 驱动至低电平选中器件后，发送的第一个字节必须是定义待执行操作的操作码。

48L256 使用 8 位指令寄存器。指令列表及其操作码如表4-1中所示。所有指令、地址和数据都优先传输MSb，并在 $\overline{CS}$ 从高电平跳变至低电平时开始，在 $\overline{CS}$ 从低电平跳变至高电平时结束。

表 4-1：48L256 的指令集

命令	操作说明	操作码		地址字节	数据字节	参考章节
写操作控制命令						
WREN	置 1 写操作使能锁存 （WEL）	06h	0000 0110	0	0	5.1
WRDI	复位写操作使能锁存 （WEL）	04h	0000 0100	0	0	5.2
SRAM 命令						
WRITE	写入 SRAM 阵列	02h	0000 0010	2	1+	8.0
READ	从 SRAM 阵列读取	03h	0000 0011	2	1+	7.1
RDLSWA	读取最后一个成功写入的地址	0Ah	0000 1010	0	2	7.2
Secure WRITE	通过 CRC 安全写入 SRAM 阵列	12h	0001 0010	2	64	10.1
Secure READ	通过 CRC 安全读取 SRAM 阵列	13h	0001 0011	2	64	10.2
STATUS 寄存器命令						
WRSR	写入 STATUS 寄存器 （SR）	01h	0000 0001	0	1	6.5
RDSR	读取 STATUS 寄存器 （SR）	05h	0000 0101	0	1	6.4
存储 / 读回命令						
STORE	将 SRAM 数据存储到 EEPROM 阵列	08h	0000 1000	0	0	11.3
RECALL	将 EEPROM 数据复制到 SRAM 阵列	09h	0000 1001	0	0	11.4
非易失性用户空间命令						
WRNUR	写入非易失性用户空间	C2h	1100 0010	0	2	9.1
RDNUR	读取非易失性用户空间	C3h	1100 0011	0	2	9.2
休眠命令						
Hibernate	进入休眠模式	B9h	1011 1001	0	0	12.0

4.2.2 保持功能

$\overline{HOLD}$ 引脚用于暂停与器件的串行通信，无需停止或复位时钟序列。保持模式对内部写入周期没有影响。因此，如果写入周期正在进行中，将 $\overline{HOLD}$ 引脚置为有效不会暂停操作，写入周期将继续进行直至结束。

只有在 $\overline{CS}$ 引脚置为有效时，才能进入保持模式。在 SCK 低电平期间，可通过将 $\overline{HOLD}$ 引脚置为有效来激活保持模式。如果在 SCK 高电平期间将 $\overline{HOLD}$ 引脚置为有效，那么直到下一个 SCK 低电平开始才会启动保持模式。只要将 $\overline{HOLD}$ 引脚和 $\overline{CS}$ 引脚置为有效，器件就会一直处于保持模式。

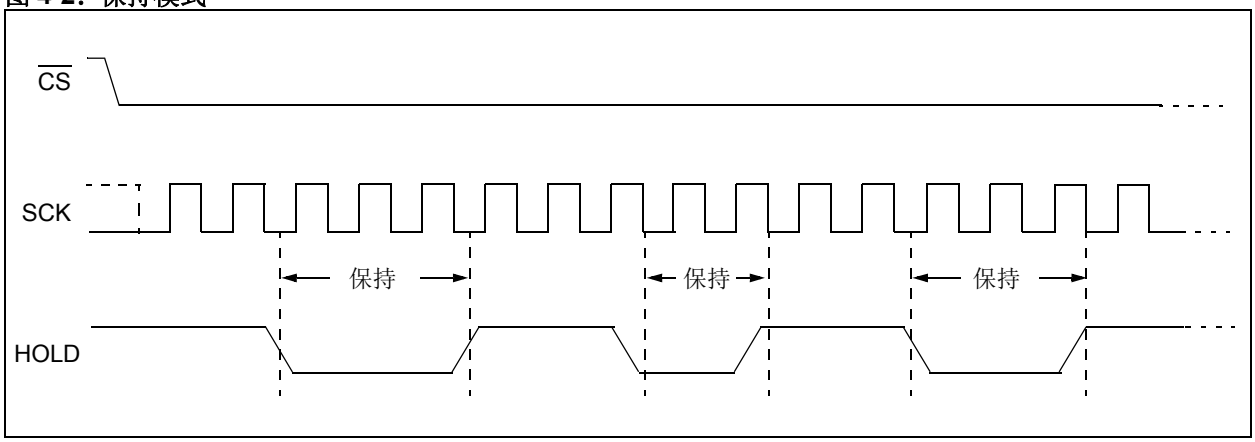
在保持模式下，SO 引脚将处于高阻态。此外，SI 引脚和 SCK 引脚将被忽略。

要结束保持模式并恢复串行通信，必须在 SCK 低电平期间将 $\overline{HOLD}$ 引脚置为无效。如果在 SCK 高电平期间将 $\overline{HOLD}$ 引脚置为无效，那么直到下一个 SCK 低电平开始才会结束保持模式。

如果在 $\overline{HOLD}$ 引脚仍然有效的情况下将 $\overline{CS}$ 引脚置为无效，那么已经开始的任何操作都将中止，且器件将 STATUS 寄存器中的 WEL 位复位为逻辑 0 状态。

 © 2021 Microchip Technology Inc.

图 **4-2**：保持模式



5.0 写操作使能和禁止

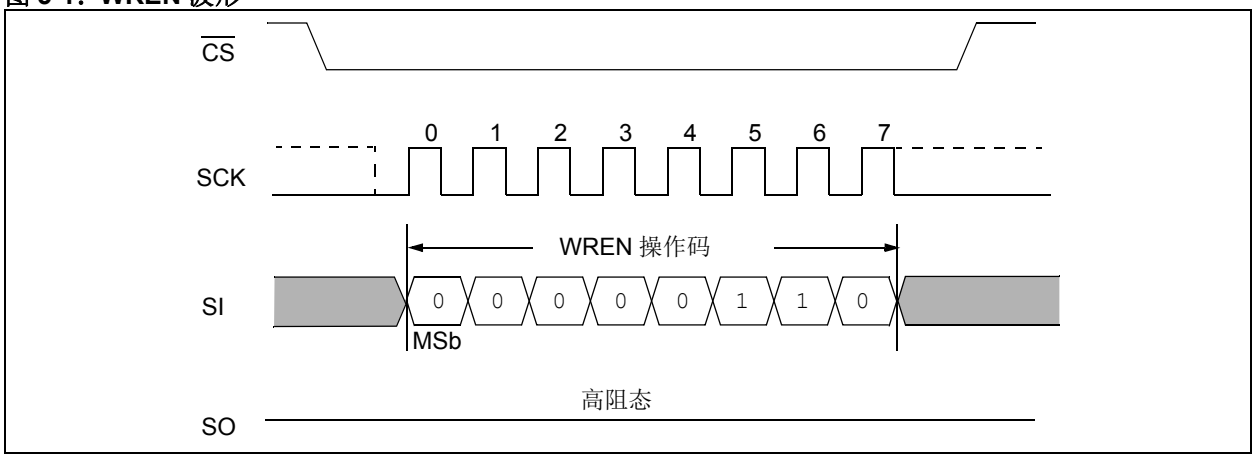
5.1 写操作使能指令 （WREN）

STATUS 寄存器的写操作使能锁存（WEL）位必须在每个WRSR或WRITE指令之前置为逻辑1。通过向48L256发送 WREN（06h）命令将 WEL 位置为逻辑 1。首先，将 $\overline{CS}$ 引脚驱动至低电平，以选择器件，然后在 SI 引脚上随时钟移入06h指令。随后将$\overline{CS}$引脚驱动至高电平。WEL 位将立即在 STATUS 寄存器中更新为逻辑 1。

在下列情况下， WEL 位也将复位为逻辑 0：

- 上电时，因为默认情况下上电时禁止写操作（第 6.2 节 “写操作使能锁存位”）
- 完成任何写操作 （WRITE 和 WRSR）
- 对受保护或锁定的存储单元或寄存器进行任何类型的写操作
- 执行写操作禁止 （WRDI）指令时 （第 5.2 节 “写操作禁止指令 （WRDI）”）
- 出现如第 4.2.2 节 “保持功能”中所述的保持中止情况时，（$\overline{HOLD}$ 引脚为低电平时 $\overline{CS}$ 被置为无效）

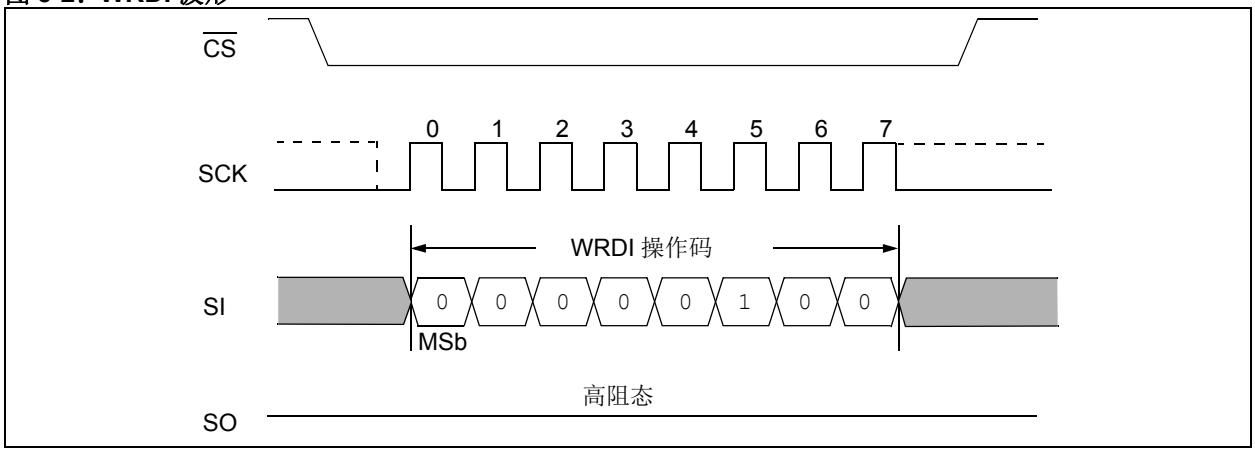
图 5-1：WREN 波形



5.2 写操作禁止指令 （WRDI）

为防止无意间对器件进行写操作，写操作禁止指令（操作码 04h）通过将 WEL 位置为逻辑 0 来禁止所有编程模式。

图 5-2：WRDI 波形



 © 2021 Microchip Technology Inc.

6.0 STATUS 寄存器

48L256 包含一个 1 字节 STATUS 寄存器，该寄存器由 4 个非易失性位和 4 个易失性位组成。 STATUS 寄存器的位控制或指示器件的各种特性，如寄存器 6-1 中所示。这些位可通过特定指令读取或修改，详细信息请参见后续章节。

寄存器 6-1：STATUS 寄存器

R/W	R/W	R/W	R-0	R/W	R/W	R-0	R-0
保留	$\overline{\text{ASE}}$	$\overline{\text{PRO}}$	$\overline{\text{SWM}}$	BP1	BP0	WEL	$\overline{\text{RDY/BSY}}$
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

bit 7 **保留**：必须置 0

bit 6 **$\overline{\text{ASE}}$**：自动存储使能位
1 = 禁止自动存储
0 = 使能自动存储 （出厂默认设置）

bit 5 **$\overline{\text{PRO}}$**：页面计满返回位
1 = 使能连续写入，禁止页面仿真模式
0 = 跨页面边界写入会导致地址计满返回至页面的开头 （出厂默认设置）

bit 4 **$\overline{\text{SWM}}$**：安全写操作监视位 —— 只读
1 = 最后一次安全写操作失败
0 = 安全写操作中未报告任何错误

bit 3-2 **BP[1:0]**：模块保护位 （见表 6-2）
00 = （0 级）无 SRAM 阵列写保护
01 = （1 级）保护上部四分之一 SRAM 存储器阵列
10 = （2 级）保护上半部分 SRAM 存储器阵列
11 = （3 级）保护整个 SRAM 存储器阵列

bit 1 **WEL**：写操作使能锁存位 —— 只读
1 = 已执行了 WREN 指令，且使能器件写操作
0 = 未使能器件写操作

bit 0 **$\overline{\text{RDY/BSY}}$**：就绪 / 繁忙状态位 —— 只读
1 = 器件正忙于内部存储或读回操作
0 = 器件准备执行标准 SRAM 读 / 写命令

6.1 模块写保护位

48L256 通过模块保护功能提供 4 个级别的 SRAM 写保护。非易失性模块写保护位 （BP1 和 BP0）位于第一个 STATUS 寄存器字节的 bit 3 和 bit 2，并定义只读的 SRAM 区域。

每个 SRAM 模块写保护级别的受保护地址范围及对应的 STATUS 寄存器控制位如表 6-2 中所示。

表 6-2：模块写保护位

级别	STATUS 寄存器 Bit [3:2]		受保护地址范围
	BP1	BP0	48L256
0	0	0	无
1	0	1	6000-7FFF
2	1	0	4000-7FFF
3	1	1	0000-7FFF

6.2 写操作使能锁存位

通过第 5.1 节 “写操作使能指令（WREN）”中的写操作使能（WREN）指令和第 5.2 节 “写操作禁止指令（WRDI）”中的写操作禁止（WRDI）指令，可使能和禁止写入 STATUS 寄存器和 SRAM 阵列。这些功能会改变 STATUS 寄存器中 WEL 位（bit 1）的状态。

6.3 $\overline{\text{就绪}}$ / 繁忙状态锁存位

$\overline{\text{就绪}}$ / 繁忙状态锁存位用于指示器件当前在非易失性写操作中是否处于工作状态。该位为只读，可由器件自动更新，且初始置于 0 位。

逻辑 1 位指示器件当前是在执行 SRAM 至 EEPROM 的传输还是 EEPROM 至 SRAM 的恢复操作。在此期间，器件只执行读取 STATUS 寄存器（RDSR）命令。

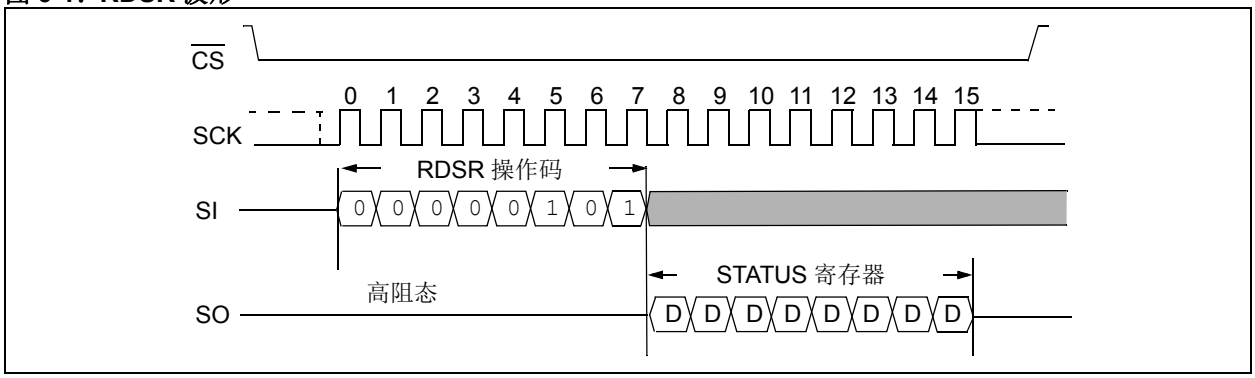
逻辑 0 位指示器件准备接收新的 SRAM 读 / 写命令。

6.4 读取 STATUS 寄存器（RDSR）

读取STATUS寄存器（RDSR）指令可用于访问STATUS寄存器的内容。通过将 $\overline{\text{CS}}$ 引脚置为有效，然后发送 05h 操作码，可读取 STATUS 寄存器。器件将 8 位 STATUS 寄存器值返回到 SO 引脚上。

在返回第一个 8 位值之后，还可继续读取后续的值，因此可连续读取 STATUS 寄存器。每次读取 8 位值后，48L256 就会更新 STATUS 寄存器值，这样就能继续读取新的 STATUS 寄存器值，无需重新发出 RDSR 指令。

图 6-1：RDSR 波形



 © 2021 Microchip Technology Inc.

6.5 写入 STATUS 寄存器 （WRSR）

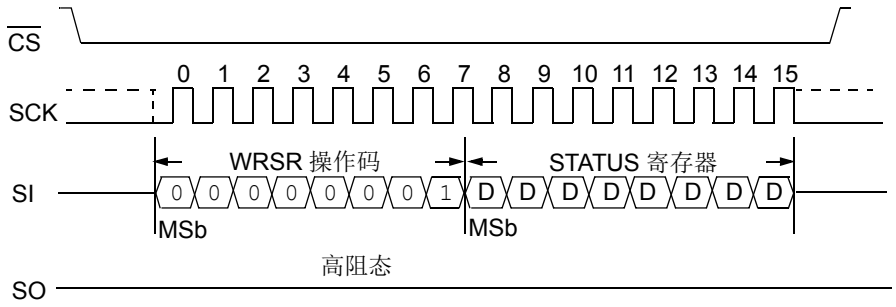
SPI 主器件可通过写入 STATUS 寄存器（WRSR）指令更改 STATUS 寄存器的选定位。开始 WRSR 序列之前，必须执行 WREN 指令，以便将 WEL 位置为逻辑 1。完成 WREN 序列后，可执行 WRSR 序列。

WRSR 命令可用于修改 STATUS 寄存器中的可写位。$\overline{\text{SWM}}$ 和 $\overline{\text{RDY}}$/BSY 位为只读。

WRSR 序列完成后， 48L256 将立即响应命令。

注： 存储操作期间，更新后的 STATUS 寄存器值只能存储在非易失性存储器中。

图 6-2：WRSR 波形



7.0 读操作

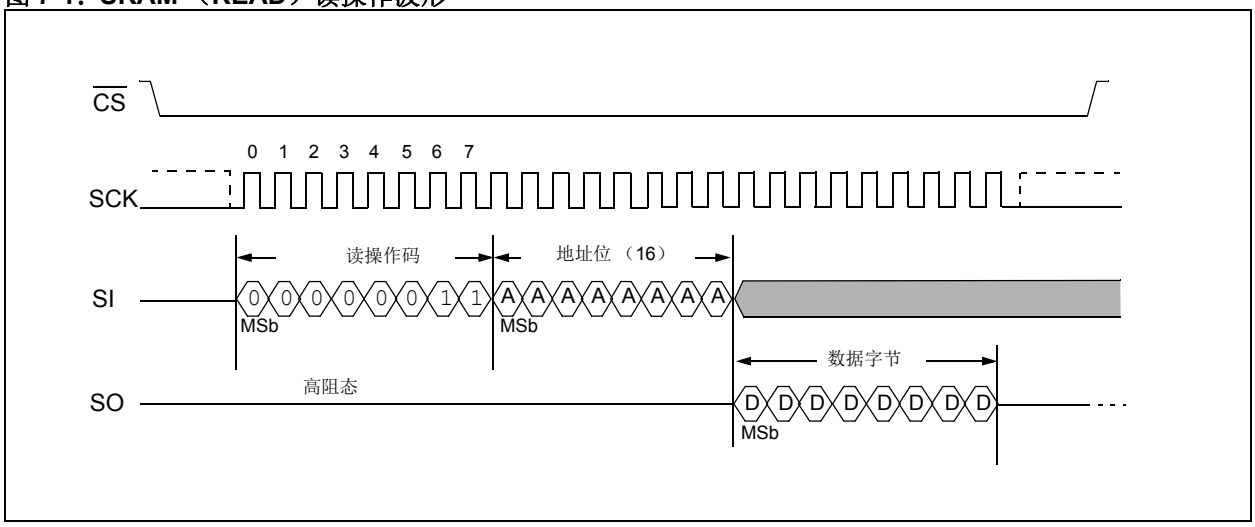
7.1 从 SRAM 读取 （READ）

只要器件不在内部存储或读回周期中（由 STATUS 寄存器的就绪 / 繁忙位指示），就可以读取 SRAM 内容。要读取 SRAM，首先需将 $\overline{CS}$ 线路拉低以选择器件，并通过 SI 线路发送读操作码 03h，然后发送待读取的 16 位地址。

发送地址字节后， SI 线路上的任何数据都将被忽略。随后，指定地址的数据（D7-D0）被移出至 SO 线路。任何数量的字节都可以随时钟移出，如果地址到达阵列的末尾，可从阵列的开头继续。读操作不受页面边界的限制。

操作期间可随时终止读取序列。数据随时钟移出后，应将 $\overline{CS}$ 线路驱动至高电平。

图 7-1：SRAM （READ）读操作波形

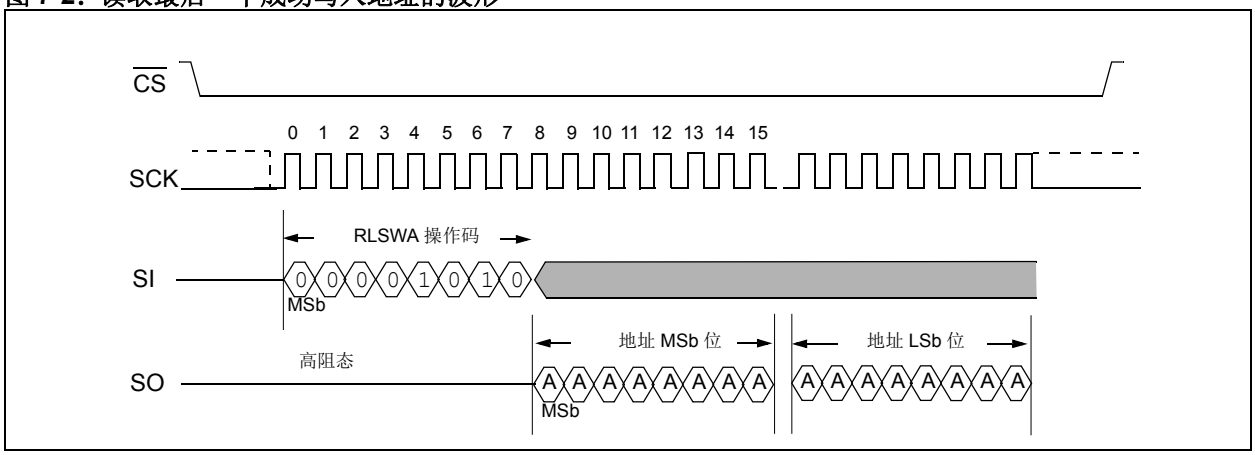


7.2 读取最后一个成功写入的地址 （Read Last Successfully Written Address， RDLSWA）

48L256 器件提供读取最后一个成功写入的地址的功能。最后一个写入的地址值保存在存储器单元中，并且同样会在存储操作期间存储到非易失性存储器，这样就可以通过自动存储功能在掉电再上电后读回该值。

为了读取最后一个写入字节的地址， SPI 命令 0x0A 在 SI 上随时钟移入，然后地址位在 SO 引脚上随时钟移出。返回的地址字节数与存储器阵列的大小相对应，在 256K 器件中是 2 个字节。任何超出地址范围的 MSb 位都将返回为零。

图 7-2：读取最后一个成功写入地址的波形



 © 2021 Microchip Technology Inc.

8.0 写操作命令

为了写入 48L256 中的 SRAM，必须通过写操作使能（WREN）指令使能器件写操作。如果未使能器件写操作 （WREN），器件将忽略 SRAM WRITE 指令，并将在 $\overline{CS}$ 拉高时返回至待机状态。每次写入 SRAM 阵列的数据会立即发送至 SRAM，而非 EEPROM，因此在一个写操作完成后可立即开始另一个 SRAM 读 / 写操作。只有在存储操作（如软件存储命令）或掉电时的自动存储操作 （如果使能）情况下才会将 SRAM 的内容发送至 EEPROM。（见**第 11.3 节 “软件存储命令”**）。

> **注：** 如果在 8 位字节边界末端之外的某个位置将 $\overline{CS}$ 引脚置为无效，未完成传输的字节将被中止，已完成传输的字节将被写入SRAM阵列。RLSWA寄存器将指示最后一个成功写入字节的地址。

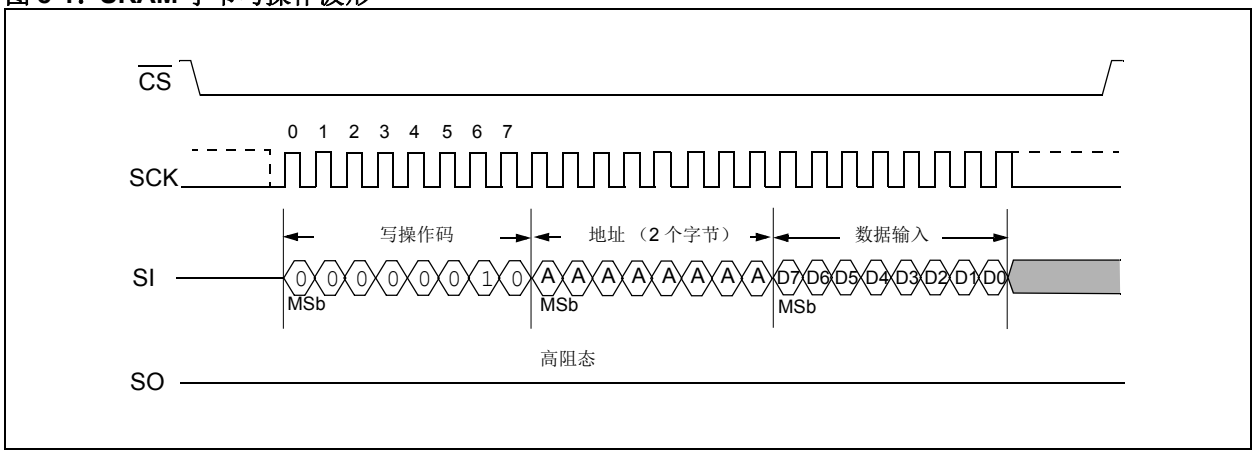
SRAM 写操作完成后， 48L256 自动返回写操作禁止状态 （STATUS 寄存器位 WEL = 0）。

8.1 写操作指令序列

8.1.1 SRAM 字节写操作

完成 WREN 命令后，可执行 SRAM 字节写操作序列，如图 8-1 中所示。将 $\overline{CS}$ 线路拉低以选择器件后，通过 SI 线路发送操作码，随后发送 15 位地址 （前面是填充位，总共 16 位地址）和待编程数据 （D7-D0）。

图 8-1：SRAM 字节写操作波形



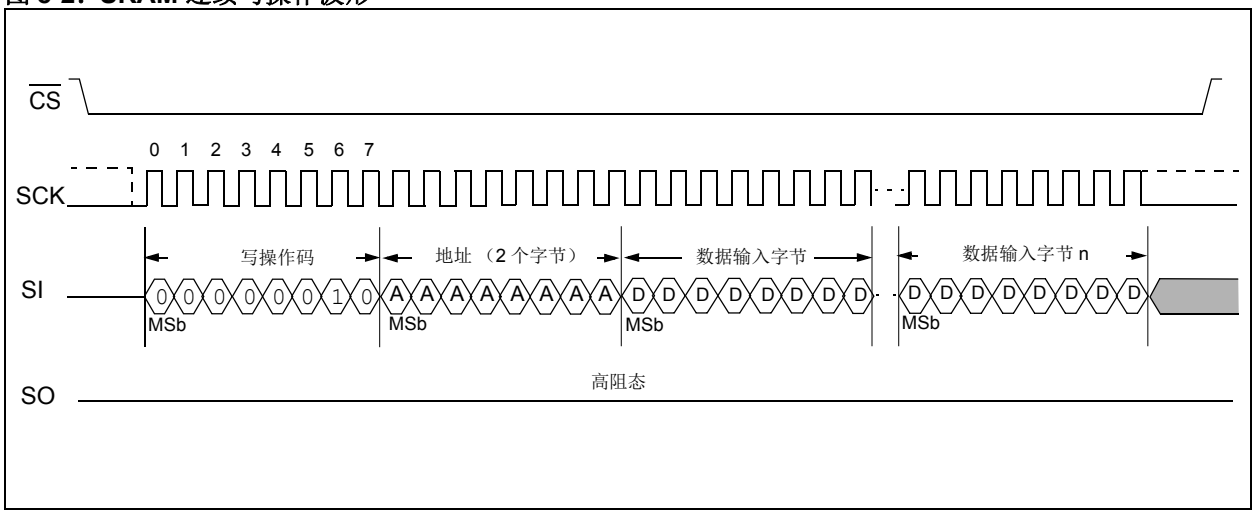
8.1.2 连续写操作

写入多个 SRAM 字节与写入 1 个字节类似，因此可以在同一个写入周期内的第一个数据字节后添加更多字节。如果发送的数据字节数超出存储器页面或阵列末尾所能容纳的字节数，那么地址计数器将“计满返回”至 SRAM 页面或阵列的开头。先前写入的数据将被覆盖。计满返回的行为取决于是否在 STATUS 寄存器中设置了 $\overline{\text{PRO}}$ 位。如果 $\overline{\text{PRO}}$ 置为 0，则地址返回至页面的开头。如果 $\overline{\text{PRO}}$ 置为 1，则数据可以继续通过页面边界，直至存储器阵列的末尾才返回。此 256K 器件具有 64 字节页面。

写操作完成后， 48L256 会自动返回写操作禁止状态（STATUS 寄存器位 WEL = 0）。

注： 如果在 8 位字节边界末端之外的某个位置将 $\overline{\text{CS}}$ 引脚置为无效，未完成传输的字节将被中止，已完成传输的字节将被写入 SRAM 阵列。

图 8-2：SRAM 连续写操作波形



 © 2021 Microchip Technology Inc.

9.0 非易失性用户空间访问

256K 器件具有一个 2 字节（16 位）的非易失性用户空间存储器。

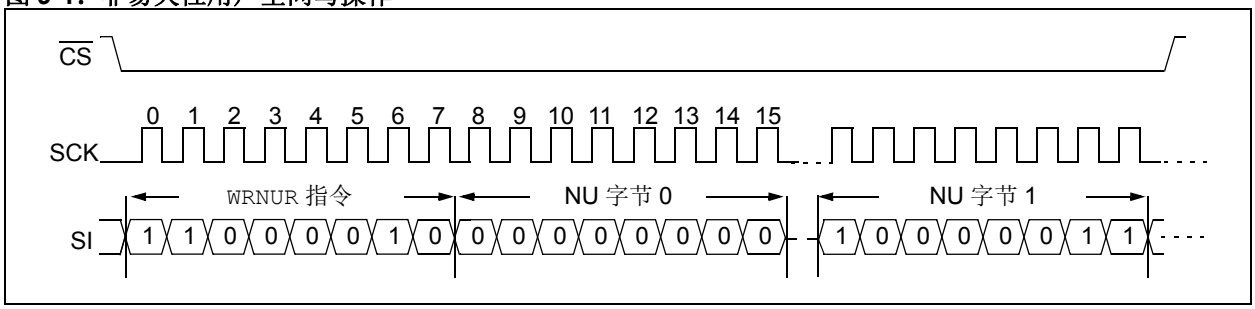
非易失性用户空间存储器可通过 WRNUR 和 RDNUR 指令访问。写入非易失性用户空间存储器的数据是易失性的，但在断电时会自动传输至 EEPROM。在下次上电时，将从 EEPROM 恢复上一次的内容。用户亦可按照第 11.0 节 “存储 / 读回操作”中所述执行软件存储和软件读回。

9.1 写入非易失性用户空间 （WRNUR）

写入 16 位非易失性用户空间需要将 WEL 位置 1，比如使用 WREL 指令。要执行非易失性用户空间写操作，必须将 CS 引脚拉低，将 WRNUR 指令发送到 SI 上，然后随时钟移入整个 NU 值 （16 位）。随后， CS 置为高电平。值立即存储在易失性存储器中。虽然在任何时候都可以执行软件存储，但非易失性用户空间值在下次断电之前不会被发送至 EEPROM。

除非用户重写，否则非易失性用户空间中的内容不会改变。

图 9-1：非易失性用户空间写操作

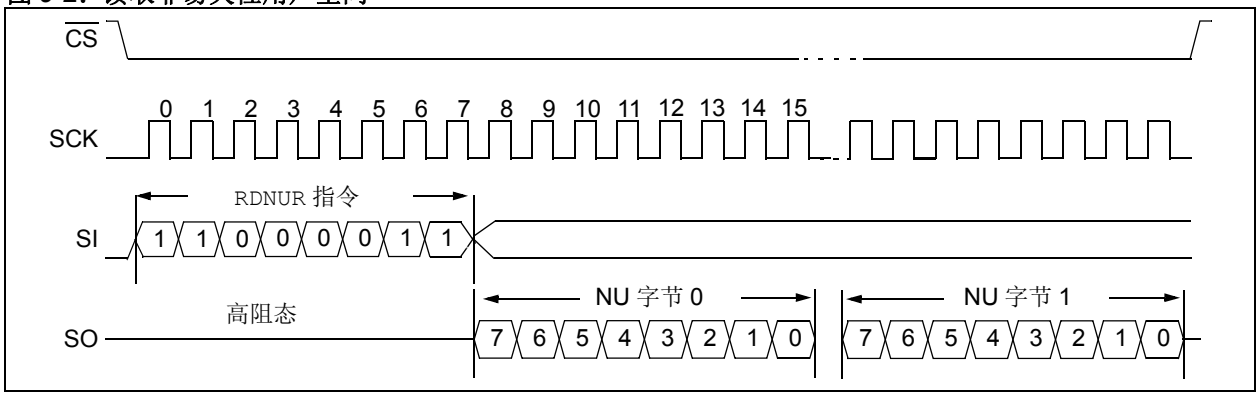


9.2 读取非易失性用户空间 （RDNUR）

使用 RDNUR 命令可读取非易失性用户空间。要执行非易失性用户空间读操作，必须拉低 CS 引脚，将 RDNUR 指令发送到 SI 上，然后在 SO 上随时钟移出整个 NU 值（2 字节）。随后，CS 置为高电平。读取的值来自易失性 SRAM 存储器，因此它是最近一次上电时从 EEPROM 恢复的值，或最近一次上电后写入这些 16 位的任何新值。

用户还可以使用软件读回命令 （第 11.0 节 “存储 / 读回操作”）恢复最近一次电源事件或软件存储事件发生时移至 EEPROM 的非易失性用户空间内容。

图 9-2：读取非易失性用户空间



10.0 安全操作

48L256 器件支持安全读写操作，从而为数据增加了另一层保护。安全读写操作对固定数量的字节和地址位使用 CRC 校验和，确保以该地址开头的数据与指定校验和匹配，然后才视为有效。

48L256 使用 64 字节和地址 CRC 计算。器件接收或发送一个利用SRAM数据和地址位计算得出的2字节CRC值。计算只使用有效的地址位（超出阵列大小的高地址位在CRC计算中会被忽略）。安全读写操作的边界必须与 64 字节边界一致。

10.1 安全写操作

要使能安全写操作，必须先将 WEL 位置 1。然后，将 $\overline{CS}$ 线路置为低电平，并发送安全写操作命令和地址字节。CRC 计算只使用有效的地址位（见下面的表 10-1）。发送所需字节数的数据，并在发送字节时在内部计算预期的 CRC 值。写入最后一个字节后，16 位 CRC 在 SI 上随时钟移入，然后将 $\overline{CS}$ 引脚置为高电平。使用的 CRC16-CCITT 多项式为 $x^{16}+x^{12}+x^{5}+1$。写操作的边界必须与 64 字节的范围大小一致。CRC 计算的初始值为 0xFFFF。校验和必须以 MSb 优先方式发送。此外，内部计算得出的 CRC 必须与发送的 CRC 匹配。如果匹配，数据将被接受，并写入到阵列。如果 CRC 值不匹配，那么数据将被忽略，现有存储器数据将保持原样，且 STATUS 寄存器中的 $\overline{SWM}$ 位将置为 1，指示安全写操作错误。每次安全写操作后应读取 $\overline{SWM}$ 位的状态，以确认操作成功。STATUS 寄存器中的 $\overline{SWM}$ 位为只读，并将在下一次安全写操作开始时自动复位为 0。

随着 $\overline{CS}$ 引脚从低电平跳变至高电平，器件自动返回至写操作禁止状态，同时 WEL 位返回至 0。

10.2 安全读操作

安全读操作需要将 $\overline{CS}$ 引脚拉低，并将安全读操作码发送到 SI 引脚上，随后发送地址（2 个字节）。
CRC 计算只使用有效的地址位。只能读取正确的位数，即 64 字节，并在 SO 引脚上随时钟移出（详细信息见表 10-1）。发送数据时会计算 CRC 校验和。使用的 CRC16-CCITT 多项式为 $x^{16}+x^{12}+x^{5}+1$。发送数据字节后，再发送两个 CRC 字节，然后主器件将 $\overline{CS}$ 引脚置为高电平以完成操作。读取 SRAM 的主器件可进行 CRC 计算，以确认地址和数据与器件提供的校验和字节一致。

安全读操作必须与 64 字节的 SRAM 地址边界一致。

STATUS 寄存器中的 $\overline{SWM}$ 位不受安全读操作的影响。

表 10-1：安全写操作位

器件	地址字节	地址位	所需数据字节	CRC 位
48L256	2	15	64	16

 © 2021 Microchip Technology Inc.

图 10-1：SRAM 安全写操作波形

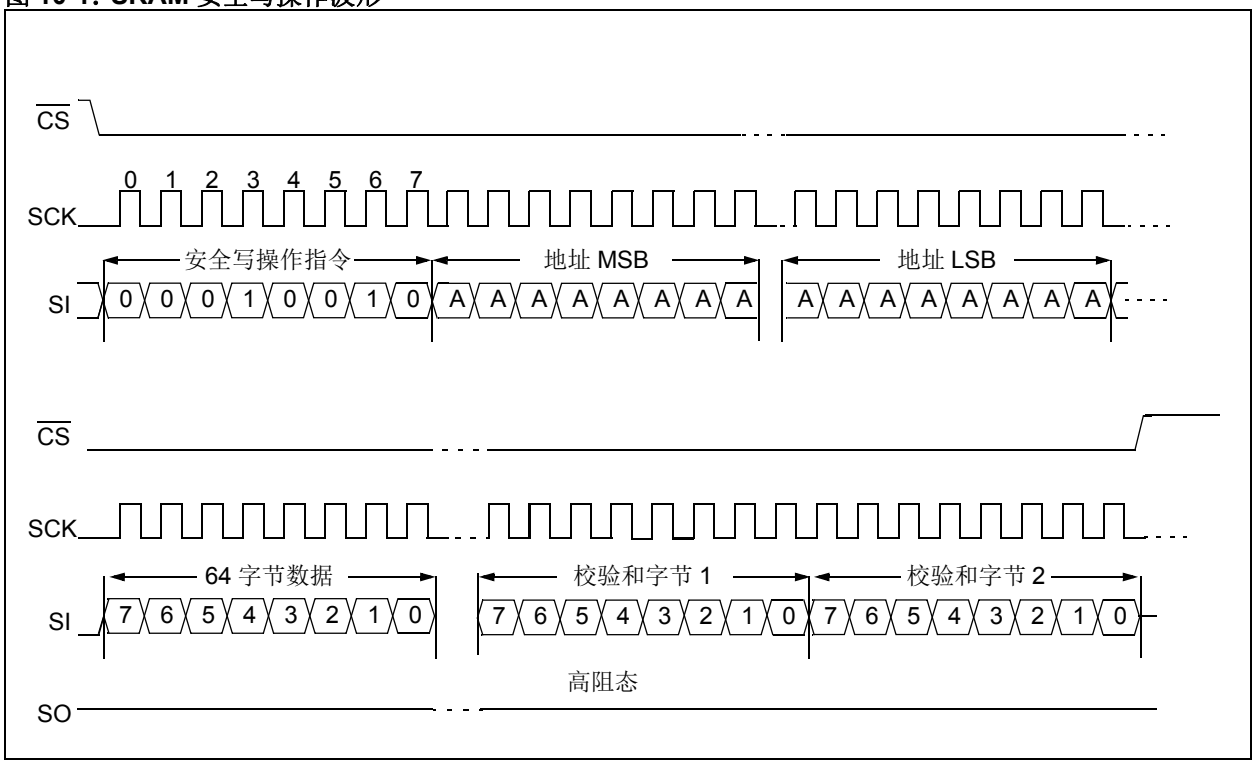
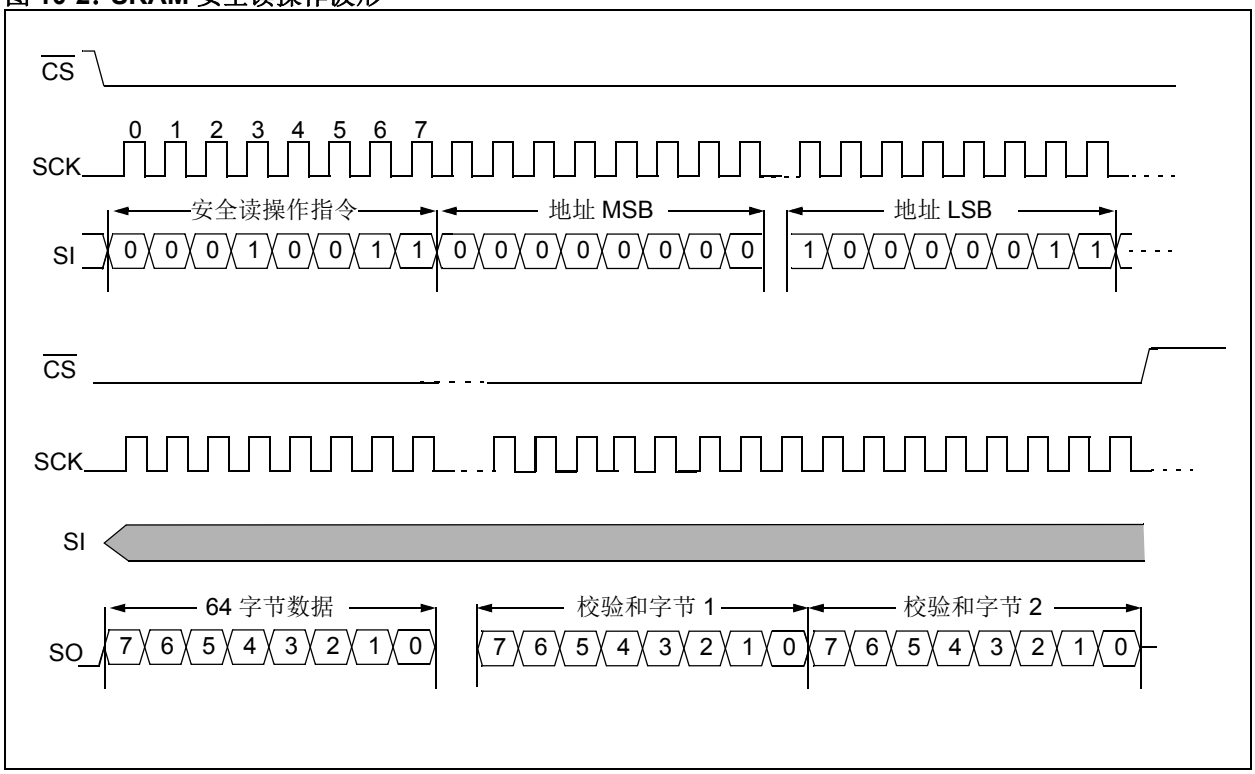


图 10-2：SRAM 安全读操作波形



11.0 存储 / 读回操作

该 EERAM 器件可作为串行 SRAM，能够在断电时对往来于 EEPROM 的所有备份进行内部管理，因此用户不能直接访问 SRAM 存储器单元的 EEPROM 部分。但是可通过用户管理的软件存储和软件读回命令进行访问。STATUS 寄存器中的 $\overline{\text{ASE}}$ 位出厂默认设置为 0，已使能自动存储功能。

11.1 断电时自动存储

要使能该功能，用户必须在 VCAP 引脚上安装一个电容，并确保 STATUS 寄存器中的 $\overline{\text{ASE}}$ 位置为 0。电容通过 VCC 引脚充电。当 48L256 检测到掉电事件时，器件会自动切换至电容供电，并启动自动存储操作。

请注意，为了尽可能减少至 EEPROM 的传输事件，只有在最后一次存储或读回操作后修改了SRAM阵列的情况下才会启动自动存储操作。

当 VCAP 降至 VTRIP 以下时，会启动自动存储周期（AutoStore）。即使电源已恢复，在启动自动存储后 TSTORE 期间也无法访问 48L256。

> **注：** 如果在自动存储操作期间恢复了电源，自动存储将继续进行，且不会执行自动读回，因为 SRAM 内容仍有效。

11.2 自动读回至 SRAM

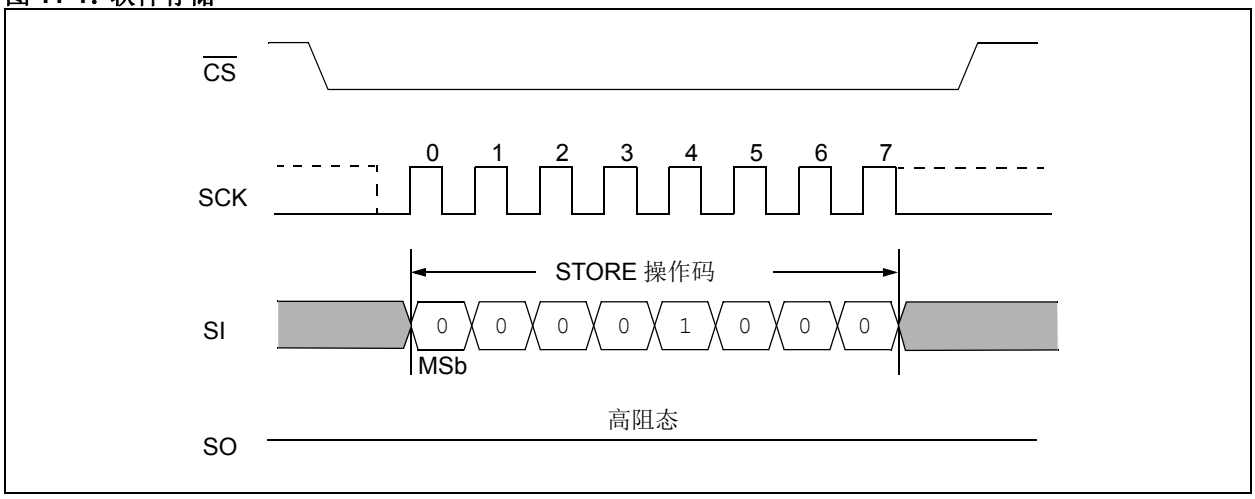
无论 $\overline{\text{ASE}}$ 位的状态如何，上电时都会执行 EEPROM 至 SRAM的自动读回（AutoRecall）。该功能可确保SRAM 数据在上电时复制 EEPROM 数据。当 VCAP 升至 VTRIP 以上时，会启动自动读回，且在启动自动读回后 TRESTORE 期间无法访问 48L256。

> **注 1：** 如果在自动读回操作期间掉电，自动读回操作将中止且无法执行自动存储操作。
>
> **2：** 只要 VCAP 升至 VTRIP 以上，就会执行自动读回操作。

11.3 软件存储命令

软件存储命令必须由用户发起，并可将 SRAM 位、非易失性用户空间以及 STATUS 寄存器配置位（BP[1:0]、$\overline{\text{PRO}}$ 和 $\overline{\text{ASE}}$）的内容存储至非易失性存储器中。即使在上次存储或读回操作后阵列和寄存器的内容未改变，软件存储命令也会起作用。在存储周期中读取 STATUS 寄存器将指示繁忙位。其他操作将被忽视。

图 11-1：软件存储



 © 2021 Microchip Technology Inc.

11.4 软件读回命令

软件读回命令必须由用户发起，并可将 SRAM 阵列、非易失性用户空间以及 STATUS 寄存器配置位（BP[1:0]、$\overline{PRO}$ 和 $\overline{ASE}$）的内容从先前存储区替换到用户对应的可访问区域。

即使在上次存储或读回操作后阵列和寄存器的内容未改变，也能发出软件读回命令并完成软件读回操作。在读回周期中读取 STATUS 寄存器将指示繁忙位。其他操作将被忽视。

图 11-2：软件读回

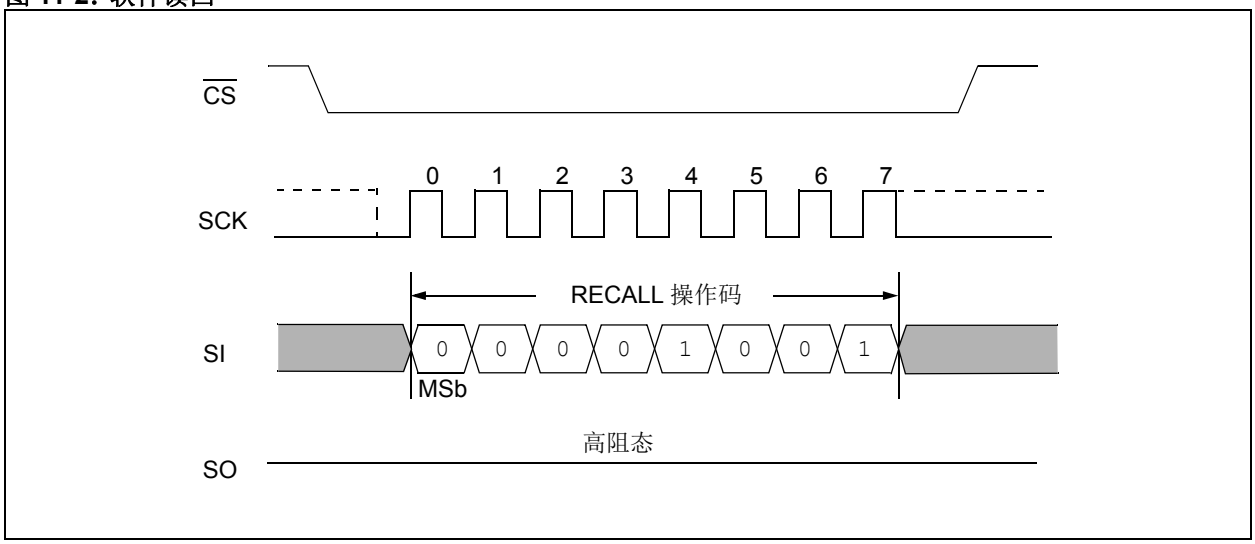


表 11-1：存储使能真值表

$\overline{ASE}$ 位	阵列已修改	自动存储使能	软件存储使能	自动读回使能	软件读回使能
x	否	否	是	是	是
1	是	否	是	是	是
0	是	是	是	是	是

11.5 轮询程序

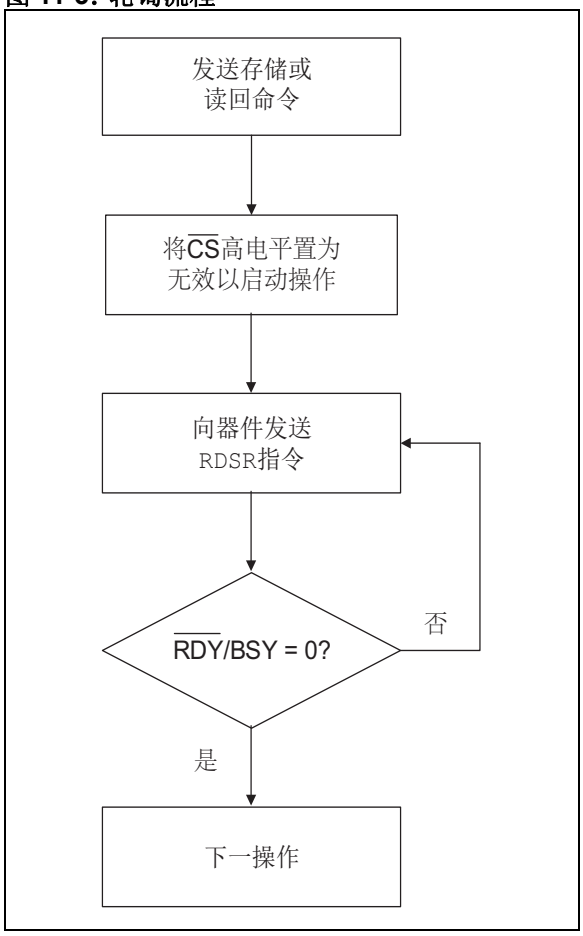
在更常见的自动存储和读回模式下工作时，主器件可在上电时轮询 RDY/BSY 位，以查看 SRAM 何时准备执行新的读 / 写命令。请参见图 11-3 中的 “发送 RDSR 指令至器件” 至末尾部分。

如果使用了用户发起的软件存储和软件读回命令，也可以使用轮询。轮询允许应用程序查询 EERAM 是否完成了存储器单元的 SRAM 与 EEPROM 部分之间的传输操作。每次上电后均可启动该轮询程序，以确认是否已完成自动读回操作，或在用户执行的软件存储和软件读回命令开始处理后启动该轮询程序。

轮询程序会反复发送读取 STATUS 寄存器 （RDSR）命令，以确定器件是否完成了其自定时的内部存储或读回周期 （见图 11-3）。如果 RDSR 命令返回 RDY/BSY 位 = 1，则表明写入周期仍在进行中。如果 RDSR 命令返回 RDY/BSY 位 = 0，则表明操作已结束。如果器件仍处于繁忙状态，则可以反复执行 RDSR 命令，直至 RDY/BSY 位 = 0，这表示发出器件已准备好执行新指令。

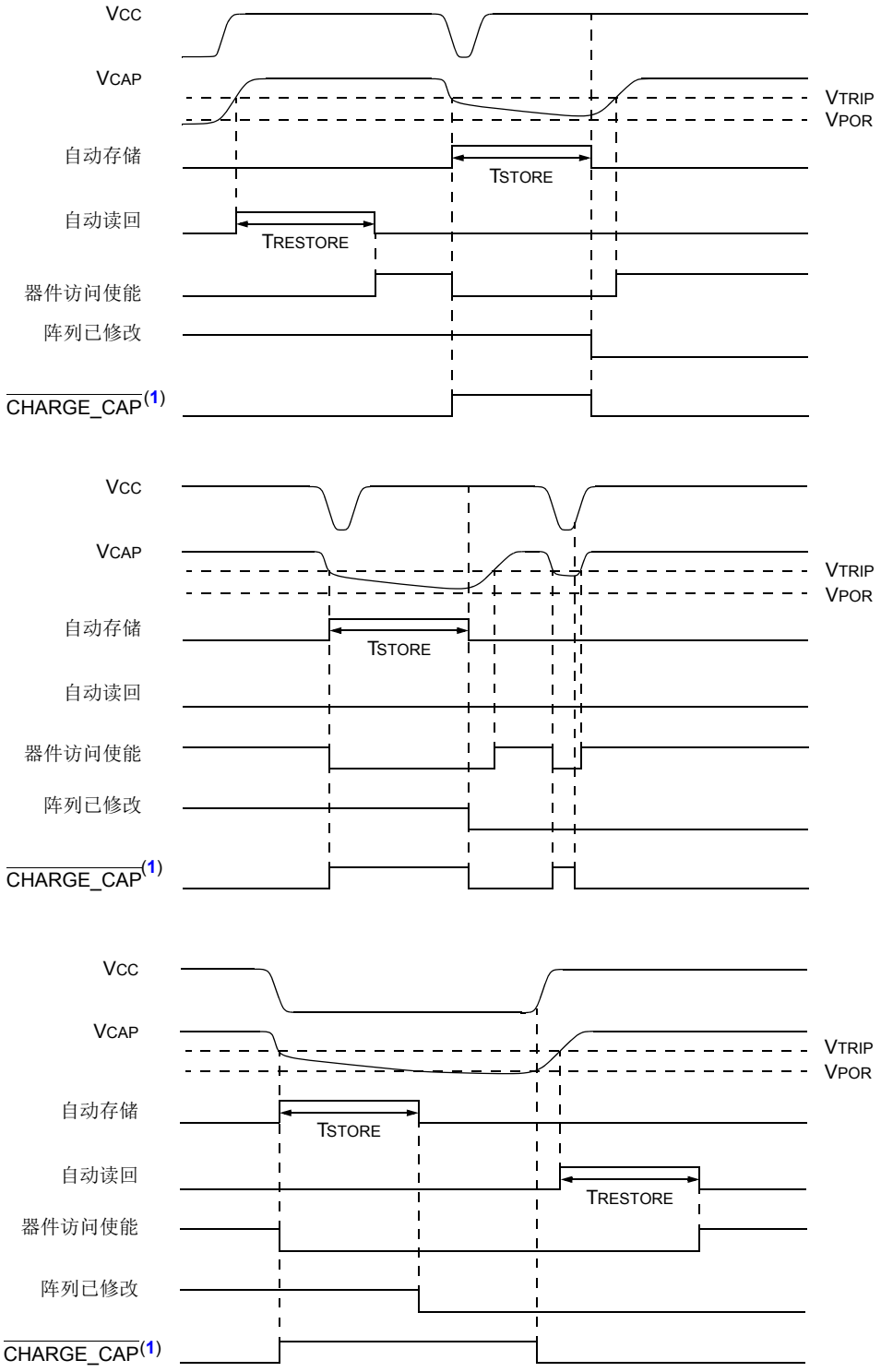
利用 48L256 器件，还可以通过只发送一次 RDSR 命令，然后反复随时钟移出数据直至繁忙位清零来轮询繁忙标志。在存储和读回周期只可使能 RDSR 指令。

图 11-3：轮询流程



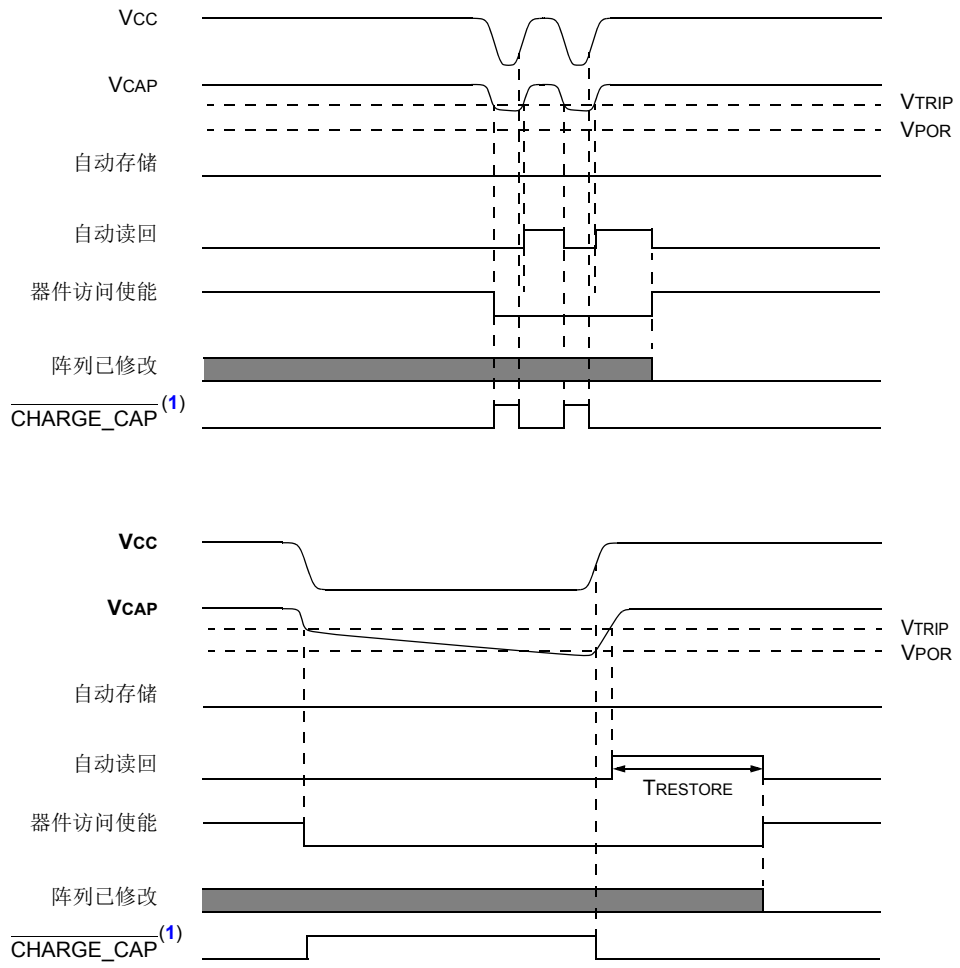
 © 2021 Microchip Technology Inc.

图 11-1：自动存储 / 自动读回情况 （$\overline{\text{ASE}}$ = 0，阵列已修改）



注 1： 当 $\overline{\text{CHARGE_CAP}}$ 为 0 时，VCC 连接至 VCAP，允许 VCC 为外部电容充电。有关详细信息，请参见**第 13.1 节 “电源切换”**。

图 11-2：自动存储 / 自动读回情况 （$\overline{\text{ASE}}$ = 1，或阵列未修改）



注 1： 当 $\overline{\text{CHARGE_CAP}}$ 为 0 时，VCC 连接至 VCAP，允许 VCC 为外部电容充电。有关详细信息，请参见**第 13.1 节 “电源切换”**。

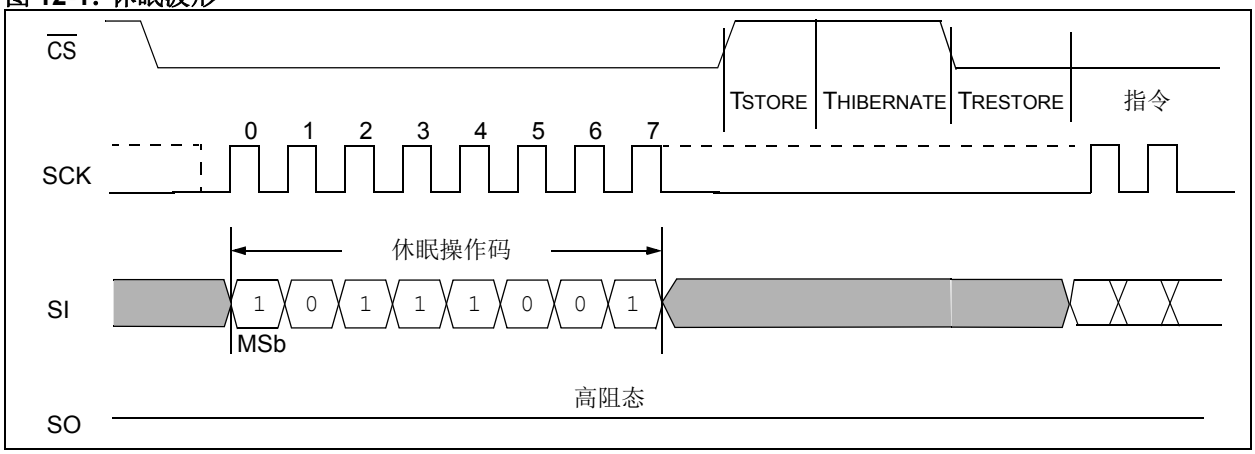
 © 2021 Microchip Technology Inc.

12.0 休眠

48L256 器件包含极低功耗的休眠模式。通过发送休眠指令可启动休眠模式。收到指令后，$\overline{CS}$ 引脚返回高电平，如果上次存储或读回操作后修改了阵列，器件将执行存储操作，随后进入低功耗状态。

退出休眠状态需要掉电再上电，或拉低 $\overline{CS}$ 引脚以从休眠状态中唤醒。在 TRESTORE 时间过后，器件将再次准备工作。存储器单元 EEPROM 部分中的所有数据都将传回至存储器单元 SRAM 部分，同时还会恢复非易失性用户空间和寄存器值。

图 12-1：休眠波形



13.0 跳变电压

48L256 具有一个内部参考电压，用于创建跳变电压阈值（VTRIP）。当 VCAP 升至 VTRIP 之上时，会检测到上电事件。如果这是上电复位后的首次上电事件，则会启动自动读回操作。当 VCAP 降至 VTRIP 以下时，会检测到掉电事件，如果 STATUS 寄存器中的 $\overline{ASE}$ 置 0 且阵列已修改，则会启动自动存储操作。

注：	当VCAP低于VTRIP时，无法访问48L256，且器件不会响应任何命令。

13.1 电源切换

为了支持自动存储功能，48L256 必须能够在 VCC 供电的情况下为连接至 VCAP 引脚的电容充电，并在器件内部断开 VCC 电源时自动切换为通过 VCAP 引脚供电。由于 VCAP 引脚被用作内部电源总线的一部分，这意味着当系统电源中断时，必须在内部断开 VCC 引脚与器件的连接。

为做到这一点，48L256 采用了一个智能电源切换电路，可持续监视 VCC 和 VCAP 引脚上的电压。

在上电事件期间，VCC 最初是在器件内部连接至 VCAP 引脚，以便电压能够高于 VCAP 引脚。一旦 VCC 引脚电压值高于 VCAP 引脚电压值，VCAP 引脚就会从内部连接至 VCC 引脚，从而通过器件向外部电容充电。当 VCAP 引脚电压值升至 VTRIP 电压值时，就会触发自动读回操作。

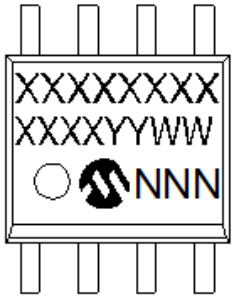
在掉电期间，VCC 引脚最初是连接至内部电源总线。当 VCC 下降时，就会对外部电容进行放电，从而导致 VCAP 下降。一旦 VCAP 引脚电压值降至 VTRIP 电压值以下，就会触发自动存储操作，并从内部断开 VCC 引脚，以防止通过 VCC 引脚对外部 VCAP 电容进一步放电。

一旦从内部断开 VCC 引脚，就无法重新连接该引脚，直至 VCC 引脚电压高于 VCAP 引脚电压并完成所有内部存储周期（自动存储或软件存储）。这样就可以避免在内部反复连接和断开 VCC 引脚与 VCAP 引脚，因为随着 SRAM 数据备份到 EEPROM，VCAP 引脚电压的下降速度比 VCC 电压更快。

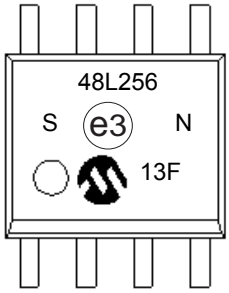
14.0 封装信息

14.1 封装标识信息

8 引脚 SOIC



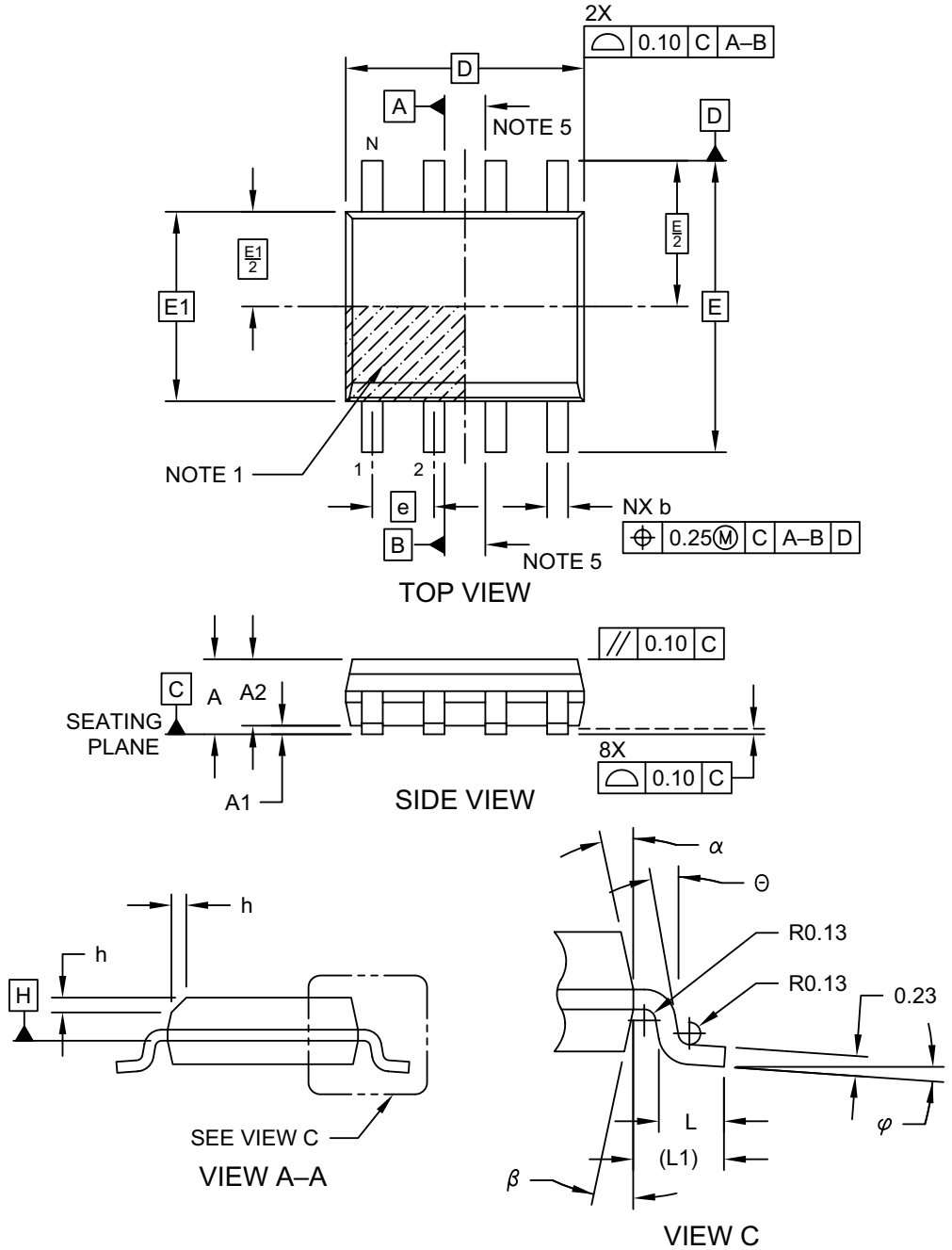
示例



 © 2021 Microchip Technology Inc.

8 引脚塑封小外形 （SN）封装 —— 窄体，主体 3.90 mm （0.150 英寸） [SOIC]

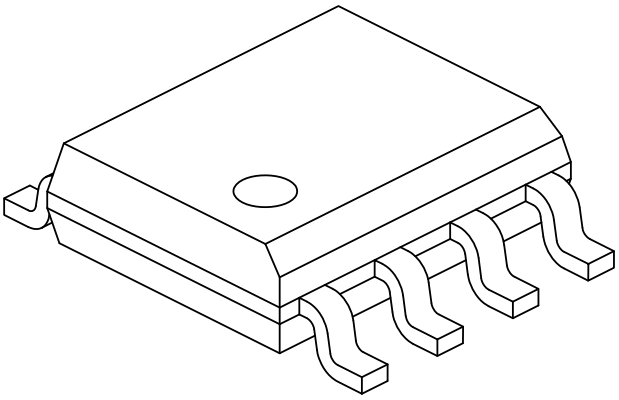
注： 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Microchip Technology Drawing No. C04-057-SN Rev E Sheet 1 of 2

8 引脚塑封小外形 （SN）封装 —— 窄体，主体 3.90 mm （0.150 英寸） [SOIC]

注： 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	1.27 BSC		
Overall Height	A	-	-	1.75
Molded Package Thickness	A2	1.25	-	-
Standoff §	A1	0.10	-	0.25
Overall Width	E	6.00 BSC		
Molded Package Width	E1	3.90 BSC		
Overall Length	D	4.90 BSC		
Chamfer (Optional)	h	0.25	-	0.50
Foot Length	L	0.40	-	1.27
Footprint	L1	1.04 REF		
Foot Angle	φ	0°	-	8°
Lead Thickness	c	0.17	-	0.25
Lead Width	b	0.31	-	0.51
Mold Draft Angle Top	α	5°	-	15°
Mold Draft Angle Bottom	β	5°	-	15°

Notes:

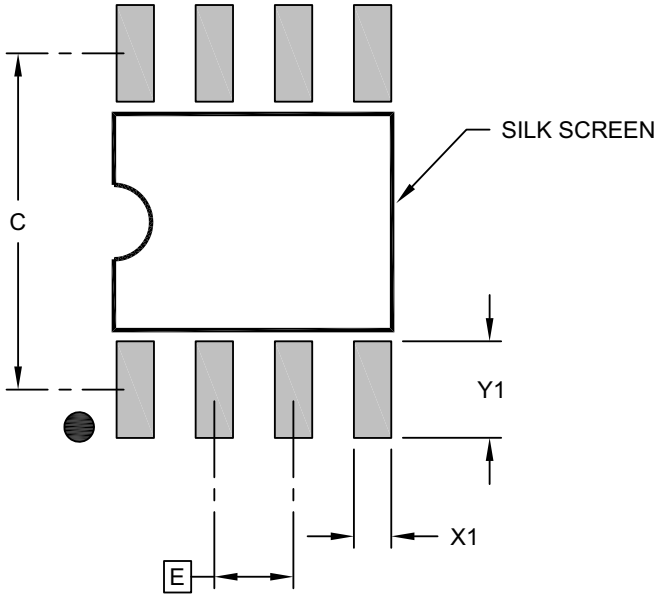
1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. § Significant Characteristic
3. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm per side.
4. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
   REF: Reference Dimension, usually without tolerance, for information purposes only.
5. Datums A & B to be determined at Datum H.

Microchip Technology Drawing No. C04-057-SN Rev E Sheet 2 of 2

 © 2021 Microchip Technology Inc.

8 引脚塑封小外形 （SN）封装 —— 窄体，主体 3.90 mm [SOIC]

注： 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	1.27 BSC		
Contact Pad Spacing	C		5.40	
Contact Pad Width (X8)	X1			0.60
Contact Pad Length (X8)	Y1			1.55

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-2057-SN Rev E

附录 A：版本历史

版本 B （2019 年 10 月）

更改了储存时间最大值；添加了典型电容值；添加了
ASE 位的默认值设置。

版本 A （2019 年 7 月）

本文档的初始版本。

 © 2021 Microchip Technology Inc.

MICROCHIP 网站

Microchip 网站 （www.microchip.com）为客户提供在线支持。客户可通过该网站方便地获取文件和信息。我们的网站提供以下内容：

- **产品支持** —— 数据手册和勘误表、应用笔记和示例程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及归档软件
- **一般技术支持** —— 常见问题解答（FAQ）、技术支持请求、在线讨论组以及 Microchip 设计伙伴计划成员名单
- **Microchip 业务** —— 产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时，收到电子邮件通知。

欲注册，请访问 www.microchip.com/pcn，然后按照注册说明进行操作。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助：

- 代理商或代表
- 当地销售办事处
- 应用工程师 （ESE）
- 技术支持

客户应联系其代理商、代表或 ESE 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 http://microchip.com/support 获得网上技术支持。

产品标识体系

欲订货或获取价格或交货等信息，请与我公司生产厂或各销售办事处联系。

部件编号	[X](1)	-X	/XX
器件	卷带式选项	温度范围	封装

器件：	48L256 = 256 Kb SPI 串行 EERAM		
卷带式选项：	空白	=	标准包装（管式或托盘式）
	T	=	卷带式 (1)
温度范围：	I	=	-40°C 至 +85°C （工业级）
封装：	SN	=	8 引脚塑封小外形封装 —— 窄体，主体 3.90 mm SOIC

示例：

a) 48L256-I/SN= 工业级温度范围， 2.7V-3.6V，SOIC 封装

b) 48L256T-I/SN= 卷带式，工业级温度范围，2.7V-3.6V， SOIC 封装。

注 1： 卷带式标识符仅出现在产品目录的部件编号描述中。此标识符用于订购目的，不会印在器件封装上。有关是否提供卷带式封装选项，请向 Microchip 销售办事处咨询。

 © 2021 Microchip Technology Inc.

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术规范。
- Microchip 确信：在正常使用的情况下， Microchip 系列产品非常安全。
- 目前，仍存在着用恶意、甚至是非法的方法来试图破坏代码保护功能的行为。我们确信，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这种试图破坏代码保护功能的行为极可能侵犯 Microchip 的知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。代码保护功能处于持续发展中。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 （Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中提供的信息仅仅是为方便您使用 Microchip 产品或使用这些产品来进行设计。本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。

Microchip “按原样”提供这些信息。 Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对非侵权性、适销性和特定用途的适用性的暗示担保，或针对其使用情况、质量或性能的担保。

在任何情况下，对于因这些信息或使用这些信息而产生的任何间接的、特殊的、惩罚性的、偶然的或间接的损失、损害或任何类型的开销， Microchip 概不承担任何责任，即使 Microchip 已被告知可能发生损害或损害可以预见。在法律允许的最大范围内，对于因这些信息或使用这些信息而产生的所有索赔， Microchip 在任何情况下所承担的全部责任均不超出您为获得这些信息向 Microchip 直接支付的金额 （如有）。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切损害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任。除非另外声明，在 Microchip 知识产权保护下，不得暗中或以其他方式转让任何许可证。

有关 Microchip 质量管理体系的更多信息，请访问 www.microchip.com/quality。

商标

Microchip 的名称和徽标组合、 Microchip 徽标、 Adaptec、AnyRate、AVR、AVR 徽标、AVR Freaks、BesTime、BitCloud、chipKIT、 chipKIT 徽标、 CryptoMemory、 CryptoRF、 dsPIC、FlashFlex、flexPWR、 HELDO、 IGLOO、 JukeBlox、 KeeLoq、Kleer、 LANCheck、 LinkMD、 maXStylus、 maXTouch、MediaLB、 megaAVR、 Microsemi、 Microsemi 徽标、 MOST、MOST 徽标、 MPLAB、 OptoLyzer、 PackeTime、 PIC、picoPower、 PICSTART、 PIC32 徽标、 PolarFire、 Prochip Designer、 QTouch、 SAM-BA、 SenGenuity、 SpyNIC、 SST、SST 徽标、 SuperFlash、 Symmetricom、 SyncServer、Tachyon、 TimeSource、 tinyAVR、 UNI/O、 Vectron 及 XMEGA 均为 Microchip Technology Incorporated 在美国和其他国家或地区的注册商标。

AgileSwitch、 APT、 ClockWorks、 The Embedded Control Solutions Company、 EtherSynch、 FlashTec、 Hyper Speed Control、 HyperLight Load、 IntelliMOS、 Libero、 motorBench、mTouch、 Powermite 3、 Precision Edge、 ProASIC、 ProASIC Plus、 ProASIC Plus 徽标、 Quiet-Wire、 SmartFusion、SyncWorld、 Temux、 TimeCesium、 TimeHub、 TimePictra、TimeProvider、 WinPath 和 ZL 均为 Microchip Technology Incorporated 在美国的注册商标。

Adjacent Key Suppression、 AKS、 Analog-for-the-Digital Age、Any Capacitor、 AnyIn、 AnyOut、 Augmented Switching、BlueSky、 BodyCom、 CodeGuard、 CryptoAuthentication、CryptoAutomotive、 CryptoCompanion、 CryptoController、dsPICDEM、 dsPICDEM.net、 Dynamic Average Matching、DAM、ECAN、Espresso T1S、EtherGREEN、IdealBridge、In-Circuit Serial Programming、 ICSP、 INICnet、 Intelligent Paralleling、Inter-Chip Connectivity、JitterBlocker、maxCrypto、maxView、memBrain、Mindi、MiWi、MPASM、MPF、MPLAB Certified 徽标、 MPLIB、 MPLINK、 MultiTRAK、 NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PICtail、 PowerSmart、 PureSilicon、 QMatrix、 REAL ICE、Ripple Blocker、 RTAX、 RTG4、 SAM-ICE、 Serial Quad I/O、simpleMAP、SimpliPHY、SmartBuffer、SMART-I.S.、storClad、SQI、 SuperSwitcher、 SuperSwitcher II、 Switchtec、SynchroPHY、 Total Endurance、 TSHARC、 USBCheck、VariSense、 VectorBlox、 VeriPHY、 ViewSpan、 WiperLock、XpressConnect 和 ZENA 均为 Microchip Technology Incorporated 在美国和其他国家或地区的商标。

SQTP 为 Microchip Technology Incorporated 在美国的服务标记。

Adaptec 徽标、Frequency on Demand、Silicon Storage Technology 和 Symmcom 均为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

GestIC 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2021, Microchip Technology Incorporated 版权所有。

ISBN：978-1-5224-7712-9

全球销售及服务网点

美洲

公司总部 Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277
技术支持：
http://www.microchip.com/support
网址：www.microchip.com

亚特兰大 Atlanta
Duluth, GA
Tel: 1-678-957-9614
Fax: 1-678-957-1455

奥斯汀 Austin, TX
Tel: 1-512-257-3370

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Novi, MI
Tel: 1-248-848-4000

休斯敦 Houston, TX
Tel: 1-281-894-5983

印第安纳波利斯 Indianapolis
Noblesville, IN
Tel: 1-317-773-8323
Fax: 1-317-773-5453
Tel: 1-317-536-2380

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608
Tel: 1-951-273-7800

罗利 Raleigh, NC
Tel: 1-919-844-7510

纽约 New York, NY
Tel: 1-631-435-6000

圣何塞 San Jose, CA
Tel: 1-408-735-9110
Tel: 1-408-436-4270

加拿大多伦多 Toronto
Tel: 1-905-695-1980
Fax: 1-905-695-2078

亚太地区

中国 - 北京
Tel: 86-10-8569-7000

中国 - 成都
Tel: 86-28-8665-5511

中国 - 重庆
Tel: 86-23-8980-9588

中国 - 东莞
Tel: 86-769-8702-9880

中国 - 广州
Tel: 86-20-8755-8029

中国 - 杭州
Tel: 86-571-8792-8115

中国 - 南京
Tel: 86-25-8473-2460

中国 - 青岛
Tel: 86-532-8502-7355

中国 - 上海
Tel: 86-21-3326-8000

中国 - 沈阳
Tel: 86-24-2334-2829

中国 - 深圳
Tel: 86-755-8864-2200

中国 - 苏州
Tel: 86-186-6233-1526

中国 - 武汉
Tel: 86-27-5980-5300

中国 - 西安
Tel: 86-29-8833-7252

中国 - 厦门
Tel: 86-592-238-8138

中国 - 香港特别行政区
Tel: 852-2943-5100

中国 - 珠海
Tel: 86-756-321-0040

台湾地区 - 高雄
Tel: 886-7-213-7830

台湾地区 - 台北
Tel: 886-2-2508-8600

台湾地区 - 新竹
Tel: 886-3-577-8366

亚太地区

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733

印度 India - Bangalore
Tel: 91-80-3090-4444

印度 India - New Delhi
Tel: 91-11-4160-8631

印度 India - Pune
Tel: 91-20-4121-0141

日本 Japan - Osaka
Tel: 81-6-6152-7160

日本 Japan - Tokyo
Tel: 81-3-6880-3770

韩国 Korea - Daegu
Tel: 82-53-744-4301

韩国 Korea - Seoul
Tel: 82-2-554-7200

马来西亚 Malaysia - Kuala Lumpur
Tel: 60-3-7651-7906

马来西亚 Malaysia - Penang
Tel: 60-4-227-8870

菲律宾 Philippines - Manila
Tel: 63-2-634-9065

新加坡 Singapore
Tel: 65-6334-8870

泰国 Thailand - Bangkok
Tel: 66-2-694-1351

越南 Vietnam - Ho Chi Minh
Tel: 84-28-5448-2100

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark - Copenhagen
Tel: 45-4485-5910
Fax: 45-4485-2829

芬兰 Finland - Espoo
Tel: 358-9-4520-820

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Garching
Tel: 49-8931-9700

德国 Germany - Haan
Tel: 49-2129-3766400

德国 Germany - Heilbronn
Tel: 49-7131-72400

德国 Germany - Karlsruhe
Tel: 49-721-625370

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

德国 Germany - Rosenheim
Tel: 49-8031-354-560

以色列 Israel - Ra'anana
Tel: 972-9-744-7705

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

意大利 Italy - Padova
Tel: 39-049-7625286

荷兰 Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

挪威 Norway - Trondheim
Tel: 47-7288-4388

波兰 Poland - Warsaw
Tel: 48-22-3325737

罗马尼亚 Romania - Bucharest
Tel: 40-21-407-87-50

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

瑞典 Sweden - Gothenberg
Tel: 46-31-704-60-40

瑞典 Sweden - Stockholm
Tel: 46-8-5090-4654

英国 UK - Wokingham
Tel: 44-118-921-5800
Fax: 44-118-921-5820

初稿
© 2021 Microchip Technology Inc.