第 46 章 串行四通道接口 （SQI）

目录

本章包括下列主题：

46.1 简介 46-2
46.2 SQI 模块特性 46-2
46.3 功能模块说明 46-2
46.4 控制寄存器 46-4
46.5 SQI 工作原理 46-33
46.6 SQI 传输模式 46-35
46.7 SQI 数据流模式 46-49
46.8 闪存指令和序列图快速参考 46-50
46.9 复位的影响 46-54
46.10 节能模式下的操作 46-54
46.11 相关应用笔记 46-55
46.12 版本历史 46-56

© 2015-2016 Microchip Technology Inc.

> **注：** 本系列参考手册章节旨在用作对器件数据手册的补充。根据不同的器件型号，本手册章节可能并不适用于所有 PIC32 器件。
>
> 请参见当前器件数据手册中 **“串行四通道接口 （SQI）”** 章节开头部分的注，以检查本文档是否支持您所使用的器件。
>
> 器件数据手册和系列参考手册章节可从Microchip网站下载：http://www.microchip.com。

46.1 简介

SQI 模块是一个同步串行接口，可提供对串行闪存和其他串行器件的访问。 SQI 模块支持单通道（与 SPI 相同）、双通道和四通道接口模式。

46.2 SQI 模块特性

串行四通道接口 （Serial Quad Interface， SQI）模块具有以下主要特性：

- 支持单通道、双通道和四通道模式
- 支持单倍数据率 （Single Data Rate， SDR）和双倍数据率 （Double Data Rate， DDR）模式
- 可编程命令序列
- 数据传输模式：
  - DMA 模式
  - 编程 I/O （Programmed I/O， PIO）模式
- 就地执行 （eXecute-In-Place， XIP）
- 支持 SPI 模式 0 和模式 3
- 可编程时钟极性 （CPOL）和时钟相位 （CPHA）位
- 在 DMA 和 PIO 模式下支持自动存储器状态检查
- 最多支持两个片选
- 最多支持 4 字节的闪存地址
- 可编程中断阈值
- 32 字节发送数据缓冲区
- 32 字节接收数据缓冲区
- 4 字控制器缓冲区

46.3 功能模块说明

SQI 模块是行业标准同步串行链路，可帮助与多个 SPI 兼容器件 （如串行 EEPROM 和串行闪存器件）通信。

SQI 模块具有 3 个接口，一个是器件外部接口 （SQI 总线接口），连接到外部闪存或其他串行器件，两个是内部接口（总线从器件接口用于控制寄存器读 / 写，总线主器件接口用于数据传输），如图 46-1 所示。

SQI 总线接口包含 4 条数据线（SQID3-SQID0）、1 条时钟线（SQICLK）和 2 条选择线（SQICS0 和 SQICS1）。如前面所提到， SQI 模块支持单通道 （SPI 模式）、双通道和四通道工作模式。

SQI 模块工作在单倍数据率 （SDR）和双倍数据率 （DDR）两种模式下。在 DDR 模式下，数据传输在时钟的两个边沿上均产生，从而提供两倍的吞吐量。

> **注：** 处于主器件工作模式时， SQI 模块是半双工同步串行接口。

© 2015-2016 Microchip Technology Inc.

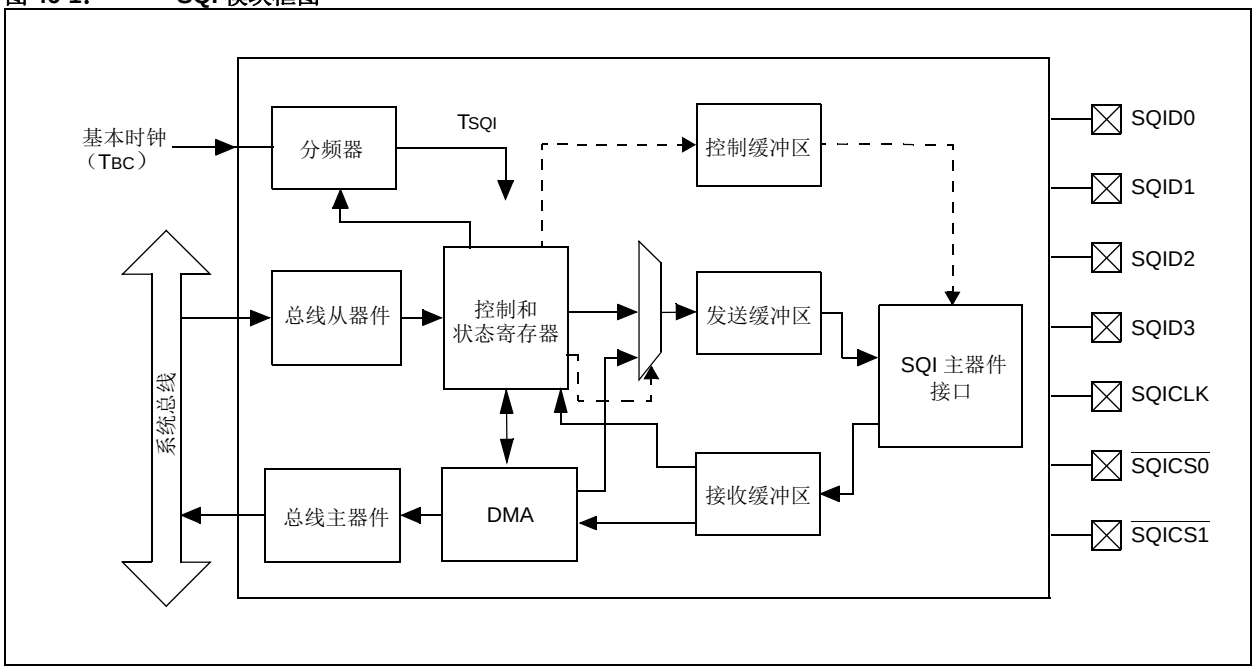
SQI 模块具有可配置发送和接收缓冲区、可编程波特率（通过内部时钟分频器、时钟相位和时钟极性控制进行设置），实现高效的数据操作。发送和接收缓冲区可通过 SQI1TXDATA 和 SQI1RXDATA 寄存器进行访问。类似地，控制缓冲区可通过 SQI1CON 寄存器进行访问，并主要用于传送操作。SQI 模块可在 3 种传输模式下工作：DMA、PIO 和 XIP。这 3 种模式均使用控制缓冲区在 SQI 总线上传送命令 / 数据序列。

SQI 模块支持两种数据流模式：SPI 模式 0 和模式 3。每种传输模式 （XIP/PIO/DMA）可以根据应用程序的需要使用任一数据流模式。

DMA 和 PIO 模式通常用于与外部串行闪存进行数据传输，而就地执行 （XIP）模式用于从外部串行闪存中执行代码。DMA 模式使用内部 DMA 引擎和缓冲区描述符在源和目标存储空间之间传输数据，减轻主机处理器的负载，在此期间访问 SQI1TXDATA、 SQI1RXDATA 和 SQI1CON 功能将不能获得预期结果。但是，PIO 模式需要主机处理器使用位带方法通过发送和接收数据寄存器访问外部串行闪存的内容。关于每种传输模式的详细说明，请参见**第 46.6 节“SQI 传输模式”**。

SQI 模块支持自动存储器状态检查，从而降低软件负担。图 46-1 给出了 SQI 模块的框图。

图 46-1： SQI 模块框图



46.4 控制寄存器

PIC32 器件的 SQI 模块包含以下特殊功能寄存器 （Special Function Register， SFR）：

- **SQI1XCON1：SQI XIP 控制寄存器 1**
  该寄存器用于控制XIP模式下的SQI操作，用户应用程序应在进入XIP模式之前设定该寄存器。
- **SQI1XCON2：SQI XIP 控制寄存器 2**
  该寄存器用于控制XIP模式下的SQI操作，用户应用程序应在进入XIP模式之前设定该寄存器。
- **SQI1CFG：SQI 配置寄存器**
  该寄存器可以在任何时刻读取，但只能在 SQI 端口未在发送和接收数据时写入。该寄存器用于配置所有工作模式下的 SQI 模块。
- **SQI1CON：SQI 控制寄存器**
  该寄存器可以在任意时刻读取或写入，它用于配置 SQI 模块。在 PIO 工作模式下，可以使用该寄存器来访问 SQI 控制缓冲区。 SQI 控制缓冲区最多可以压入 4 条命令。
- **SQI1CLKCON：SQI 时钟控制寄存器**
  该读 / 写寄存器用于产生基于 SQI 基本时钟的 SQI 时钟。可在任意时刻读取和写入。如果在传输中途更改时钟，则时钟的行为是不确定的。在进入任何工作模式之前，应先使用所需的时钟速率配置该寄存器。
- **SQI1CMDTHR：SQI 命令阈值寄存器**
  该寄存器用于在 SQI 模块执行指定的发送或接收命令之前设定缓冲区深度阈值。该寄存器最常在 SQI 模块处于 PIO 工作模式时使用。
- **SQI1INTTHR：SQI 中断阈值寄存器**
  该寄存器用于设定中断和缓冲区深度阈值。如果未为相应的位设置中断允许，则中断信号不会置为有效；但是，状态信号会反映该值，可以通过查询它来执行相应的操作。
- **SQI1INTEN：SQI 中断允许寄存器**
  该寄存器用于设置中断生成屏蔽。无论中断屏蔽值如何，都会设置状态值。
- **SQI1INTSTAT：SQI 中断状态寄存器**
  该寄存器提供中断状态信息。提供关于 SQI 模块信息的位是只读的；这些位由硬件置 1 和清零。读 / 写位由硬件在发生中断条件时置 1，必须用软件清零。
- **SQI1TXDATA：SQI 发送数据缓冲区寄存器**
  该寄存器用于将数据写入发送缓冲区，以及向连接到 SQI 的器件发出命令。
- **SQI1RXDATA：SQI 接收数据缓冲区寄存器**
  该寄存器包含来自外部串行器件的读取内容。
- **SQI1STAT1：SQI 状态寄存器 1**
  该寄存器提供发送 / 接收缓冲区级别。
- **SQI1STAT2：SQI 状态寄存器 2**
  该寄存器用于监视缓冲区上溢 / 下溢事件，以及用于数据总线调试。
- **SQI1BDCON：SQI 缓冲区描述符控制寄存器**
  该寄存器控制缓冲区描述符，并在 DMA 工作模式下使用。
- **SQI1BDCURADD：SQI 缓冲区描述符当前地址寄存器**
  该寄存器提供 DMA 正在处理的当前描述符地址。

© 2015-2016 Microchip Technology Inc.

- **SQI1BDBASEADD：SQI 缓冲区描述符基址寄存器**
  该寄存器包含第一个缓冲区描述符的地址。只有缓冲区描述符 DMA 处于空闲状态时，才能更新该寄存器。
- **SQI1BDSTAT：SQI 缓冲区描述符状态寄存器**
  该寄存器包含当前描述符控制字，并提供 DMA 状态信息。
- **SQI1BDPOLLCON：SQI 缓冲区描述符查询控制寄存器**
  该寄存器决定如果获取的上一个描述符被禁止，DMA在重新获取描述符控制字之前等待的周期数。
- **SQI1BDTXDSTAT：SQI 缓冲区描述符 DMA 发送状态寄存器**
  该寄存器提供缓冲区描述符 DMA 发送状态。
- **SQI1BDRXDSTAT：SQI 缓冲区描述符 DMA 接收状态寄存器**
  该寄存器提供缓冲区描述符 DMA 接收状态。
- **SQI1THR：SQI 阈值控制寄存器**
  该寄存器用于设定 SQI 控制缓冲区的阈值。
- **SQI1INTSIGEN：SQI 中断信号使能寄存器**
  该寄存器用作中断的二级门控。要触发中断，必须同时将 SQI1INTEN 和 SQI1INTSEN 寄存器中的中断位置 1。
- **SQI1TAPCON：SQI 节拍控制寄存器**
  该寄存器为较高接口速度的数据时序控制提供时钟。
- **SQI1MEMSTAT：SQI 存储器状态控制寄存器**
  该寄存器控制闪存存储器状态检查命令和 RDY/BUSY 位位置。
- **SQI1XCON3：SQI XIP 控制寄存器 3** 和 **SQI1XCON4：SQI XIP 控制寄存器 4**
  这些可选的 XIP 模式寄存器提供额外的命令排队。支持最多三条带状态检查选项的命令。

表 46-1 简要汇总了相关的 SQI 模块寄存器。该汇总表之后列出了相应的寄存器，并且每个位均附有详细的说明。

表 46-1：　串行四通道接口（SQI）寄存器映射

寄存器名称	位范围	Bit 31/15	30/14	29/13	28/12	27/11	26/10	25/9	24/8	23/7	22/6	21/5	20/4	19/3	18/2	17/1	16/0
SQI1 XCON1	31:16	—	—	SDRCMD	DDRDATA	DDR DUMMY	DDR MODE	DDR ADDR	DDRCMD	DUMMYBYTES<2:0>			ADDRBYTES<2:0>			READOPCODE<7:6>	
	15:0	READOPCODE<5:0>						TYPEDATA<1:0>		TYPEDUMMY<1:0>		TYPEMODE<1:0>		TYPEADDR<1:0>		TYPECMD<1:0>	
SQI1 XCON2	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	15:0	—	—	—	—	DEVSEL<1:0>		MODEBYTES<1:0>		MODECODE<7:0>							
SQI1CFG	31:16	—	—	—	—	—	—	CSEN<1:0>		SQIEN	—	DATAEN<1:0>		CONBUF-RST	RXBUFRST	TXBUFRST	RESET
	15:0	—	—	—	BURSTEN	—	HOLD	WP	—	—	—	LSBF	CPOL	CPHA	MODE<2:0>		
SQI1CON	31:16	—	—	—	—	—	—	—	SCHECK	DDRMODE	DASSERT	DEVSEL<1:0>		LANEMODE<1:0>		CMDINIT<1:0>	
	15:0	TXRXCOUNT<15:0>															
SQI1 CLKCON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	CLKDIV<10:8>		
	15:0	CLKDIV<7:0>								—	—	—	—	—	—	STABLE	EN
SQI1 CMDTHR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	15:0	—	—	TXCMDTHR<5:0>						—	—	RXCMDTHR<5:0>					
SQI1 INTTHR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	15:0	—	—	TXINTTHR<5:0>						—	—	RXINTTHR<5:0>					
SQI1 INTEN	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	15:0	—	—	—	—	DMAEIE	PKT COMPIE	BD DONEIE	CON THRIE	CON EMPTYIE	CON FULLIE	RX THRIE	RX FULLIE	RX EMPTYIE	TX THRIE	TX FULLIE	TX EMPTYIE
SQI1 INTSTAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	15:0	—	—	—	—	DMAEIF	PKT COMPIF	BD DONEIF	CON THRIF	CON EMPTYIF	CON FULLIF	RX THRIF	RX FULLIF	RX EMPTYIF	TX THRIF	TX FULLIF	TX EMPTYIF
SQI1 TXDATA	31:16	TXDATA<31:16>															
	15:0	TXDATA<15:0>															
SQI1 RXDATA	31:16	RXDATA<31:16>															
	15:0	RXDATA<15:0>															
SQI1 STAT1	31:16	—	—	—	—	—	—	—	—	—	—	TXBUFFREE<5:0>					
	15:0	—	—	—	—	—	—	—	—	—	—	RXBUFCNT<5:0>					
SQI1 STAT2	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	CMDSTAT<1:0>	
	15:0	—	—	—	—	—	CONAVAIL<3:0>				SDID3	SDID2	SDID1	SDID0	—	RXUN	TXOV
SQI1 BDCON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	START	POLLEN	DMAEN
SQI1BD CURADD	31:16	BDCURRADDR<31:16>															
	15:0	BDCURRADDR<15:0>															
SQI1BD BASEADD	31:16	BDADDR<31:16>															
	15:0	BDADDR<15:0>															
SQI1BD STAT	31:16	—	—	—	—	—	—	—	—	—	—	BDSTATE<3:0>				DMA START	DMAACTV
	15:0	BDCON<15:0>															
SQI1BD POLLCON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	15:0	POLLCON<15:0>															

© 2015-2016 Microchip Technology Inc.

表 46-1：　串行四通道接口（SQI）寄存器映射（续）

寄存器名称	位范围	Bit 31/15	30/14	29/13	28/12	27/11	26/10	25/9	24/8	23/7	22/6	21/5	20/4	19/3	18/2	17/1	16/0
SQI1BD TXDSTAT	31:16	—	—	—	TXSTATE<3:0>				—	—	—	TXBUFCNT<5:0>					
	15:0	—	—	—	—	—	—	—	TXCURBUFLEN<8:0>								
SQI1BD RXDSTAT	31:16	—	—	—	RXSTATE<3:0>				—	—	—	RXBUFCNT<5:0>					
	15:0	—	—	—	—	—	—	—	RXCURBUFLEN<8:0>								
SQI1THR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	15:0	—	—	—	—	—	—	—	—	—	—	—	—	THRES<3:0>			
SQI1INT SIGEN	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	15:0	—	—	—	—	DMAEISE	PKT COMPISE	BD DONEISE	CON THRISE	CON EMPTYISE	CON FULLISE	RX THRISE	RX FULLISE	RX EMPTYISE	TX THRISE	TX FULLISE	TX EMPTYISE
SQI1 TAPCON	31:16	—	—	DDRCLKINDLY<5:0>						SDRDATINDLY<3:0>				DDRDATINDLY<3:0>			
	15:0	—	—	SDRCLKINDLY<5:0>						DATAOUTDLY<3:0>				CLKOUTDLY<3:0>			
SQI1 MEMSTAT	31:16	—	—	—	—	—	—	—	—	—	—	—	STATPOS	TYPESTAT<1:0>		STATBYTES<1:0>	
	15:0	STATCMD<15:0>															
SQI1 XCON3	31:16	—	—	—	INIT1 SCHECK	INIT1COUNT<1:0>		INIT1TYPE<1:0>		INIT1CMD3<7:0>							
	15:0	INIT1CMD2<7:0>								INIT1CMD1<7:0>							
SQI1 XCON4	31:16	—	—	—	INIT2 SCHECK	INIT2COUNT<1:0>		INIT2TYPE<1:0>		INIT2CMD3<7:0>							
	15:0	INIT2CMD2<7:0>								INIT2CMD1<7:0>							

© 2015-2016 Microchip Technology Inc.

寄存器 46-1： SQI1XCON1：SQI XIP 控制寄存器 1

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	SDRCMD(2)	DDR DATA(2)	DDR DUMMY(2)	DDR MODE(2)	DDR ADDR(2)	DDR CMD(1,2)
23:16	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	DUMMYBYTES<2:0>			ADDRBYTES<2:0>			READOPCODE<7:6>	
15:8							R/W-0	R/W-0
	READOPCODE<5:0>						TYPEDATA<1:0>	
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	TYPEDUMMY<1:0>		TYPEMODE<1:0>		TYPEADDR<1:0>		TYPECMD<1:0>	

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-30 **未实现：**读为 0

bit 29 **SDRCMD：**SDR 模式下的 SQI 命令位 (2)
1 = SDR 模式下的 SQI 命令和 DDR 模式下的 SQI 数据
0 = DDR 模式下的 SQI 命令和 DDR 模式下的 SQI 数据

bit 28 **DDRDATA：**SQI 数据 DDR 模式位 (2)
1 = 在 DDR 模式下传输 SQI 数据字节
0 = 在 SDR 模式下传输 SQI 数据字节

bit 27 **DDRDUMMY：**SQI 空 DDR 模式位 (2)
1 = 在 DDR 模式下传输 SQI 空字节
0 = 在 SDR 模式下传输 SQI 空字节

bit 26 **DDRMODE：**SQI DDR 模式位 (2)
1 = 在 DDR 模式下传输 SQI 模式字节
0 = 在 SDR 模式下传输 SQI 模式字节

bit 25 **DDRADDR：**SQI 地址模式位 (2)
1 = 在 DDR 模式下传输 SQI 地址字节
0 = 在 SDR 模式下传输 SQI 地址字节

bit 24 **DDRCMD：**SQI DDR 命令模式位 (1,2)
1 = 在 DDR 模式下传输 SQI 命令字节
0 = 在 SDR 模式下传输 SQI 命令字节

bit 23-21 **DUMMYBYTES<2:0>：**发送空字节位
111 = 在地址字节后发送 7 个空字节
•
•
•
011 = 在地址字节后发送 3 个空字节
010 = 在地址字节后发送 2 个空字节
001 = 在地址字节后发送 1 个空字节
000 = 在地址字节后发送 0 个空字节

注 1： 当 DDRCMD 设为 0 时， SQI 模块将忽略 SDRCMD 位中的值。
2： 该位并非在所有器件上均可用。请参见具体器件手册中的 **“SQI”** 章节以确定可用性。

© 2015-2016 Microchip Technology Inc.

寄存器 46-1： SQI1XCON1：SQI XIP 控制寄存器 1 （续）

bit 20-18 **ADDRBYTES<2:0>：**地址周期位
111 = 保留
•
•
•
101 = 保留
100 = 4 个地址字节
011 = 3 个地址字节
010 = 2 个地址字节
001 = 1 个地址字节
000 = 0 个地址字节

bit 17-10 **READOPCODE<7:0>：**读操作的操作码值位
这些位包含读操作的 8 位操作码值。

bit 9-8 **TYPEDATA<1:0>：**SQI 类型数据使能位
引导控制器将以单通道、双通道或四通道接收数据。
11 = 保留
10 = 使能四通道模式数据
01 = 使能双通道模式数据
00 = 使能单通道模式数据

bit 7-6 **TYPEDUMMY<1:0>：**SQI 类型空字节使能位
引导控制器将以单通道、双通道或四通道发送空字节。
11 = 保留
10 = 使能四通道模式空字节
01 = 使能双通道模式空字节
00 = 使能单通道模式空字节

bit 5-4 **TYPEMODE<1:0>：**SQI 类型模式使能位
引导控制器将以单通道、双通道或四通道发送模式。
11 = 保留
10 = 使能四通道模式
01 = 使能双通道模式
00 = 使能单通道模式

bit 3-2 **TYPEADDR<1:0>：**SQI 类型地址使能位
引导控制器将以单通道、双通道或四通道发送地址。
11 = 保留
10 = 使能四通道模式地址
01 = 使能双通道模式地址
00 = 使能单通道模式地址

bit 1-0 **TYPECMD<1:0>：**SQI 类型命令使能位
引导控制器将以单通道、双通道或四通道发送命令。
11 = 保留
10 = 使能四通道模式命令
01 = 使能双通道模式命令
00 = 使能单通道模式命令

注 1： 当 DDRCMD 设为 0 时， SQI 模块将忽略 SDRCMD 位中的值。
2： 该位不在所有器件上均可用。请参见具体器件手册中的 **“SQI”**章节以确定可用性。

寄存器 46-2： SQI1XCON2：SQI XIP 控制寄存器 2

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	—	—	DEVSEL<1:0>		MODEBYTES<1:0>	
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	MODECODE<7:0>							

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-12 **未实现：**读为 0

bit 11-10 **DEVSEL<1:0>：**器件选择位

11 = 保留
10 = 保留
01 = 选择器件 1
00 = 选择器件 0

bit 9-8 **MODEBYTES<1:0>：**模式字节周期使能位

11 = 3 个周期
10 = 2 个周期
01 = 1 个周期
00 = 0 个周期

bit 7-0 **MODECODE<7:0>：**模式代码值位

这些位包含模式位的 8 位代码值。

© 2015-2016 Microchip Technology Inc.

寄存器 46-3： SQI1CFG：SQI 配置寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0
	—	—	—	—	—	—	CSEN<1:0>	
23:16	R/W-0	U-0	R/W-0	R/W-0	R/W-0, HC	R/W-0, HC	R/W-0, HC	R/W-0, HC
	SQIEN	—	DATAEN<1:0>		CONBUF RST(2)	RXBUF RST(2)	TXBUF RST(2)	RESET
15:8	U-0	r-0	r-0	R/W-0	r-0	R/W-0	R/W-0	U-0
	—	—	—	BURSTEN(1)	—	HOLD	WP	—
7:0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	LSBF	CPOL	CPHA	MODE<2:0>		

图注：	HC = 硬件清零	r = 保留	
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-26 **未实现：**读为 0

bit 25-24 **CSEN<1:0>：**片选输出使能位
11 = 使用片选 0 和片选 1
10 = 使用片选 1 （片选 0 未使用）
01 = 使用片选 0 （片选 1 未使用）
00 = 不使用片选 0 和片选 1

bit 23 **SQIEN：**SQI 使能位
1 = 使能 SQI 模块
0 = 禁止 SQI 模块

bit 22 **未实现：**读为 0

bit 21-20 **DATAEN<1:0>：**数据输出使能位
11 = 保留
10 = 使能 SQID3-SQID0 输出
01 = 使能 SQID1 和 SQID0 数据输出
00 = 使能 SQID0 数据输出

bit 19 **CONBUFRST：**控制缓冲区复位位 (2)
1 = 产生复位脉冲以清除控制缓冲区
0 = 不产生复位脉冲

bit 18 **RXBUFRST：**接收缓冲区复位位 (2)
1 = 产生复位脉冲以清除接收缓冲区
0 = 不产生复位脉冲

bit 17 **TXBUFRST：**发送缓冲区复位位 (2)
1 = 产生复位脉冲以清除发送缓冲区
0 = 不产生复位脉冲

bit 16 **RESET：**软件复位选择位
该位由 SQI 模块自动清零。所有内部状态机和缓冲区指针均由该复位脉冲复位。
1 = 生成复位脉冲
0 = 不生成复位脉冲

bit 15 **未实现：**读为 0

bit 14-13 **保留：**必须编程为 0

注 1： 该位必须编程为 1。
2： 该位并非在所有器件上均可用。请参见具体器件手册中的 **“SQI”** 章节以确定可用性。

寄存器 46-3： SQI1CFG：SQI 配置寄存器 （续）

bit 12 **BURSTEN**：突发配置位 (1)
1 = 使能突发
0 = 禁止突发

bit 11 **保留**：必须编程为 0

bit 10 **HOLD**：保持位
在单通道或双通道模式下，该位用于驱动 SQID3 引脚，该信号可用于带有 HOLD 输入引脚的器件。该位值的含义取决于 SQID3 所连接到的器件。

bit 9 **WP**：写保护位
在单通道或双通道模式下，该位用于驱动 SQID2 引脚，该信号可用于带有写保护引脚的器件。该位值的含义取决于 SQID2 所连接到的器件。

bit 8-6 **未实现**：读为 0

bit 5 **LSBF**：数据格式选择位
1 = 先发送或接收 LSB
0 = 先发送或接收 MSB

bit 4 **CPOL**：时钟极性选择位
1 = SQICLK 低电平有效 （SQICLK 高电平为空闲状态）
0 = SQICLK 高电平有效 （SQICLK 低电平为空闲状态）

bit 3 **CPHA**：时钟相位选择位
1 = SQICLK 在第一个数据位开始时翻转
0 = SQICLK 在第一个数据位中间开始翻转

bit 2-0 **MODE<2:0>**：模式选择位
111 = 保留
•
•
•
100 = 保留
011 = 选择 XIP 模式（进入该模式时，模块的行为类似于就地执行（XIP），但使用寄存器数据来控制时序）
010 = 选择 DMA 模式
001 = 选择 CPU 模式 （在 PIO 模式下，模块由 CPU 控制。在退出引导或 XIP 模式时，进入该模式）
000 = 保留

注 1： 该位必须编程为 1。
2： 该位并非在所有器件上均可用。请参见具体器件手册中的 **“SQI”** 章节以确定可用性。

© 2015-2016 Microchip Technology Inc.

寄存器 46-4： SQI1CON：SQI 控制寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	r-0	R/W-0
	—	—	—	—	—	—	—	SCHECK(1,2)
23:16	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	DDRMODE(2)	DASSERT	DEVSEL<1:0>		LANEMODE<1:0>		CMDINIT<1:0>	
15:8	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	TXRXCOUNT<15:8>							
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	TXRXCOUNT<7:0>							

图注：	r = 保留		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-26 **未实现：**读为 0

bit 25 **保留：**必须编程为 0

bit 24 **SCHECK：**闪存状态检查位 (1,2)
1 = 检查闪存状态
0 = 不检查闪存状态

bit 23 **DDRMODE：**双倍数据率模式位 (2)
1 = 设置 SQI 传输为 DDR 模式
0 = 设置 SQI 传输为 SDR 模式

bit 22 **DASSERT：**片选设置有效位
1 = 在发送或接收指定数量的字节后，片选设置为无效
0 = 在发送或接收指定数量的字节后，片选设置仍有效

bit 21-20 **DEVSEL<1:0>：**SQI 器件选择位
11 = 保留
10 = 保留
01 = 选择器件 1
00 = 选择器件 0

bit 19-18 **LANEMODE<1:0>：**SQI 通道模式选择位
11 = 保留
10 = 四通道模式
01 = 双通道模式
00 = 单通道模式

bit 17-16 **CMDINIT<1:0>：**命令启动模式选择位
如果是发送模式，基于对发送寄存器或发送缓冲区内容的写操作来启动命令。如果 CMDINIT 为接收模式，基于对读取寄存器或发送缓冲区内容的读操作来启动命令。
11 = 保留
10 = 接收
01 = 发送
00 = 空闲

bit 15-0 **TXRXCOUNT<15:0>：**发送 / 接收计数位
这些位指定发送或接收 （根据 CMDINIT 的设置）的字节总数。

注 1： 当该位设为 1 时， SQI 模块通过 SQI1MEMSTAT 寄存器来控制状态检查命令的处理。
2： 该位并非在所有器件上均可用。请参见具体器件手册中的 **“SQI”** 章节以确定可用性。

寄存器 46-5： SQI1CLKCON：SQI 时钟控制寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
	—	—	—	—	—	CLKDIV<10:8>(1,2)		
15:8	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	CLKDIV<7:0>(1,2)							
7:0	U-0	U-0	U-0	U-0	U-0	U-0	R-0	R/W-0
	—	—	—	—	—	—	STABLE	EN

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-19 **未实现：**读为 0

bit 18-8 **CLKDIV<10:0>：**SQI 时钟 TSQI 频率选择位 (1, 2)

10000000000 = 基本时钟 TBC 的 2048 分频
01000000000 = 基本时钟 TBC 的 1024 分频
00100000000 = 基本时钟 TBC 的 512 分频
00010000000 = 基本时钟 TBC 的 256 分频
00001000000 = 基本时钟 TBC 的 128 分频
00000100000 = 基本时钟 TBC 的 64 分频
00000010000 = 基本时钟 TBC 的 32 分频
00000001000 = 基本时钟 TBC 的 16 分频
00000000100 = 基本时钟 TBC 的 8 分频
00000000010 = 基本时钟 TBC 的 4 分频
00000000001 = 基本时钟 TBC 的 2 分频
00000000000 = 基本时钟 TBC

将这些位设置为 00000000 将指定最高频率的 SQI 时钟。

bit 7-2 **未实现：**读为 0

bit 1 **STABLE：**TSQI 时钟稳定选择位

将 1 写入 EN 位后， SQI 时钟 TSQI 稳定时，该位将设置为 1。
1 = TSQI 时钟稳定
0 = TSQI 时钟不稳定

bit 0 **EN：**TSQI 时钟使能选择位

当时钟振荡器稳定时， SQI 模块将 STABLE 位设置为 1。
1 = 使能 SQI 时钟 （TSQI）（当时钟振荡器稳定时， SQI 模块将 STABLE 位设置为 1）
0 = 禁止 SQI 时钟 （TSQI）（SQI 模块应停止其时钟以进入低功耗状态）；仍可访问 SFR，因为它们使用 PBCLK5

注 1： 关于最大时钟频率规范，请参见具体器件数据手册中的 “电气特性”章节。
2： 时钟分频器值并非在所有器件上均一致。请参见具体器件手册中的 **“SQI”**章节以确定实际的数值。

© 2015-2016 Microchip Technology Inc.

寄存器 46-6： SQI1CMDTHR：SQI 命令阈值寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	TXCMDTHR<5:0>					
7:0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	RXCMDTHR<5:0>(1)					

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-14 **未实现：**读为 0

bit 13-8 **TXCMDTHR<5:0>：**发送命令阈值位

在发送启动模式下，当发送缓冲区中存在发送命令阈值字节时， SQI 模块执行发送操作。通常，这些位设置为 1 以执行正常闪存命令，而设置为更高的值以执行页编程。对于 16 位模式，该值应是 2 的倍数。

bit 7-6 **未实现：**读为 0

bit 5-0 **RXCMDTHR<5:0>：**接收命令阈值位 (1)

在接收启动模式下，SQI 模块尝试执行接收操作来取接收缓冲区中接收命令阈值数量的字节。如果缓冲区中没有存放这些字节的空间， SQI 将不会启动传输。对于 16 位模式，该值应是 2 的倍数。

如果软件执行任何读操作，从而降低缓冲区计数，硬件将启动接收传输以使缓冲区计数等于这些位的值。如果软件不希望将任何更多字锁存到缓冲区中，在软件读任何缓冲区之前需要更改命令启动模式。

对于引导 /XIP 模式， SQI 模块将使用系统总线突发大小，而不是接收命令阈值。

注 1： 应仅在接收未处于有效状态时 （即，空闲模式或发送期间）设定这些位。

寄存器 46-7： SQI1INTTHR：SQI 中断阈值寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	TXINTTHR<5:0>					
7:0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	RXINTTHR<5:0>					

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-14 **未实现：**读为 0

bit 13-8 **TXINTTHR<5:0>：**发送中断阈值位

当发送缓冲区的空间大于设置的字节数时，设置发送中断。对于 16 位模式，该值应是 2 的倍数。

bit 7-6 **未实现：**读为 0

bit 5-0 **RXINTTHR<5:0>：**接收中断阈值位

当接收缓冲区计数大于或等于设置的字节数时，设置接收中断。对于 16 位模式，该值应是 2 的倍数。

© 2015-2016 Microchip Technology Inc.

寄存器 46-8： SQI1INTEN：SQI 中断允许寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	—	—	DMAEIE	PKTCOMPIE	BDDONEIE	CONTHRIE
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	CONEMPTYIE	CONFULLIE	RXTHRIE	RXFULLIE	RXEMPTYIE	TXTHRIE	TXFULLIE	TXEMPTYIE

图注：	HS = 硬件置 1		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-12 **未实现：**读为 0

bit 11 **DMAEIE：**DMA 总线错误中断允许位
1 = 允许中断
0 = 禁止中断

bit 10 **PKTCOMPIE：**DMA 缓冲区描述符数据包完成中断允许位
1 = 允许中断
0 = 禁止中断

bit 9 **BDDONEIE：**DMA 缓冲区描述符完成中断允许位
1 = 允许中断
0 = 禁止中断

bit 8 **CONTHRIE：**控制缓冲区阈值中断允许位
1 = 允许中断
0 = 禁止中断

bit 7 **CONEMPTYIE：**控制缓冲区空中断允许位
1 = 允许中断
0 = 禁止中断

bit 6 **CONFULLIE：**控制缓冲区满中断允许位
当接收缓冲区为满时该位允许中断。
1 = 允许中断
0 = 禁止中断

bit 5 **RXTHRIE：**接收缓冲区阈值中断允许位
1 = 允许中断
0 = 禁止中断

bit 4 **RXFULLIE：**接收缓冲区满中断允许位
1 = 允许中断
0 = 禁止中断

bit 3 **RXEMPTYIE：**接收缓冲区空中断允许位
1 = 允许中断
0 = 禁止中断

bit 2 **TXTHRIE：**发送阈值中断允许位
1 = 允许中断
0 = 禁止中断

bit 1 **TXFULLIE：**发送缓冲区满中断允许位
1 = 允许中断
0 = 禁止中断

bit 0 **TXEMPTYIE：**发送缓冲区空中断允许位
1 = 允许中断
0 = 禁止中断

寄存器 46-9： SQI1INTSTAT：SQI 中断状态寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	U-0	U-0	U-0	U-0	R/W-0, HS	R/W-0, HS	R/W-0, HS	R/W-0, HS
	—	—	—	—	DMA EIF	PKT COMPIF	BD DONEIF	CON THRIF
7:0	R/W-1, HS	R/W-0, HS	R/W-1, HS	R/W-0, HS	R/W-1, HS	R/W-1, HS	R/W-0, HS	R/W-1, HS
	CON EMPTYIF	CON FULLIF	RXTHRIF(1)	RXFULLIF	RX EMPTYIF	TXTHRIF	TXFULLIF	TX EMPTYIF

图注：	HS = 硬件置 1		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-12 未实现：读为 0

bit 11 **DMAEIF**：DMA 总线错误中断标志位
1 = 已发生 DMA 总线错误
0 = 未发生 DMA 总线错误

bit 10 **PKTCOMPIF**：DMA 缓冲区描述符处理器数据包完成中断标志位
1 = DMA BD 数据包已完成
0 = 正在处理 DMA BD 数据包

bit 9 **BDDONEIF**：DMA 缓冲区描述符完成中断标志位
1 = DMA BD 处理已完成
0 = 正在进行 DMA BD 处理

bit 8 **CONTHRIF**：控制缓冲区阈值中断标志位
1 = 控制缓冲区具有的可用空间大于 THRES 个字
0 = 控制缓冲区具有的可用空间小于 THRES 个字

bit 7 **CONEMPTYIF**：控制缓冲区空中断标志位
1 = 控制缓冲区为空
0 = 控制缓冲区不为空

bit 6 **CONFULLIF**：控制缓冲区满中断标志位
1 = 控制缓冲区已满
0 = 控制缓冲区未满

bit 5 **RXTHRIF**：接收缓冲区阈值中断标志位 (1)
1 = 接收缓冲区具有的可用空间大于 RXINTTHR 个字
0 = 接收缓冲区具有的可用空间小于 RXINTTHR 个字

bit 4 **RXFULLIF**：接收缓冲区满中断标志位
1 = 接收缓冲区已满
0 = 接收缓冲区未满

bit 3 **RXEMPTYIF**：接收缓冲区空中断标志位
1 = 接收缓冲区为空
0 = 接收缓冲区不为空

注 1： 对于引导 /XIP 模式，接收缓冲区阈值的 POR 值为 0。因此，该位将在 POR 之后立即设置为 1，直到在系统总线上接收到读请求。

注： 该寄存器中的位通过向相应位中写入 1 来清零。

© 2015-2016 Microchip Technology Inc.

寄存器 46-9： SQI1INTSTAT：SQI 中断状态寄存器 （续）

bit 2 **TXTHRIF：**发送缓冲区中断标志位

1 = 发送缓冲区具有的可用数据大于 TXINTTHR 个字
0 = 发送缓冲区具有的可用数据小于 TXINTTHR 个字

bit 1 **TXFULLIF：**发送缓冲区满中断标志位

1 = 发送缓冲区已满
0 = 发送缓冲区未满

bit 0 **TXEMPTYIF：**发送缓冲区空中断标志位

1 = 发送缓冲区为空
0 = 发送缓冲区有内容

注 1： 对于引导 /XIP 模式，接收缓冲区阈值的 POR 值为 0。因此，该位将在 POR 之后立即设置为 1，直到在系统总线上接收到读请求。

注： 该寄存器中的位通过向相应位中写入 1 来清零。

寄存器 46-10： SQI1TXDATA：SQI 发送数据缓冲区寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	TXDATA<31:24>							
23:16	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	TXDATA<23:16>							
15:8	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	TXDATA<15:8>							
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	TXDATA<7:0>							

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-0 **TXDATA<31:0>：**发送命令数据位

数据在发送前装入该寄存器。在刚开始进行数据传输之前，将 TXDATA 中的数据装入移位寄存器（SFDR）。即使传输已在进行中，也可对 TXDATA 执行多次写操作。最多可以有 8 条命令在排队。

寄存器 46-11： SQI1RXDATA：SQI 接收数据缓冲区寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
	RXDATA<31:24>							
23:16	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
	RXDATA<23:16>							
15:8	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
	RXDATA<15:8>							
7:0	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
	RXDATA<7:0>							

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-0 **RXDATA<31:0>：**接收数据缓冲区位

数据传输结束时，移位寄存器中的数据将装入 RXDATA 寄存器。该寄存器的工作方式类似于缓冲区。接收缓冲区为 8 字深。这些位指示擦除操作的起始写入块地址。

© 2015-2016 Microchip Technology Inc.

寄存器 46-12： SQI1STAT1：SQI 状态寄存器 1

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	R-0	R-0	R-0	R-0	R-0	R-0
	—	—	TXBUFFREE<5:0>					
15:8	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
7:0	U-0	U-0	R-0	R-0	R-0	R-0	R-0	R-0
	—	—	RXBUFCNT<5:0>					

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-22 **未实现：**读为 0

bit 21-16 **TXBUFFREE<5:0>：**发送缓冲区可用字空间位

bit 15-6 **未实现：**读为 0

bit 5-0 **RXBUFCNT<5:0>：**接收缓冲区读取数据字数位

寄存器 46-13： SQI1STAT2：SQI 状态寄存器 2

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	R-0	R-0
	—	—	—	—	—	—	CMDSTAT<1:0>	
15:8	U-0	U-0	U-0	U-0	U-0	R-0	R-0	R-0
	—	—	—	—	—	CONAVAIL<3:1>		
7:0	R-0	R-0	R-0	R-0	R-0	U-0	R-0	R-0
	CONAVAIL<0>	SQID3	SQID2	SQID1	SQID0	—	RXUN	TXOV

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-18 **未实现：**读为 0

bit 17-16 **CMDSTAT<1:0>：**当前命令状态位
这些位指示了当前命令的状态。
11 = 保留
10 = 接收
01 = 发送
00 = 空闲

bit 15-11 **未实现：**读为 0’

bit 10-7 **CONAVAIL<3:0>：**控制缓冲区空间可用位
这些位指示可用的控制字空间。
1000 = 8 字可用
0111 = 7 字可用
.
.
.
0001 = 1 字可用
0000 = 没有可用的字

bit 6 **SQID3：**SQID3 状态位
1 = SQID3 上有数据
0 = SQID3 上没有数据

bit 5 **SQID2：**SQID2 状态位
1 = SQID2 上有数据
0 = SQID2 上没有数据

bit 4 **SQID1：**SQID1 状态位
1 = SQID1 上有数据
0 = SQID1 上没有数据

bit 3 **SQID0：**SQID0 状态位
1 = SQID0 上有数据
0 = SQID0 上没有数据

bit 2 **未实现：**读为 0

bit 1 **RXUN：**接收缓冲区下溢状态位
1 = 已发生接收缓冲区下溢
0 = 未发生接收缓冲区下溢

bit 0 **TXOV：**发送缓冲区上溢状态位
1 = 已发生发送缓冲区上溢
0 = 未发生发送缓冲区上溢

© 2015-2016 Microchip Technology Inc.

寄存器 46-14： SQI1BDCON：SQI 缓冲区描述符控制寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
7:0	U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
	—	—	—	—	—	START	POLLEN	DMAEN

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-3 **未实现：**读为 0

bit 2 **START：**缓冲区描述符处理器启动位
1 = 启动缓冲区描述符处理器
0 = 不启动缓冲区描述符处理器

bit 1 **POLLEN：**缓冲区描述符查询 （BDP）使能位
1 = 使能 BDP 查询
0 = 禁止 BDP 查询

bit 0 **DMAEN：**DMA 使能位
1 = 使能 DMA
0 = 禁止 DMA

寄存器 46-15： SQI1BDCURADD：SQI 缓冲区描述符当前地址寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
	BDCURRADDR<31:24>							
23:16	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
	BDCURRADDR<23:16>							
15:8	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
	BDCURRADDR<15:8>							
7:0	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
	BDCURRADDR<7:0>							

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-0 **BDCURRADDR<31:0>：**当前缓冲区描述符地址位
这些位包含正在由缓冲区描述符处理器处理的当前描述符的地址。

寄存器 46-16： SQI1BDBASEADD：SQI 缓冲区描述符基址寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	BDADDR<31:24>							
23:16	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	BDADDR<23:16>							
15:8	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	BDADDR<15:8>							
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	BDADDR<7:0>							

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-0 **BDADDR<31:0>**：DMA 基址位
这些位包含根缓冲区描述符的物理地址。仅当 DMA 空闲时才应更新该寄存器。

寄存器 46-17： SQI1BDSTAT：SQI 缓冲区描述符状态寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	R-x	R-x	R-x	R-x	R-x	R-x
	—	—	BDSTATE<3:0>				DMASTART	DMAACTV
15:8	R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
	BDCON<15:8>							
7:0	R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
	BDCON<7:0>							

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-22 **未实现**：读为 0

bit 21-18 **BDSTATE<3:0>**：DMA 缓冲区描述符处理器状态的状态位
这些位返回缓冲区描述符处理器的当前状态：
5 = 禁止获取的缓冲区描述符
4 = 描述符已完成
3 = 数据阶段
2 = 缓冲区描述符正在装入
1 = 描述符获取请求正在等待
0 = 空闲

bit 17 **DMASTART**：DMA 缓冲区描述符处理器启动状态位
1 = DMA 已启动
0 = DMA 未启动

bit 16 **DMAACTV**：DMA 缓冲区描述符处理器活动状态位
1 = 缓冲区描述符处理器处于活动状态
0 = 缓冲区描述符处理器处于空闲状态

bit 15-0 **BDCON<15:0>**：DMA 缓冲区描述符控制字位
这些位包含当前缓冲区描述符控制字。

© 2015-2016 Microchip Technology Inc.

寄存器 46-18： SQI1BDPOLLCON：SQI 缓冲区描述符查询控制寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	POLLCON<15:8>							
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	POLLCON<7:0>							

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-16 **未实现：**读为 0

bit 15-0 **POLLCON<15:0>：**缓冲区描述符处理器查询状态位
这些位指示如果获取的上一个描述符被禁止， BDP 在重新获取描述符控制字之前等待的周期数。

寄存器 46-19： SQI1BDTXDSTAT：SQI 缓冲区描述符 DMA 发送状态寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	R-x	R-x	R-x	R-x	U-0
	—	—	—	TXSTATE<3:0>				—
23:16	U-0	U-0	U-0	R-x	R-x	R-x	R-x	R-x
	—	—	—	TXBUFCNT<4:0>				
15:8	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
7:0	R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
	TXCURBUFLEN<7:0>							

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-29 **未实现：**读为 0

bit 28-25 **TXSTATE<3:0>：**当前 DMA 发送状态的状态位
这些位提供有关当前 DMA 接收状态的信息。

bit 24-21 **未实现：**读为 0

bit 20-16 **TXBUFCNT<4:0>：**DMA 缓冲区字节计数状态位
这些位提供内部缓冲区空间的相关信息。

bit 15-8 **未实现：**读为 0

bit 7-0 **TXCURBUFLEN<7:0>：**当前 DMA 发送缓冲区长度状态位
这些位提供当前 DMA 发送缓冲区的长度。

寄存器 46-20： SQI1BDRXDSTAT：SQI 缓冲区描述符 DMA 接收状态寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	R-x	R-x	R-x	R-x	U-0
	—	—	—	RXSTATE<3:0>				—
23:16	U-0	U-0	U-0	R-x	R-x	R-x	R-x	R-x
	—	—	—	RXBUFCNT<4:0>				
15:8	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
7:0	R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
	RXCURBUFLEN<7:0>							

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-29 **未实现：**读为 0

bit 28-25 **RXSTATE<3:0>：**当前 DMA 接收状态的状态位
这些位提供有关当前 DMA 接收状态的信息。

bit 24-21 **未实现：**读为 0

bit 20-16 **RXBUFCNT<4:0>：**DMA 缓冲区字节计数状态位
这些位提供内部缓冲区空间的相关信息。

bit 15-8 **未实现：**读为 0

bit 7-0 **RXCURBUFLEN<7:0>：**当前 DMA 接收缓冲区长度状态位
这些位提供当前 DMA 接收缓冲区的长度。

寄存器 46-21： SQI1THR：SQI 阈值控制寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
7:0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	—	—	THRES<3:0>			

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-4 **未实现：**读为 0

bit 3-0 **THRES<3:0>：**SQI 控制阈值位
当 SQI 控制缓冲区中具有 THRES<6:0> 所指示的可用空间量时， SQI 控制阈值中断置为有效。

© 2015-2016 Microchip Technology Inc.

寄存器 46-22： SQI1INTSIGEN：SQI 中断信号使能寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	—	—	DMAEISE	PKT COMPISE	BD DONEISE	CON THRISE
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	CON EMPTYISE	CON FULLISE	RX THRISE	RX FULLISE	RX EMPTYISE	TX THRISE	TX FULLISE	TX EMPTYISE

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-12 未实现：读为 0

bit 11 **DMAEISE**：DMA 总线错误中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 10 **PKTCOMPISE**：DMA 缓冲区描述符数据包完成中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 9 **BDDONEISE**：DMA 缓冲区描述符完成中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 8 **CONTHRISE**：控制缓冲区阈值中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 7 **CONEMPTYISE**：控制缓冲区空中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 6 **CONFULLISE**：控制缓冲区满中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 5 **RXTHRISE**：接收缓冲区阈值中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 4 **RXFULLISE**：接收缓冲区满中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 3 **RXEMPTYISE**：接收缓冲区空中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 2 **TXTHRISE**：发送缓冲区阈值中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 1 **TXFULLISE**：发送缓冲区满中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

bit 0 **TXEMPTYISE**：发送缓冲区空中断信号使能位
1 = 使能中断信号
0 = 禁止中断信号

寄存器 46-23： SQI1TAPCON：SQI 节拍控制寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	DDRCLKINDLY<5:0>					
23:16	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	SDRDATINDLY<3:0>				DDRDATINDLY<3:0>			
15:8	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	SDRCLKINDLY<5:0>					
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	DATAOUTDLY<3:0>				CLKOUTDLY<3:0>			

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-30 **未实现：**读为 0

bit 29-24 **DDRCLKINDLY<5:0>：**DDR 模式下的 SQI 时钟输入延时位

这些位用于在 DDR 模式下对传入数据进行采样时，在 SQI 时钟输入上增加小数延时。

111111 = 在时钟输入上增加 64 个节拍
111110 = 在时钟输入上增加 63 个节拍
•
•
•
000001 = 在时钟输入上增加 2 个节拍
000000 = 在时钟输入上增加 1 个节拍

bit 23-20 **SDRDATINDLY<3:0>：**SDR 模式下的 SQI 数据输入延时位

这些位用于在 SDR 模式下向闪存写入数据时，在 SQI 数据输入上增加小数延时。

1111 = 在数据输入上增加 16 个节拍
1110 = 在数据输入上增加 15 个节拍
•
•
•
0001 = 在数据输入上增加 2 个节拍
0000 = 在数据输入上增加 1 个节拍

bit 19-16 **DDRDATINDLY<3:0>：**DDR 模式下的 SQI 数据输出延时位

这些位用于在 DDR 模式下向闪存写入数据时，在 SQI 数据输出上增加小数延时。

1111 = 在数据输入上增加 16 个节拍
1110 = 在数据输入上增加 15 个节拍
•
•
•
0001 = 在数据输入上增加 2 个节拍
0000 = 在数据输入上增加 1 个节拍

bit 15-14 **未实现：**读为 0

注： 该寄存器不在所有器件上均可用。请参见具体器件手册中的 **“SQI”**章节以确定可用性。

© 2015-2016 Microchip Technology Inc.

寄存器 46-23： SQI1TAPCON：SQI 节拍控制寄存器 （续）

bit 13-8 **SDRCLKINDLY<5:0>**：SDR 模式下的 SQI 时钟输入延时位

这些位用于在 DDR 模式下对传入数据进行采样时，在 SQI 时钟输入上增加小数延时。

`111111` = 在时钟输入上增加 64 个节拍
`111110` = 在时钟输入上增加 63 个节拍
•
•
•
`000001` = 在时钟输入上增加 2 个节拍
`000000` = 在时钟输入上增加 1 个节拍

bit 7-4 **DATAOUTDLY<3:0>**：SQI 数据输出延时位

这些位用于在所有工作模式下向闪存写入数据时，在 SQI 数据输出上增加小数延时。

`1111` = 在数据输出上增加 16 个节拍
`1110` = 在数据输出上增加 15 个节拍
•
•
•
`0001` = 在数据输出上增加 2 个节拍
`0000` = 在数据输出上增加 1 个节拍

bit 3-0 **CLKOUTDLY<3:0>**：SQI 时钟输出延时位

这些位用于在所有工作模式下向闪存写入数据时，在 SQI 时钟输出上增加小数延时。

`1111` = 在时钟输出上增加 16 个节拍
`1110` = 在时钟输出上增加 15 个节拍
•
•
•
`0001` = 在时钟输出上增加 2 个节拍
`0000` = 在时钟输出上增加 1 个节拍

注：	该寄存器不在所有器件上均可用。请参见具体器件手册中的 **“SQI”**章节以确定可用性。

寄存器 46-24： SQI1MEMSTAT：SQI 存储器状态控制寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	—	STATPOS	STATTYPE<1:0>		STATBYTES<1:0>	
15:8	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	STATCMD<15:8>							
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	STATCMD<7:0>							

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-21 **未实现：**读为 0

bit 20 **STATPOS：**闪存中的状态位位置位

指示 BUSY 位在闪存状态寄存器中的位置。增加该位是为了支持所有闪存类型 （BUSY 位位于 bit 0 和 bit 7）。
1 = BUSY 位是状态寄存器中的 bit 7
0 = BUSY 位是状态寄存器中的 bit 0

bit 19-18 **STATTYPE<1:0>：**状态命令通道模式位

11 = 保留
10 = 以四通道模式执行状态命令和读操作
01 = 以双通道模式执行状态命令和读操作
00 = 以单通道模式执行状态命令和读操作

bit 17-16 **STATBYTES<1:0>：**状态字节数位

11 = 保留
10 = 状态命令为 2 字节长
01 = 状态命令为 1 字节长
00 = 保留

bit 15-0 **STATCMD<15:0>：**状态命令位

状态检查命令会被写入这些位

注： 该寄存器并非在所有器件上均可用。请参见具体器件手册中的 **“SQI”**章节以确定可用性。

© 2015-2016 Microchip Technology Inc.

寄存器 46-25： SQI1XCON3：SQI XIP 控制寄存器 3

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	—	INIT1SCHECK	INIT1COUNT<1:0>		INIT1TYPE<1:0>	
23:16	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	INIT1CMD3<7:0>							
15:8	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	INIT1CMD2<7:0>							
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	INIT1CMD1<7:0>							

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-29 **未实现：**读为 0

bit 28 **INIT1SCHECK：**闪存初始化 1 命令状态检查位
1 = 执行 INIT1 命令后检查状态
0 = 不检查状态

bit 27-26 **INIT1COUNT<1:0>：**闪存初始化 1 命令计数位
11 = INIT1CMD1、 INIT1CMD2 和 INIT1CMD3 已发送
10 = INIT1CMD1 和 INIT1CMD2 已发送，但 INIT1CMD3 仍在等待
01 = INIT1CMD1 已发送，但 INIT1CMD2 和 INIT1CMD3 仍在等待
00 = 未发送任何命令

bit 25-24 **INIT1TYPE<1:0>：**闪存初始化 1 命令类型位
11 = 保留
10 = 以四通道模式发送 INIT1 命令
01 = 以双通道模式发送 INIT1 命令
00 = 以单通道模式发送 INIT1 命令

bit 23-16 **INIT1CMD3<7:0>：**闪存初始化命令 3 位
闪存初始化的第三个命令。

bit 15-8 **INIT1CMD2<7:0>：**闪存初始化命令 2 位
闪存初始化的第二个命令。

bit 7-0 **INIT1CMD1<7:0>：**闪存初始化命令 1 位
闪存初始化的第一个命令。

注 1：一些闪存器件在写 / 读操作之前需要写使能和扇区取消保护命令，该寄存器对于使用这些闪存类型 （仅适用于 XIP 模式）很有用。
2：该寄存器并非在所有器件上均可用。请参见具体器件手册中的 **“SQI”**章节以确定可用性。

寄存器 46-26： SQI1XCON4：SQI XIP 控制寄存器 4

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	—	INIT2SCHECK	INIT2COUNT<1:0>		INIT2TYPE<1:0>	
23:16	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	INIT2CMD3<7:0>							
15:8	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	INIT2CMD2<7:0>							
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	INIT2CMD1<7:0>							

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-29 **未实现：**读为 0

bit 28 **INIT2SCHECK：**闪存初始化 2 命令状态检查位
1 = 执行 INIT2 命令后检查状态
0 = 不检查状态

bit 27-26 **INIT2COUNT<1:0>：**闪存初始化 2 命令计数位
11 = INIT2CMD1、 INIT2CMD2 和 INIT2CMD3 已发送
10 = INIT2CMD1 和 INIT2CMD2 已发送，但 INIT2CMD3 仍在等待
01 = INIT2CMD1 已发送，但 INIT2CMD2 和 INIT2CMD3 仍在等待
00 = 未发送任何命令

bit 25-24 **INIT2TYPE<1:0>：**闪存初始化 2 命令类型位
11 = 保留
10 = 以四通道模式发送 INIT2 命令
01 = 以双通道模式发送 INIT2 命令
00 = 以单通道模式发送 INIT2 命令

bit 23-16 **INIT2CMD3<7:0>：**闪存初始化命令 3 位
闪存初始化的第三个命令。

bit 15-8 **INIT2CMD2<7:0>：**闪存初始化命令 2 位
闪存初始化的第二个命令。

bit 7-0 **INIT2CMD1<7:0>：**闪存初始化命令 1 位
闪存初始化的第一个命令。

注 1：一些闪存器件在写 / 读操作之前需要写使能和扇区取消保护命令，该寄存器对于使用这些闪存类型 （仅适用于 XIP 模式）很有用。
2：该寄存器不在所有器件上均可用。请参见具体器件手册中的 **“SQI”**章节以确定可用性。

© 2015-2016 Microchip Technology Inc.

46.5 SQI 工作原理

> **注：** 本节介绍的所有特性并非在所有器件上都提供。要确定可用性，请参见具体器件的数据手册。

正如第 46.3 节 “功能模块说明”所提到的， SQI 模块主要用于与串行闪存器件进行通信。串行闪存器件通过一组命令序列来支持擦除、读取和写入等操作，这些命令序列是由主机控制器 （此例中为 SQI）发出的。 SQI 模块通过以下主要接口功能来帮助实现这些命令序列：

- 单通道、双通道或四通道模式
- 单倍数据速率 （SDR）和双倍数据速率 （DDR）速度
- SPI 模式 0 或模式 3
- DMA、 PIO 或 XIP 传输模式
- 闪存状态检查
- 高接口速度下的节拍延时

46.5.1 单通道、双通道或四通道模式

通道模式 （单通道 / 双通道 / 四通道），顾名思义，会将接口设置为使用单个 （SQID0）、两个 （SQID0 和 SQID1）或四个 （SQID0-SQID3）数据通道来执行事务。大多数串行闪存器件都提供了专门用于在特定通道模式下执行事务的命令 （例如，对于 SST26VF 系列器件， JEDEC-ID 用于在单通道模式下读取器件 ID， QJID 用于在四通道模式下读取相同的器件 ID）。

46.5.2 单倍数据速率 （SDR）和双倍数据速率 （DDR）速度

在 SDR 模式下，只有在时钟的上升沿才会发生数据事务，而在 DDR 模式下，在时钟的上升和下降沿都会发生数据事务，从而提供双倍的吞吐率。一些串行闪存器件支持专门针对 DDR 模式的命令 （例如，对于支持 DDR 模式的 Spansion 存储器， 4DDRQIOR 命令用于在 DDR 模式下使用四个 I/O 来读取闪存）。

图 46-2 和图 46-3 分别显示了 SDR 模式和 DDR 模式下的高速读四通道序列。

图 46-2： SDR 模式下的高速读四通道序列

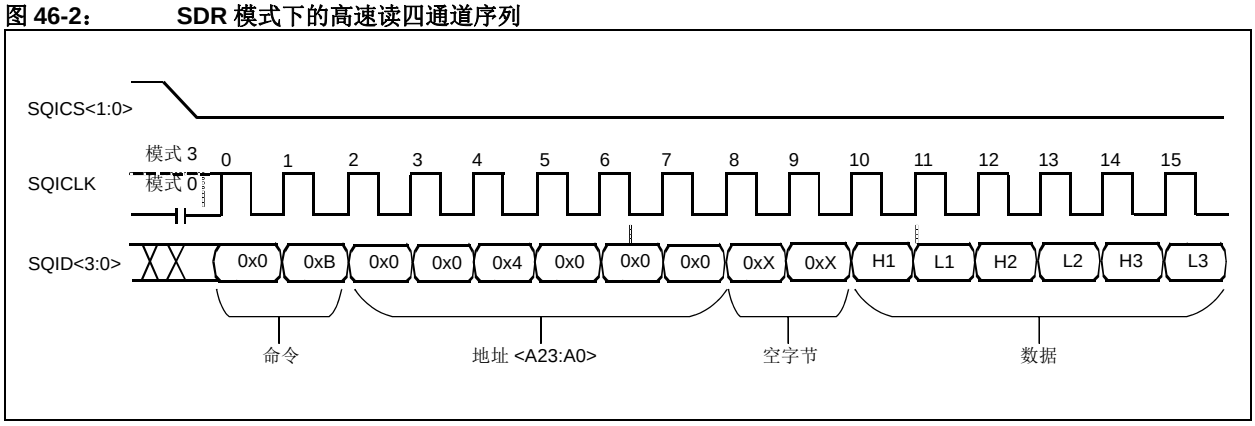
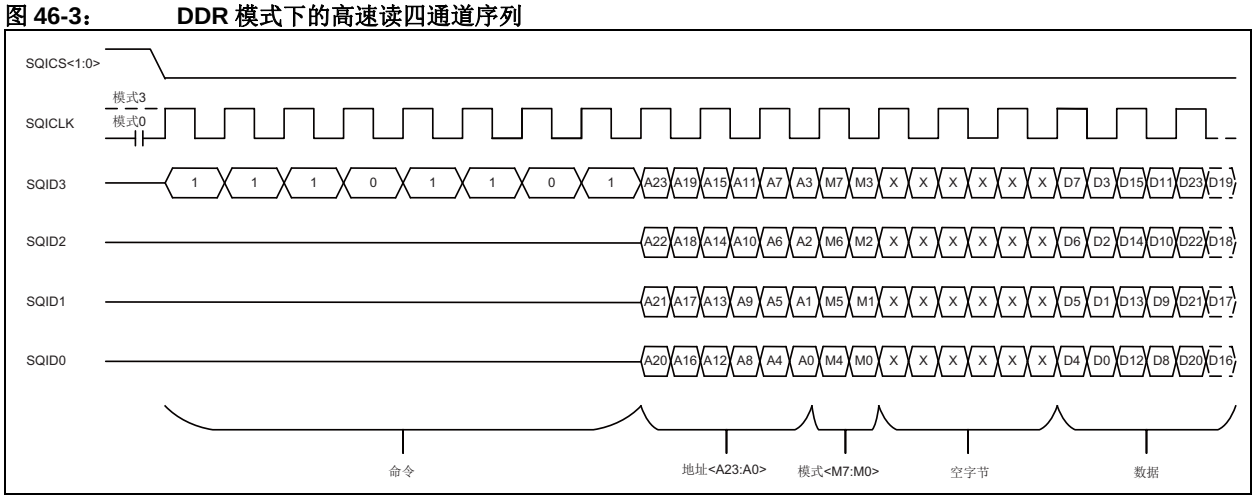


图 46-3： DDR 模式下的高速读四通道序列



46.5.3 SPI 模式 0 或模式 3

SQI 模块支持两种最主要的 SPI 数据流模式，即模式 0 和模式 3，它们由 CPOL 位（SQI1CFG<4>）和 CPHA 位 （SQI1CFG<3>）控制。更多详细信息，请参见**第 46.7 节 “SQI 数据流模式”**。

46.5.4 DMA、 PIO 或 XIP 传输模式

SQI 模块可在 3 种传输模式下工作：DMA、 PIO 和 XIP。关于这些传输模式的更多信息，请参见**第 46.6 节 “SQI 传输模式”**。

46.5.5 闪存状态检查

SQI 模块支持在 DMA、PIO 和 XIP 模式下进行基于硬件的闪存状态检查，从而降低软件的负担。状态检查选项是用户可配置的，它通过自动读取闪存状态寄存器并检查 RDY/BUSY 状态标志来检查闪存的状态。如果某个特定闪存命令 （即，编程或擦除类型的操作）需要状态检查，用户可以使用该功能，并且在使能该功能时，只有对当前命令的状态检查返回 RDY 状态时， SQI 模块才会执行队列中的下一个命令。

在 DMA 和 PIO 模式下，SQI 模块使用 SCHECK 位（BD_CTRL<27>）（DMA 模式）和 DDRCMD 位 （SQI1CON<24>）（PIO 模式）配合 SQI1MEMSTAT 寄存器来处理闪存状态检查操作。

在 XIP 模式下， INIT1SCHECK （SQI1XCON3<28>）和 INIT2SCHECK （SQI1XCON4<28>）位配合相同寄存器中的其他命令来帮助进行闪存状态检查操作。

46.5.6 高接口速度下的节拍延时

SQI 模块提供了节拍控制寄存器 SQI1TAPCON，它可以用于调整 SQICLK 和 SQID0-SQID3 信号之间的时序，以补偿控制更高速度下的建立和保持时间的数据延时。每个节拍都会在信号上增加一定的延时，该延时可以用于控制时钟和数据关系，并且在某些情况下，可以用于补偿 PCB 走线延时。关于每个节拍元件增加的确切延时，请参见具体器件数据手册中的 **“电气特性”** 章节。

注：	默认情况下，SQI1TAPCON 寄存器设置为以最佳接口速度工作，无需用户编程。但是，对控制应用的 SQICLK 和 SQIDx 引脚感兴趣的高级用户可以使用该功能。

© 2015-2016 Microchip Technology Inc.

46.6 SQI 传输模式

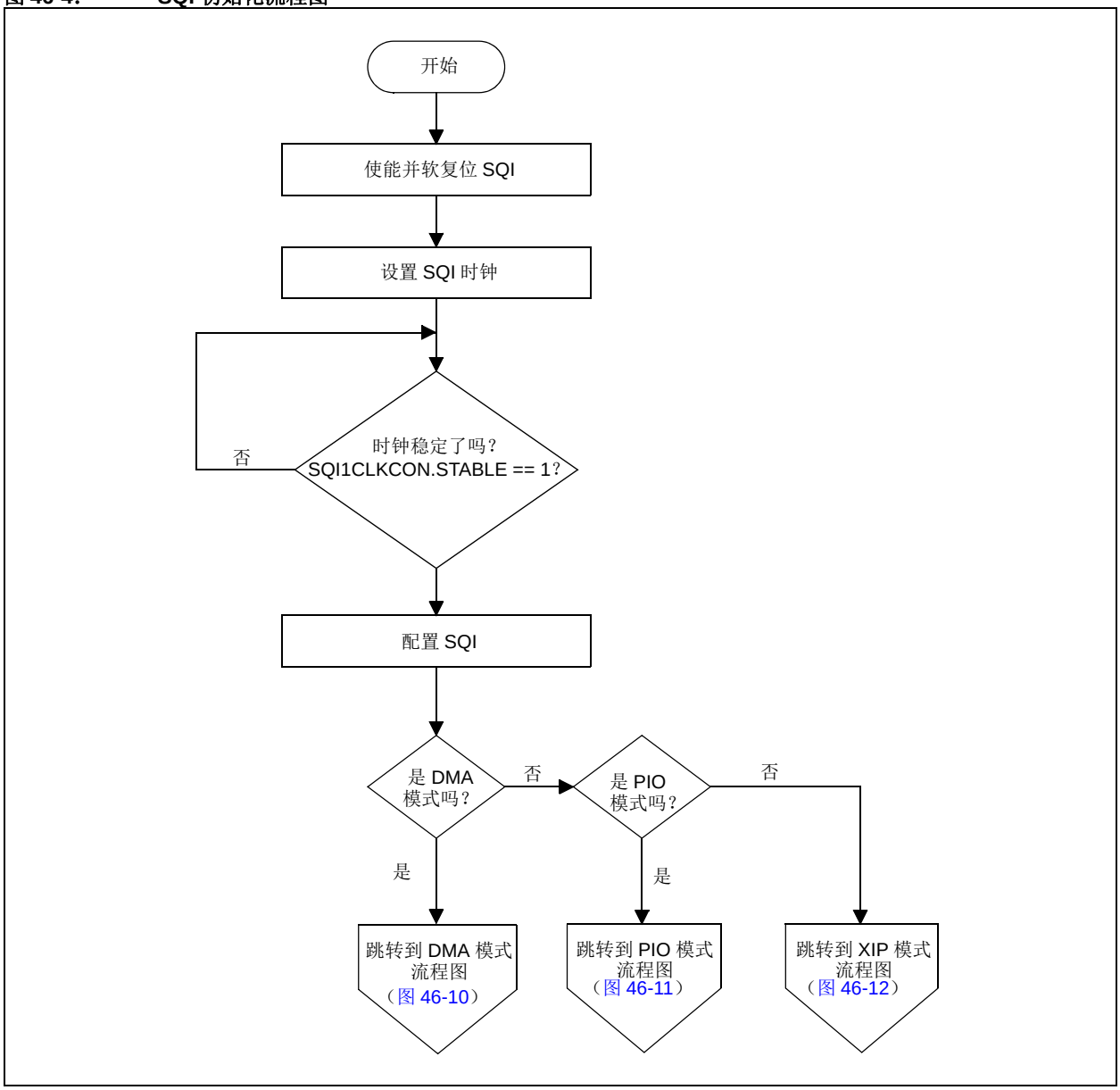
> **注：** 对于具有 L1 高速缓存的器件，为了避免高速缓存一致性问题，必须仅通过 KSEG1 段访问本节中介绍的所有 SQI 缓冲区。

SQI 模块可在 3 种传输模式下工作：DMA、 PIO 和 XIP。如前面所提到， DMA 和 PIO 模式通常用于传输数据，而 XIP 模式用于从连接的串行闪存空间中执行代码。DMA 模式使用内部 DMA 引擎和链表类型的结构在源和目标存储空间之间传输数据，使它变得更加自动化，从而减少软件开销和 CPU 干预。 DMA 模式可以视为一种高吞吐率的数据传输模式。在 PIO 模式下， CPU 可以借助状态和中断标志，通过 SQI 发送数据和接收数据寄存器访问连接的串行存储器件的内容。

每种传输模式都可以对事务使用任意数据流模式 （模式 0 和模式 3）。更多详细信息，请参见 **第 46.7 节 “SQI 数据流模式”**。

在初始化任何传输模式之前，需要先适当地初始化 SQI。图 46-4 显示了 SQI 初始化流程图。

图 46-4： SQI 初始化流程图



例 46-1 和例 46-2 提供了初始化代码示例。

例 46-1： SQI 初始化代码

```
{
   CFGCONbits.TROEN=0;        // Disable trace outputs (SQI pins share trace)

   // REFCLKO2 is assumed to be SQI base clock
   If (!REFO2CONbits.ACTIVE)  // Check if REFCLKO2 divider circuit is active
   {
      REFO2CONbits.RODIV=1;           // Set the divider to 1 (SYSCLK/2)
      REFO2CONbits.ON=1;              // Turn on the divider circuit
      while (REFO2CONbits.DIVSWEN);   // Wait for divide to occur
      REFO2CONbits.OE=1;              // Output enable
    }

   SQI1CFG = 0x80010000;              // Enable and reset SQI

   SQI1CFG = 0x82209019;              // Configure SQI

    SQI1CLKCON |= (0x01 << 8);        // Set divider to 1 (TBC/2)

    SQI1CLKCON = 0x00000001;          // Enable clock circuit

    while (!SQI1CLKCONbits.STABLE)    // Wait for clock to be stable
}
```

例 46-2： 串行闪存初始化代码 （PIO 模式）

```
// Flash Commands
#define SST26VF_ERASE               0xC7
#define SST26VF_EQIO                0x38
#define SST26VF_WEN                 0x06
#define SST26VF_NOP                 0

{
    uint32_t blockProtectLoop;

    SQI1THR = 0x00000100;      // Set control buffer threshold to 1 word
    SQI1CMDTHR = 0x00000404;   // Set SQI TX/RX command threshold to 4 bytes
    SQI1INTTHR = 0x00000404;   // Set SQI TX/RX interrupt threshold to 4 bytes

    // Set up control buffer to set SQI Flash in quad lane mode and send
    // erase the flash command
    SQI1CON = 0x00510001;      // NOP (single lane)
    SQI1CON = 0x00510001;      // 1-byte EQIO (single lane)
    SQI1CON = 0x00590001;      // 1 byte for enable flash write (quad lane)
    SQI1CON = 0x00590001;      // 1 byte for erase (quad lane)

    // Write to transmit buffer
    SQI1TXBUF = SST26VF_ERASE << 24 |
                SST26VF_WEN << 16 |
                SST26VF_EQIO << 8 |
                SST26VF_NOP;
    // Wait for 38 ms for erase through a timer delay loop

    SQI1CON = 0x00590001;  // NOP (quad lane)
    SQI1CON = 0x00590001;  // NOP (quad lane)
    SQI1CON = 0x00590001;  // WREN (quad lane)
    SQI1CON = 0x00190001;  // 1 byte for block unprotect command (quad lane)
    SQI1CON = 0x0019000C;  // 12 bytes for unprotect bytes

    // Write to transmit buffer
    SQI1TXBUF = SST26VF_BLKUP << 24 |
                SST26VF_WEN << 16 |
                SST26VF_NOP << 8 |
                SST26VF_NOP;

    SQI1TXBUF = 0x00000000;
    SQI1TXBUF = 0x00000000;
    SQI1TXBUF = 0x00000000;
}
```

注： 该代码序列适用于 SST26VF032 器件。每款闪存器件可能需要自己的初始化代码序列。

© 2015-2016 Microchip Technology Inc.

46.6.1 DMA 模式

DMA 模式是一种吞吐率更高的数据传输模式，在该模式下， SQI DMA 引擎通过使用预定义的缓冲区描述符进行数据传输来减轻主机处理器的负载。每个缓冲区描述符可以处理最多 64 KB 的数据，可以将多个描述符链接在一起来支持更大量的数据传输。图 46-9 给出了一个示例。

46.6.1.1 SQI 缓冲区描述符

缓冲区描述符是 SQI DMA 工作模式的一部分。除了**第 46.4 节“控制寄存器”**中介绍的控制寄存器之外， SQI 模块还包含 4 个字（如表 46-2 所示），用于处理 DMA 模式下的数据事务。这 4 个字统称为缓冲区描述符 （Buffer Descriptor， BD），属于发送和接收结构的一部分。在单独使用时，一个缓冲区描述符用于描述主机存储器内数据等待发送或接收的某个区域。主机软件需要基于缓冲区大小创建单个缓冲区描述符或缓冲区描述符的链表，并将它们放入系统存储器中。主机软件使用 SQI 缓冲区描述符基址寄存器 （SQI1BDBASEADD）来指向链表的第一个 BD。从此处开始，每个 BD 使用 BD_NXTPTR 字指向下一个描述符。缓冲区描述符可以安排为链式或环式，如图 46-9 所示。

注：	如果没有缓冲区描述符可用于发送或接收， DMA 引擎将进入空闲模式。

- BD_CTRL—— 缓冲区描述符控制字 （见图 46-5）

  该寄存器包含用于处理缓冲区描述符的控制位。用户应用程序应在进入 DMA 模式之前设定该寄存器。

- BD_STAT—— 缓冲区描述符状态字 （见图 46-6）

  该寄存器是保留的。可以通过 SQI1INTSTAT、 SQI1BDSTAT、 SQI1BDTXDSTAT 和 SQI1BDRXDSTAT 寄存器监视 DMA 状态。

- BD_BUFADDR—— 缓冲区描述符当前缓冲区地址字 （见图 46-7）

  该寄存器包含指向当前缓冲单元的地址指针。在进行发送时，该寄存器中的该地址将被解释为源地址；在进行接收时，该寄存器中的该地址将变为目标地址。

- BD_NXTPTR—— 缓冲区描述符下一个缓冲区描述符地址字 （见图 46-8）

  该寄存器包含指向下一个缓冲区描述符的地址指针。

表 46-2： SQI DMA 缓冲区描述符

名称	范围	Bit 31/2315/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
BD_CTRL	31:24	DESCEN	DEASSERT	SQICS<1:0>		SCHECK	—	LSBF	—
	23:16	MODE<1:0>		—	DIR	LASTBD	LASTPKT	PKTINTEN	BDDONE INTEN
	15:8	—	—	—	—	—	—	—	BUFLEN<8>
	7:0	BUFLEN<7:0>							
BD_STAT	31:24	—	—	—	—	—	—	—	—
	23:16	—	—	—	—	—	—	—	—
	15:8	—	—	—	—	—	—	—	—
	7:0	—	—	—	—	—	—	—	—
BD_BUFADDR	31:24	BUFADDR<31:24>							
	23:16	BUFADDR<23:16>							
	15:8	BUFADDR<15:8>							
	7:0	BUFADDR<7:0>							
BD_NXTPTR	31:24	NXTBDADDR<31:24>							
	23:16	NXTBDADDR<23:16>							
	15:8	NXTBDADDR<15:8>							
	7:0	NXTBDADDR<7:0>							

注： DMA 缓冲区描述符应由 CPU 通过一个非高速缓存的虚拟地址进行初始化。该缓冲区描述符的内容应仅包含物理地址 （见图 46-4），因为 SQI 模块不能进行虚拟寻址。

图 46-5： BD_CTRL （缓冲区描述符控制字）的格式

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31-24	DESCEN	DEASSERT	SQICS<1:0>		SCHECK(4)	—	LSBF	—
23-16	MODE<1:0>		—	DIR	LASTBD(1)	LASTPKT	PKTINTEN(2)	BDDONE INTIEN(2)
15-8	—	—	—	—	—	—	—	BUFLEN<8>
7-0	BUFLEN<7:0>(3)							

bit 31 **DESCEN：**缓冲区描述符使能
1 = 描述符由硬件拥有。处理 BD 后，该位由硬件复位为 0。
0 = 描述符由软件拥有

bit 30 **DEASSERT：**片选有效
1 = 在发送或接收指定字节数后片选置为无效
0 = 在发送或接收指定字节数后片选不置为无效

bit 29-28 **SQICS<1:0>：**SQI 片选
11 = 保留
10 = 保留
01 = 选择 SQICS1 上的器件
00 = 选择 SQICS0 上的器件

bit 27 **未实现：**读为 0

bit 26 **SCHECK：**闪存状态检查
1 = 检查闪存状态
0 = 不检查闪存状态

bit 25 **LSBF：**数据格式
1 = 先发送或接收 LSB
0 = 先发送或接收 MSB

bit 24 **未实现：**读为 0

bit 23-22 **MODE<1:0>：**指示通道模式
11 = 保留
10 = 四通道模式
01 = 双通道模式
00 = 单通道模式

bit 21 **未实现：**读为 0

bit 20 **DIR：**数据方向
1 = 数据从内部缓冲区传输到主机指定的存储单元
0 = 数据从主机指定的存储单元传输到内部缓冲区

bit 19 **LASTBD：**最后一个缓冲区描述符 (1)
1 = 缓冲区描述符链中的最后一个描述符
0 = 不是最后一个描述符

bit 18 **LASTPKT：**正在处理缓冲区描述符中的最后一个数据包
该位与 LASTBD 同时置 1，用于触发数据包完成中断 （PKTCOMPIFS）
1 = 指示数据集的最后一个数据包
0 = 不是最后一个数据包

bit 17 **PKTINTEN：**数据包中断允许 (2)
1 = 允许数据包中断
0 = 不允许数据包中断

bit 16 **BDDONEINTIEN：**缓冲区描述符完成中断允许 (2)
1 = 已完成缓冲区描述符处理
0 = 缓冲区描述符处理正在进行

bit 15-9 **未实现：**读为 0

bit 8-0 **BUFLEN<8:0>：**传输缓冲区长度 （以字节为单位） (3)
该字段包含传输缓冲区的长度，并随着传输的进行而更新。

注 1： 当该位设置为 1 时， DMA 引擎会忽略 BD_NXTPTR 中的值。
2： 为了标记数据包完成中断 （PKTCOMPIF）和缓冲区描述符完成中断 （BDDONEIF）， BD_CTRL 字中的 PKTIEN 和 BDDONEIEN 应与 SQI1INTEN 寄存器中的相应位 （PKTCOMPIE 和 BDDONEIE）同时置 1。
3： 单个缓冲区描述符可以引用的最大数据量为 256 字节 （$2^{BUFFLEN-1}$ 字节）。
4： 该字段并非在所有器件上均可用。请参见具体器件手册中的 **“SQI”** 章节以确定可用性。

© 2015-2016 Microchip Technology Inc.

图 46-6： BD_STAT （缓冲区描述符状态字）的格式

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31-24	—	—	—	—	—	—	—	—
23-16	—	—	—	—	—	—	—	—
15-8	—	—	—	—	—	—	—	—
7-0	—	—	—	—	—	—	—	—

bit 31 **未实现：**读为 0

图 46-7： BD_BUFADDR （缓冲区描述符当前缓冲区地址字）的格式

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31-24	BUFADDR<31:24>							
23-16	BUFADDR<23:16>							
15-8	BUFADDR<15:8>							
7-0	BUFADDR<7:0>							

bit 31 **BUFADDR<31:0>：**发送 / 接收缓冲区地址
该字段包含缓冲区在系统存储器中的地址。 BD_CTRL 中的 DIR 位指示它是发送缓冲区还是接收缓冲区。

图 46-8： BD_NXTPTR （缓冲区描述符下一个缓冲区描述符地址字）的格式

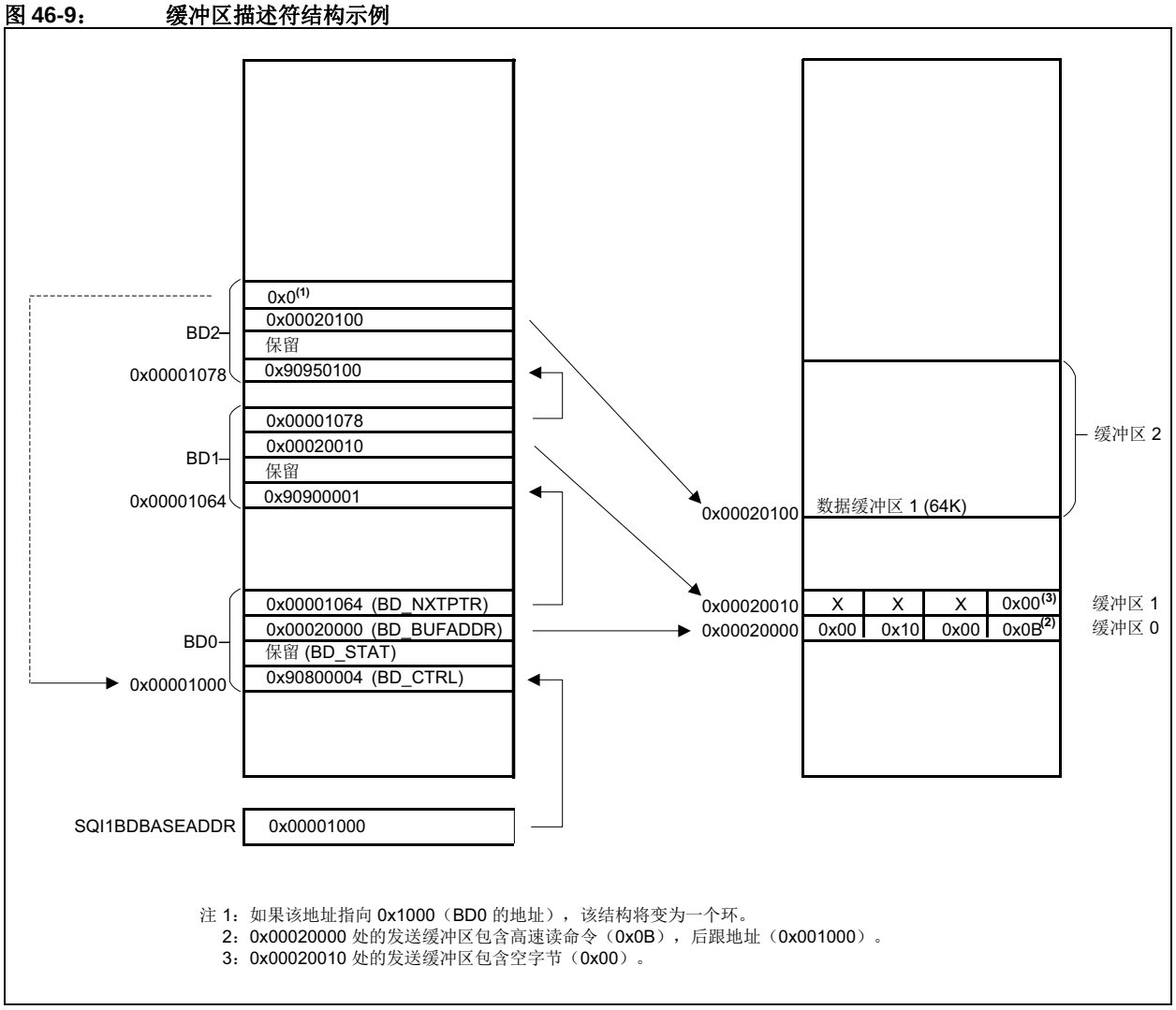
位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31-24	NXTBDADDR<31:24>							
23-16	NXTBDADDR<23:16>							
15-8	NXTBDADDR<15:8>							
7-0	NXTBDADDR<7:0>							

bit 31 **NXTBDADDR<31:0>：**下一个缓冲区描述符地址

如图所示，图 46-9 中提供了一个缓冲区描述符链作为示例，说明如何从以四通道模式连接到 SQICS0 信号的串行闪存器件中读取（高速）256 字节的数据。在该示例中，BD0 和 BD1 配置为发送缓冲区描述符，BD2 配置为接收缓冲区描述符。BD0 指向的位于存储器中的缓冲区空间（0x0002000）应预先装入 4 个字节（0x0B 命令和 0x001000 地址）。BD1 指向的位于存储器中的缓冲区空间（0x00020004）应预先装入 1 个字节（0x00 空字节）。

当 DMA 过程完成时，缓冲区 2（0x00020100）将包含从串行闪存器件中读取的数据。要更好地了解每个描述符的缓冲区描述符控制值，请参见图 46-5。更多闪存指令，请参见**第 46.8 节 “闪存指令和序列图快速参考”**。

图 46-9：　缓冲区描述符结构示例

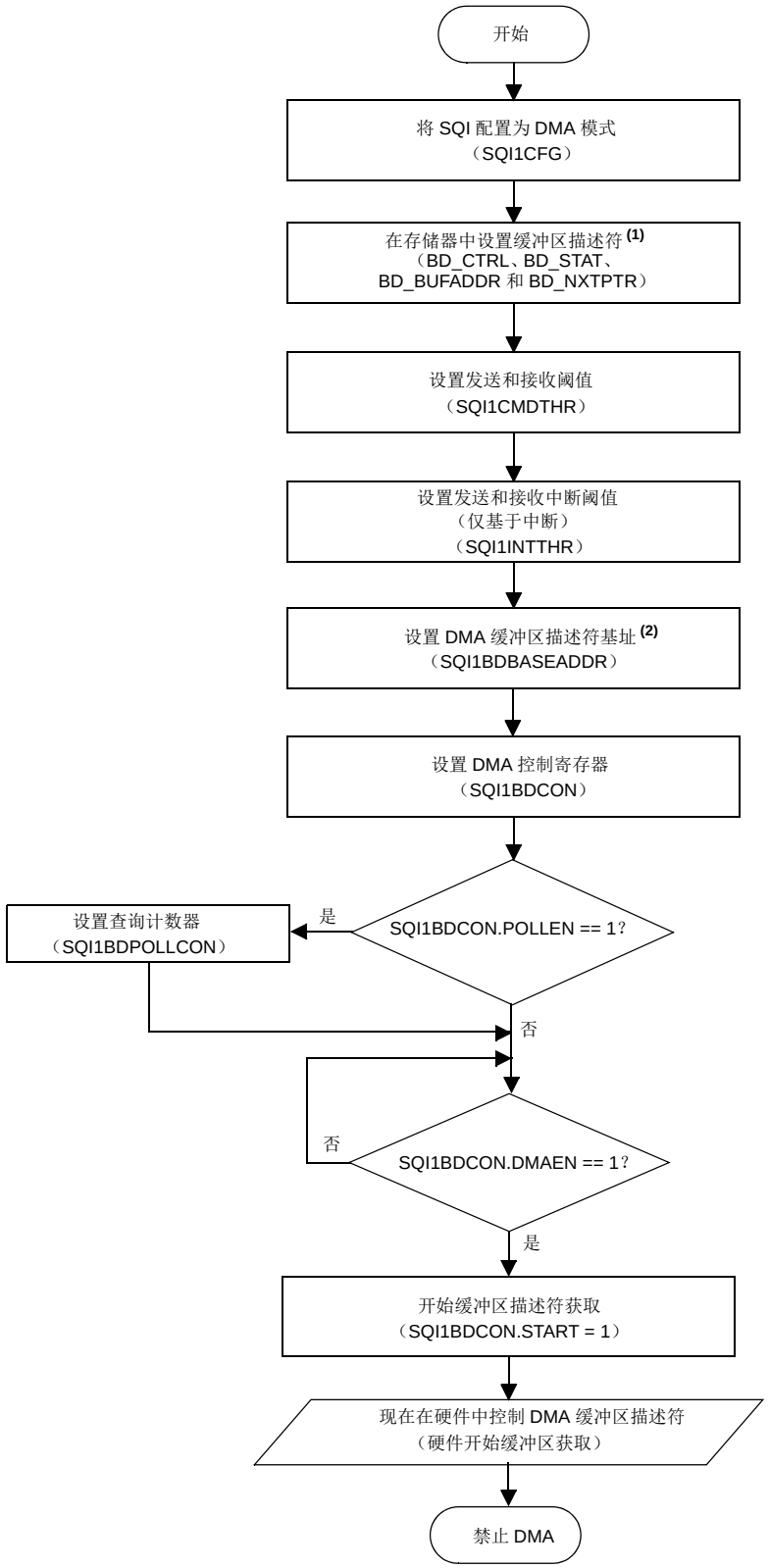


注 1：如果该地址指向 0x1000（BD0 的地址），该结构将变为一个环。
2：0x00020000 处的发送缓冲区包含高速读命令（0x0B），后跟地址（0x001000）。
3：0x00020010 处的发送缓冲区包含空字节（0x00）。

© 2015-2016 Microchip Technology Inc.

图 46-10 给出了 DMA 模式流程图。

图 46-10： DMA 模式流程图



注 1： 每个缓冲区描述符均包含 4 个需要设置的字 （BD_CTRL、 BD_STAT、BD_BUFADDR 和 BD_NXTPTR）。

2： 该寄存器指向第一个缓冲区描述符的 BD_CTRL 字的地址。

例 46-3 提供了配置 DMA 模式的代码。

例 46-3： DMA 模式配置代码

```
// Assumptions: Flash is already written; Example code is polling based; Best throughput is
// achieved in interrupt-based code.
// Flash commands
#define SST26VF_FAST_READ             0x0B

#define BD_BUFFER1_ADDR               0xA0010000
#define BD_BUFFER2_ADDR               0xA0010010
#define BD_BUFFER1_PA_ADDR            0x00010000
#define BD_BUFFER2_PA_ADDR            0x00010010

#define FLASH_PAGE_ADDR               0x00001000

#define WRITE_BUF_ADDR                0xA0060000
#define PIC32_KVA0_TO_KVA1_VAR(v)     (*(typeof(v)*)((unsigned long)&(v) | 0x20000000u))
#define PIC32_KVA0_TO_KVA1_PTR(v)     ((typeof(v)*)((unsigned long)(v) | 0x20000000u))
#define PIC32_UNCACHED_VAR(v)         PIC32_KVA0_TO_KVA1_VAR(v)
#define PIC32_UNCACHED_PTR(v)         PIC32_KVA0_TO_KVA1_PTR(v)

typedef struct
{
    unsigned int BDCon;               // Buffer Descriptor Control Word
    unsigned int BDStat;              // Buffer Descriptor Status Word - reserved
    unsigned int *BDAddr;             // Buffer Address
    struct sqiDMADesc *nextBDAddr;    // Next Buffer Descriptor Address Pointer
} sqiDMADesc;

{
    sqiDMADesc pSqiDMADesc1;
    sqiDMADesc pSqiDMADesc2;
    sqiDMADesc pSqiDMADesc3;
    uint32_t checkLoop;
    uint8_t *readBufInByte = (uint8_t *) BD_BUFFER2_ADDR;
    uint8_t * writeBuf = (uint8_t *) WRITE_BUF_ADDR;
    unsigned int *buf1VAAddr = (unsigned int *) BD_BUFFER1_ADDR;
    unsigned int *buf1PAAddr = (unsigned int *) BD_BUFFER1_PA_ADDR;
    unsigned int *buf2PAAddr = (unsigned int *) BD_BUFFER2_PA_ADDR;
    uint8_t tempAddress1, tempAddress2, tempAddress3;
    uint32_t errCount = 1;

    // Address manipulation
    tempAddress1 = (uint8_t) (address >> 16);
    tempAddress2 = (uint8_t) (address >> 8);
    tempAddress3 = (uint8_t) address;
    address = tempAddress1 | tempAddress2 << 8 | tempAddress3 << 16;

    // Initialize data in Buffer1 (transmit buffer)
    *buf1VAAddr++ = address << 8 | SST26VF_FAST_READ;
    *buf1VAAddr = 0x00000000;

    SQI1CFG = 0x8220901A;                 // Configure SQI for DMA mode

    // Set up buffer descriptors in memory (SRAM)
    SQI1INTENbits.BDDONE = 1;             //Enable BDDONE interrupt (masked)

    // Set up Buffer Descriptors in Memory
    //BD1
    PIC32_UNCACHED_VAR(pSqiDMADesc1.BDCon) = 0x90800004;
    PIC32_UNCACHED_VAR(pSqiDMADesc1.BDStat) = 0;
    PIC32_UNCACHED_VAR(pSqiDMADesc1.BDAddr) = (unsigned int*) buf1PAAddr;
    PIC32_UNCACHED_VAR(pSqiDMADesc1.nextBDAddr) = (struct sqiDMADesc *)KVA_TO_PA(&pSqiDMADesc2);

    //BD2
    PIC32_UNCACHED_VAR(pSqiDMADesc2.BDCon) = 0x90900001;
    PIC32_UNCACHED_VAR(pSqiDMADesc2.BDStat) = 0;
    PIC32_UNCACHED_VAR(pSqiDMADesc2.BDAddr) = (unsigned int*) buf1PAAddr+4;
    PIC32_UNCACHED_VAR(pSqiDMADesc2.nextBDAddr) = (struct sqiDMADesc *)KVA_TO_PA(&pSqiDMADesc3);

    //BD2
    PIC32_UNCACHED_VAR(pSqiDMADesc3.BDCon) = 0x90950100;
    PIC32_UNCACHED_VAR(pSqiDMADesc3.BDStat) = 0;
    PIC32_UNCACHED_VAR(pSqiDMADesc3.BDAddr) = (unsigned int*) buf2PAAddr;
    PIC32_UNCACHED_VAR(pSqiDMADesc3.nextBDAddr) = 0;

    SQI1CMDTHR = 0x00000418;              // Set up command thresholds (4, 24 bytes)
```


© 2015-2016 Microchip Technology Inc.

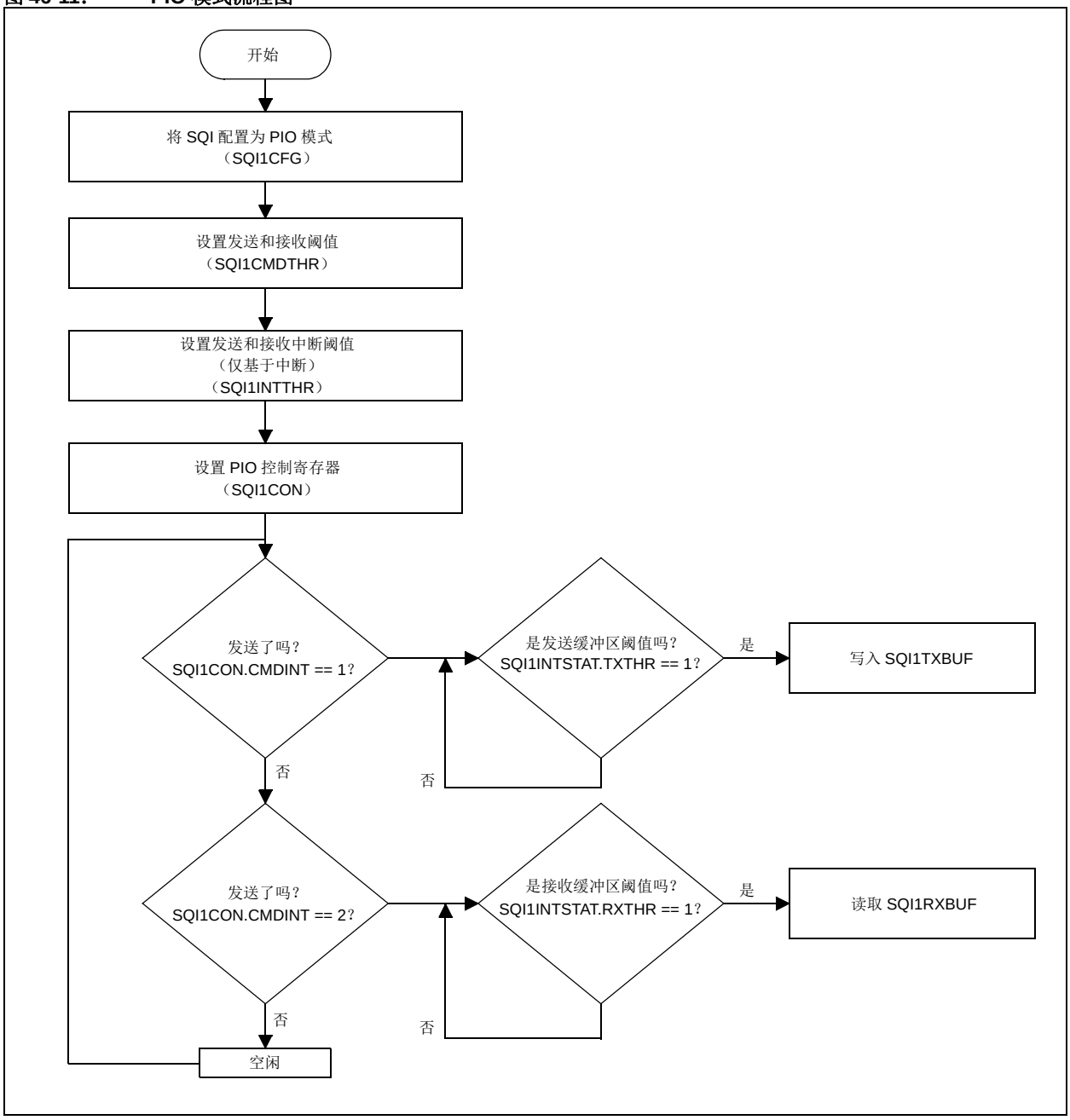
例 46-3： DMA 模式配置代码 （续）

```
//Load first descriptor address into Buffer Descriptor base address (physical address)
SQI1BDBASEADDR = (void *)KVA_TO_PA(&pSqiDMADesc1);

SQI1BDCON = 0x00000005;           // Enable and start DMA process

While (!SQI1STATbits.BDDONE);     // Wait for buffer process to finish
SQI1BDCON = 0;     // Disable DMA
for (checkLoop=0; checkLoop <256; checkLoop++){
    if (*readBufInByte++ != *writeBuf++)
        errCount++;
}
return errCount;
```

46.6.2 PIO 模式

在 PIO 模式下， SQI 模块由主机处理器控制，指示在所有 PIO 事务期间的主机负载。在 PIO 模式下，主机 CPU 通过 SQI1CFG 寄存器配置 SQI，并通过 SQI1CON 寄存器处理每个事务的控制。主机处理器应主动监视所有状态和中断位，以动态地控制事务。 PIO 模式用于较少量的受控数据传输。图 46-11 给出了基本的 PIO 模式流程图。

图 46-11： PIO 模式流程图



© 2015-2016 Microchip Technology Inc.

例 46-4 提供了配置 PIO 模式的代码。

例 46-4： PIO 模式配置代码

```
// Assumptions: Flash is already written; Example code is polling based; Best throughput is
// achieved in interrupt-based code.
// Flash commands
#define SST26VF_EQIO                0x38
#define SST26VF_WEN                 0x06
#define SST26VF_NOP                 0
#define SST26VF_FAST_READ0x0B

#define MAX_WRITE_BUF_DEPTH         16
#define MAX_READ_BUF_DEPTH          8
#define WRITE_BUF_ADDR              0xA0060000
#define PIO_READ_BUF_ADDR           0xA0060200
#define SQI_TXBUF_ADDR              0xBF8E2024
#define SQI_RXBUF_ADDR              0xBF8E2028
#define MAX_BUF_DEPTH               8

#define FLASH_PAGE_ADDR             0x00100000

// PIO mode write example
{
    uint32_t writeLoop, bufLoop;
    uint8_t writeLoopChar = 0;
    uint8_t * writeBufAddrChar = (uint8_t *) WRITE_BUF_ADDR;
    uint8_t * txBufChar = (uint8_t *) SQI_TXBUF_ADDR;
    uint8_t tempAddress1, tempAddress2, tempAddress3;

    // Set up transmit data
    for (writeLoop=0;writeLoop < 256; writeLoop++)
        *writeBufAddrChar++= writeLoopChar++;

    writeBufAddrChar = (uint8_t *) WRITE_BUF_ADDR;

    // Address manipulation
    tempAddress1 = (uint8_t) (address >> 16);
    tempAddress2 = (uint8_t) (address >> 8);
    tempAddress3 = (uint8_t) address;
    address = tempAddress1 | tempAddress2 << 8 | tempAddress3 << 16;

    SQI1CFG = 0x82209019;// Configure SQI for PIO mode

    SQI1THR = 0x00000100;                // Set up control threshold
    SQI1CMDTHR = 0x00000400;             // Set up transmit command threshold
    SQI1INTTHR = 0x00000400;             // Set up transmit interrupt threshold

    // SQI Transfer Configuration
    SQI1CON = 0x00510001;                // NOP  (quad lane)
    SQI1CON = 0x00510001;                // NOP  (quad lane)
    SQI1CON = 0x00510001;                // NOP  (quad lane)
    SQI1CON = 0x00590001;                // WEN  (quad lane)

    SQI1TXBUF = SST26VF_WEN << 24 | 0x00000000;
    // Send write command followed by address and data
    SQI1CON = 0x00190001;               // 1 byte for send flash write opcode
    SQI1CON = 0x00190003;               // 3 bytes of flash address
    SQI1CON = 0x00590100;               // 256 bytes to be written

    SQI1TXBUF = address << 8 |
                SST26VF_PAGE_WRITE);

    // Write the data to flash
        for (writeLoop=0; writeLoop < 16; writeLoop++){
        APP_StartCoreTimer(0);
        APP_CoreTimer_Delay(400);
        while (!(PLIB_SQI_InterruptFlagGet(SQI_ID_0,SQI_TXTHR)));
        for (bufLoop=0; bufLoop < MAX_WRITE_BUF_DEPTH; bufLoop++){
        *txBufChar = *writeBufAddrChar++;          // Next byte of write data
        }
    }
    APP_StartCoreTimer(0);
    APP_CoreTimer_Delay(180000);
}
```

例 46-4： PIO 模式配置代码 （续）

```
// PIO mode read example
{
    uint32_t readLoop, bufLoop, checkLoop;
    uint32_t *readBuf = (uint32_t *) PIO_READ_BUF_ADDR;
    uint32_t * writeBuf = (uint32_t *) WRITE_BUF_ADDR;
    uint8_t tempAddress1, tempAddress2, tempAddress3;
    uint32_t errCount = 1;

    // Address manipulation
    tempAddress1 = (uint8_t) (address >> 16);
    tempAddress2 = (uint8_t) (address >> 8);
    tempAddress3 = (uint8_t) address;
    address = tempAddress1 | tempAddress2 << 8 | tempAddress3 << 16;

    SQI1CFG = 0x82209019;                // Configure SQI for PIO mode
    SQI1THR = 0x00000100;                // Set up control threshold
    SQI1CMDTHR = 0x00000400;             // Set up transmit command threshold
    SQI1INTTHR = 0x00000400;             // Set up transmit interrupt threshold

    SQI1CON = 0x00510001;                // NOP
    SQI1CON = 0x00510001;                // NOP
    SQI1CON = 0x00510001;                // NOP
    SQI1CON = 0x00190001;                // FAST_READ
    SQI1CON = 0x00190004;                // ADDRESS, DUMMY

    SQI1TXBUF = SST26VF_FAST_READ << 24 | 0x00000000;

    SQI1TXBUF = 0x0 << 24 | address;

    SQI1CON = 0x005A0100;                // 256 bytes of data to be read from Flash
    SQI1CMDTHR = 0x0000001F;             // Configure transmit threshold
    for (readLoop = 0; readLoop < 8; readLoop++)
    {
        while ((SQI1STAT1& 0xFF)!= 0x1F);
        for (bufLoop=0; bufLoop < MAX_READ_BUF_DEPTH; bufLoop++){
            *readBuf++ = SQI1RXBUF;      // Dump received data into a buffer
        }
    }
        readBuf = (uint32_t *) PIO_READ_BUF_ADDR;

        for (checkLoop=0; checkLoop <64; checkLoop++){
        if (*readBuf++ != *writeBuf++)
            errCount++;
        }

    return errCount;
}
```

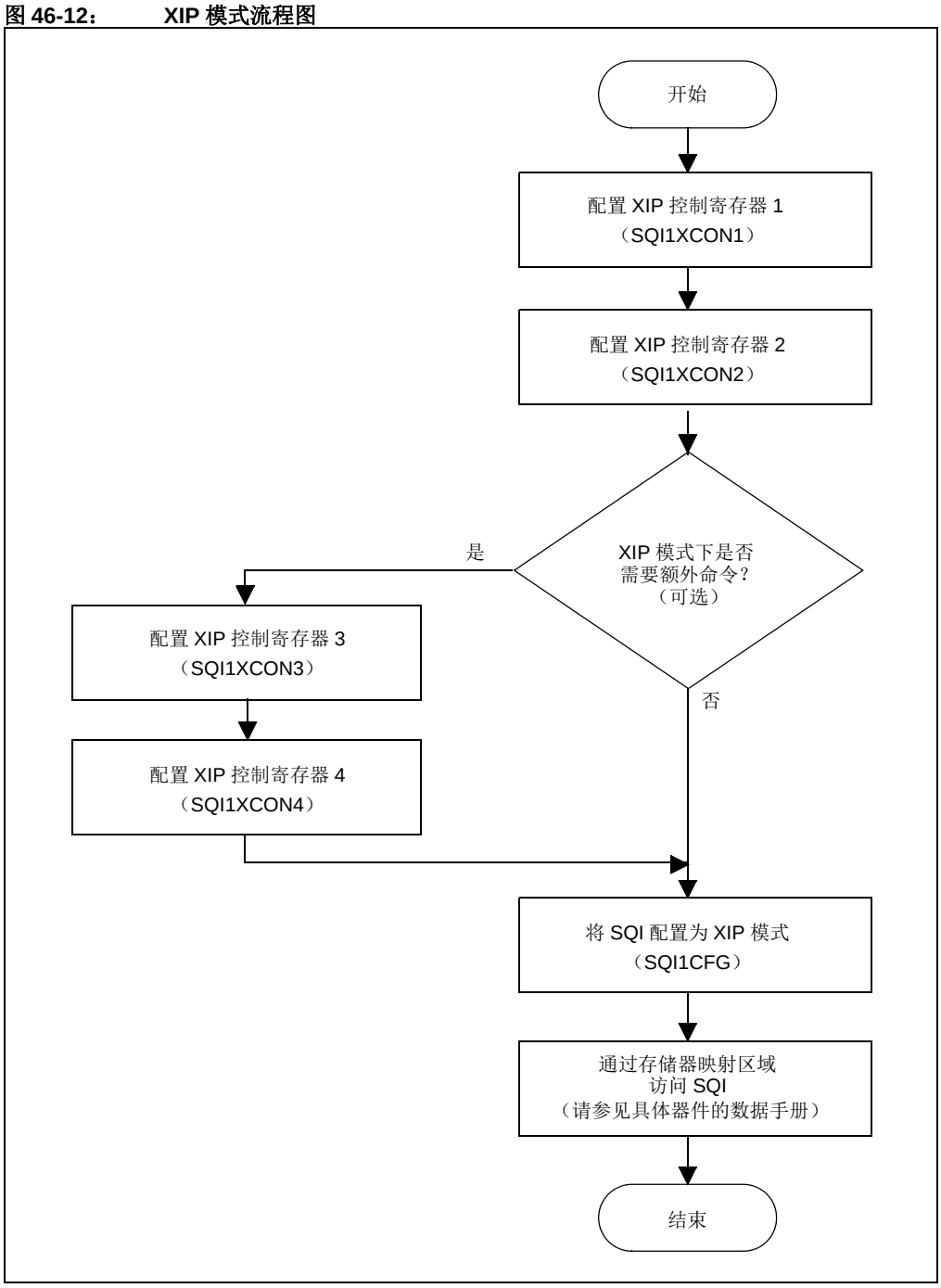

© 2015-2016 Microchip Technology Inc.

46.6.3 XIP 模式

如前面几节中所述， XIP 模式用于从串行闪存器件中执行代码。该模式使用最佳的时序设置来实现更快的执行速度。要使 SQI 模块在 XIP 模式下正常工作，主机处理器应根据需要设定 SQI1XCON1 和 SQI1XCON2 寄存器，然后通过设置 SQI1CFG 寄存器中的 MODE<2:0> 位来切换到 XIP 模式。SQI 模块具有两个额外的控制寄存器 SQI1XCON3 和 SQI1XCON4，它们用于在执行写和 / 或读命令之前提供闪存可能需要的额外命令支持。SQI1XCON3 和 SQI1XCON4 寄存器的编程可选。图 46-12 给出了 XIP 模式流程图。

注：	如果在使能高速缓存的情况下执行 XIP，请确保 SQI 闪存器件处于突发模式，并通过突发读取来执行所有读操作，以避免异常。

图 46-12： XIP 模式流程图



例 46-5 提供了配置 XIP 模式的代码。

例 46-5： XIP 模式配置代码

```
// Assumptions: Flash is already written
// Flash Commands
#define SST26VF_FAST_READ0x0B

#define MAX_WRITE_BUF_DEPTH         16
#define MAX_READ_BUF_DEPTH          8
#define WRITE_BUF_ADDR              0xA0060000
#define XIP_READ_BUF_ADDR           0xA0060400
#define XIP_UNCACHED_ADDR_MASK      0xF0000000
#define SQI_TXBUF_ADDR              0xBF8E2024
#define SQI_RXBUF_ADDR              0xBF8E2028
#define MAX_BUF_DEPTH               8

#define FLASH_PAGE_ADDR             0x00100000
{
    uint32_t readLoop, checkLoop;
    uint32_t * writeBuf = (uint32_t *) WRITE_BUF_ADDR;
    uint32_t * sqiXIPAddr;
    uint32_t * readBuf = (uint32_t *) XIP_READ_BUF_ADDR;

    // Address decoding
    address = XIP_UNCACHED_ADDR_MASK | address;

    sqiXIPAddr = (uint32_t *) address;

    // All command set to QUAD lane mode, FASTREAD opcode, 3 address bytes and
    // 1 dummy byte
    SQI1XCON1 = 0x002C2EAA;

    //Mode code set to 0, Mode bytes set to 0, CS1 enabled
    SQI1XCON2 = 0x00000400;

    SQI1CFG = 0x8220901B;         // Configure SQI for PIO mode

    // Access the SQI flash through memory mapped address (256 bytes)
    for (readLoop = 0; readLoop < 64; readLoop++){
        *readBuf++ = *sqiXIPAddr++;
    }
}
```


© 2015-2016 Microchip Technology Inc.

46.7 SQI 数据流模式

SQI 模块是一种同步 SPI 兼容串行端口，它可以在典型 SPI 模式 0 和模式 3 下工作（通过 CPOL 位 （SQI1CFG<4>）和 CPHA 位 （SQI1CFG<3>）指定）。

46.7.1 模式 0 和模式 3

模式 0 和模式 3 是典型 SPI 工作模式，它们通过 CPOL 和 CPHA 位设置进行区分。当 CPOL 和 CPHA设置为0时，SQI模块在模式0下工作。当这两个位均设置为1时，SQI模块在模式3下工作。

如图 46-13 和图 46-14 所示，模式 0 和模式 3 的主要区别涉及到 SQI 控制器处于空闲模式（即，未在进行任何传输）时的 SQI 时钟状态。在模式 0 下，SQI 时钟在空闲模式期间保持低电平，在模式 3 下，它保持高电平 （提供更好的时钟边沿来进入活动模式）。在模式 0 下， SQI 时钟在 SQI 传输周期开始和结束时保持低电平，而在模式 3 下，SQI 时钟在传输周期开始和结束时保持高电平。在这两种模式下， SQI 数据输入均在 SQI 时钟的上升沿进行采样， SQI 数据输出均在 SQI 时钟的下降沿送出。

图 46-13： 模式 0 （CPHA = 0， CPOL = 0）

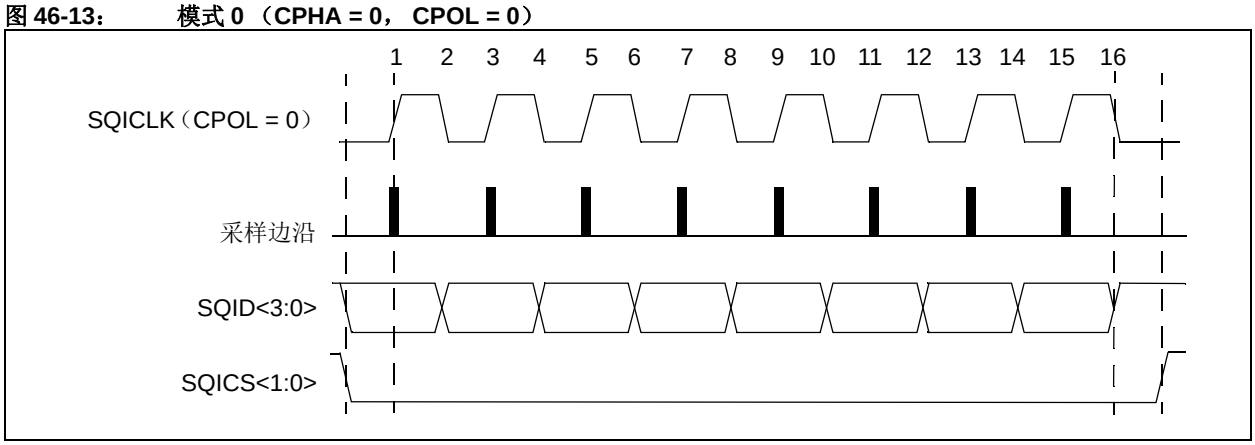
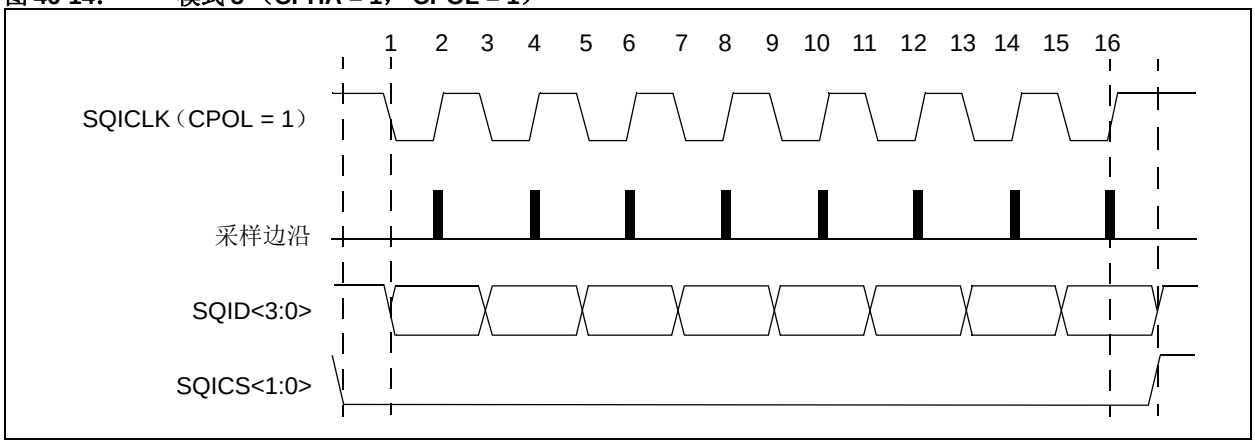


图 46-14： 模式 3 （CPHA = 1， CPOL = 1）



46.8 闪存指令和序列图快速参考

本节使用 Microchip SST26VF016/032 四通道闪存器件，提供一些通用闪存指令和序列图的快速参考。更多详细信息，请参见《串行四 I/O（SQI）闪存 SST26VF016 / SST26VF032》（DS25017A_CN）。

表 46-3 列出了 SST26VF016/032 SQI 闪存器件实现的闪存命令集。

表 46-3：　四通道闪存示例指令

指令	说明	命令字节	地址字节数	空字节数	数据字节数
RSTEN	复位使能	0x66	0	0	0
RST(1)	复位存储器	0x99	0	0	0
EQIO	使能四通道 I/O	0x38	0	0	0
RSTEQIO(2)	复位四通道 I/O	0xFF	0	0	0
读 (3)	读取存储器	0x03	3	0	≥ 1
高速读 / 快速读 (3)	以更高速度读取存储器	0x0B	3	1	≥ 1
JEDEC-ID(3,4)	读取 JEDEC ID	0x9F	0	0	3 至无穷大 ≥ 3

注 1： 只有先执行 RSTEN 命令，才会执行 RST 命令。其间插入任何命令都会禁止复位。

2： 在 SPI 模式下，器件接受 8 时钟命令，在 SQI 模式下，接受 2 时钟命令。

3： 在上电周期之后，读、高速读和 JEDEC-ID 读指令的输入和输出周期遵循 SPI 总线协议。

4： 四通道 J-ID 读操作会使 3 个四通道 J-ID 数据字节发生折绕，直到被 $\overline{\text{SQICS0}}$/$\overline{\text{SQICS1}}$ 引脚上的低电平至高电平跳变终止为止。

© 2015-2016 Microchip Technology Inc.

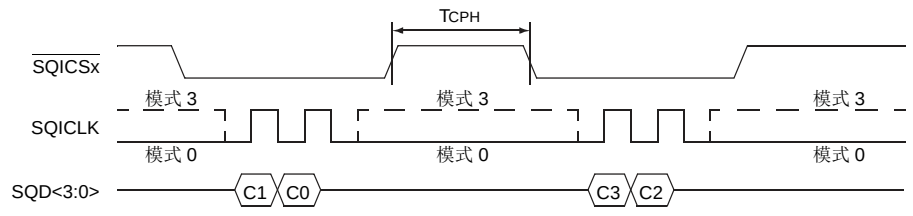
46.8.1 指令序列图

46.8.1.1 复位使能 （RSTEN）和复位 （RST）

复位操作用作闪存器件的系统软件复位。复位操作包含两条命令：复位使能和复位 （RST）。举例来说，要复位存储器，SQI 需要先将 SQICS0 引脚驱动为低电平（假定闪存连接到 SQICS0），发送复位使能命令（0x66），然后将 SQICS0 引脚驱动为高电平。接着，SQI 需要再次将 SQICS0 引脚驱动为低电平，发送复位命令（0x99），然后将SQICS0引脚驱动为高电平，如图46-15所示。

注：	在复位使能命令之后，除复位命令之外的所有其他命令都会禁止复位使能。

图 46-15： 复位序列

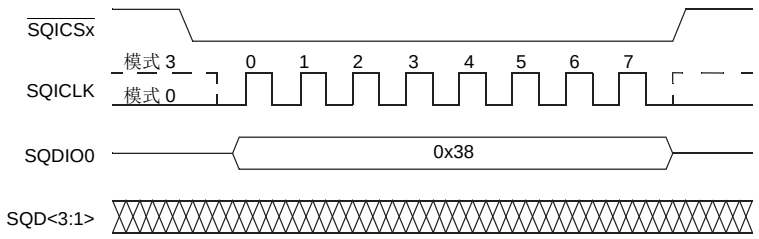


注：C1 和 C0 = 0x6； C3 和 C2 = 0x9。

46.8.1.2 使能四通道 I/O （EQIO）

使能四通道 I/O （EQIO）指令 （0x38）会使能闪存进行 SQI 总线操作。在完成该指令时，之后的所有指令均为 4 位多路复用输入 / 输出，直到执行上电周期或 “复位四通道 I/O 指令” 为止。复位四通道 I/O 指令 （0xFF）的执行方式与使能四通道 I/O 相同。请参见图 46-16。

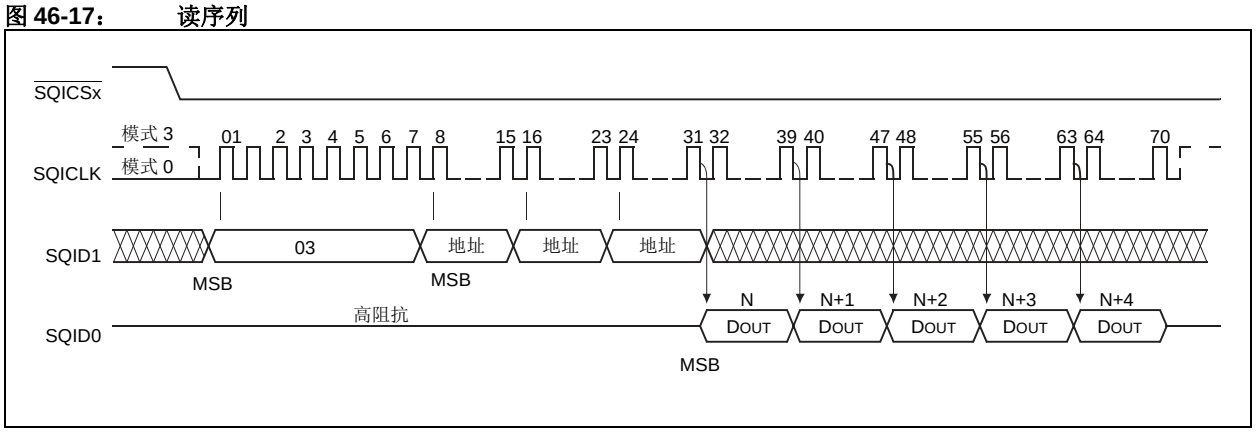
图 46-16： 使能四通道 I/O 序列



46.8.1.3 读

只有在 SPI 总线协议模式 0 或模式 3 下才支持读指令 （0x03）。双 / 四通道模式下不支持该指令。存储器会从所指定的地址单元开始输出数据，然后对所有地址连续地输出数据流，直到被 SQICS0或SQICS1引脚上的低电平至高电平跳变终止为止。读指令的启动方式是执行一条8位命令 （0x03），后跟 24 位地址，如图 46-17 所示。片选将在读周期期间保持低电平有效。

图 46-17： 读序列



46.8.1.4 高速 / 快速四通道读

SPI 总线协议和 SQI 总线协议 （双 / 四通道模式）均支持高速读 （0x0B）指令。图 46-18 给出了四通道高速度读指令的时序图。要对 SST16VF 系列四通道闪存执行该指令， SQI 模块需要先发出使能四通道 I/O 指令 （见**第 46.8.1.2 节 “使能四通道 I/O （EQIO）”**），后跟一个高速读指令 （0x0B）。

图 46-18： 高速读单通道序列

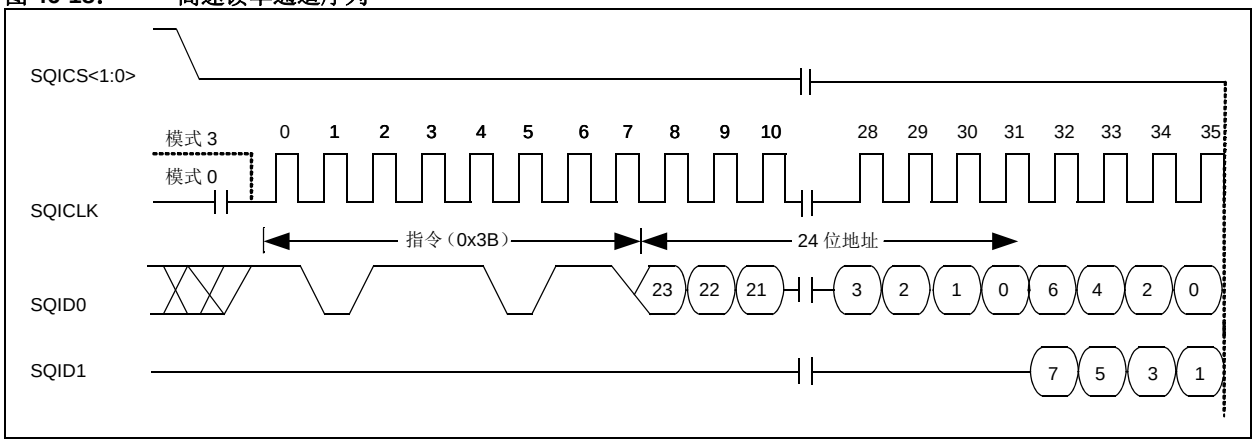
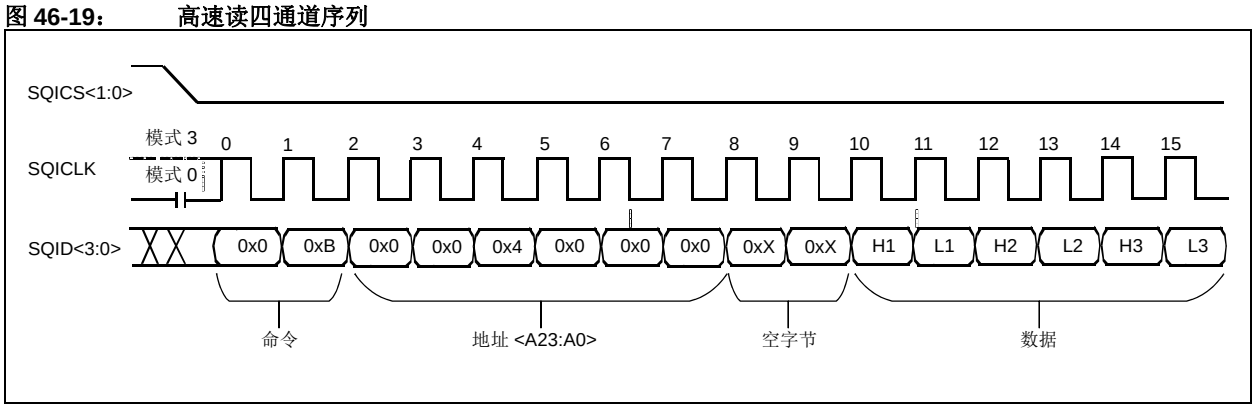


图 46-19： 高速读四通道序列

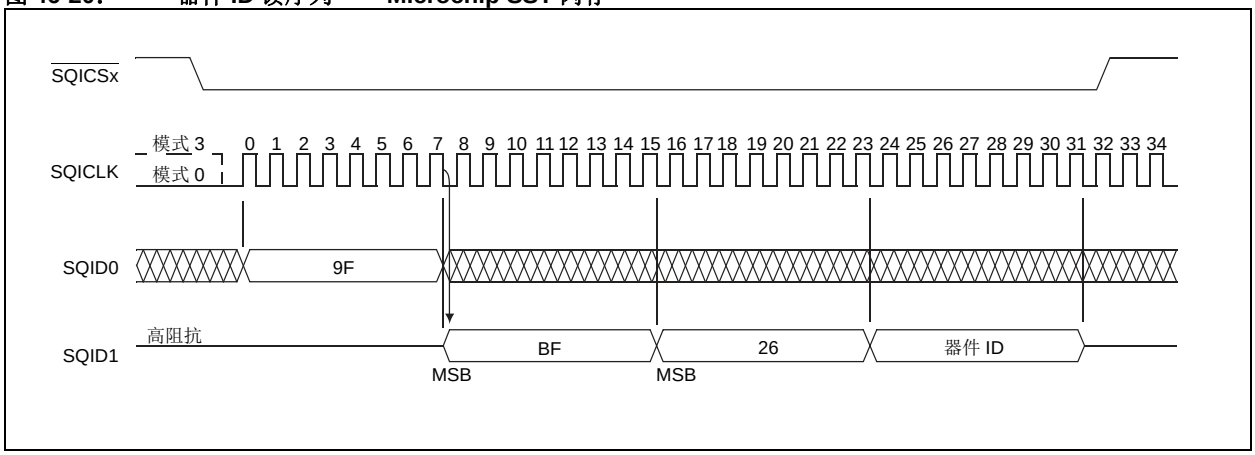


© 2015-2016 Microchip Technology Inc.

46.8.1.5 JEDEC-ID 读

JEDEC-ID 读指令用于读取制造商和器件标识，其执行方式是将 $\overline{\text{SQICS0}}$ 引脚驱动为低电平（假定闪存连接到 $\overline{\text{SQICS0}}$），然后发送 JEDEC-ID 指令 （0x9F）。存储器会在该指令之后立即输出器件 ID （最多 3 字节），如图 46-20 所示。

图 46-20： 器件 ID 读序列 ——Microchip SST 闪存



46.9 复位的影响

46.9.1 器件复位 （$\overline{\text{MCLR}}$）

在发生器件复位时，所有 SQI 寄存器会被强制设为复位状态。当异步复位输入变为有效时， SQI 模块会复位：

- 所有寄存器 （SQI1XCON1、 SQI1XCON2、 SQI1CFG 和 SQI1CON 等）中的所有读 / 写位
- 发送、接收和控制缓冲区复位为空状态
- SQI1TXDATA 和 SQI1RXDATA 寄存器
- SQI1CLKCON 寄存器，将 T_{SQI} 设置为 $T_{BC}/2$

46.9.2 软件复位

软件复位通过 SQI1CFG 寄存器的 RESET 位实现。在这种情况下， SQI 模块的行为与发生器件复位时相同，并执行**第 46.9.1 节 “器件复位 （MCLR）”**中所述的相同复位操作。

46.9.3 上电复位

在发生上电复位时，所有 SQI 控制寄存器会被强制设为复位状态。

46.9.4 看门狗定时器复位

在看门狗定时器复位期间，SQI 模块的行为与发生器件复位时相同，并执行**第 46.9.1 节 “器件复位 （MCLR）”**中所述的相同复位操作。

46.10 节能模式下的操作

46.10.1 休眠模式

当器件进入休眠模式时， SQI 模块会被禁止，并进入低功耗状态，在该状态下模块中不会产生时钟。根据不同的器件，在器件退出休眠模式时，SQI 模块的状态将被保留或复位。更多详细信息，请参见具体器件数据手册中的 **“节能特性”**章节。

46.10.2 空闲模式

当器件进入空闲模式时，SQI 模块时钟将仍然工作，外设也正常工作。但是，由于 CPU 被暂停，SQI 模块操作将仅限于某些功能。当器件处于空闲模式时， BD DMA 传输将不间断地运行。

46.10.3 调试模式

在调试模式下不会改变 SQI 模块的行为。

© 2015-2016 Microchip Technology Inc.

46.11 相关应用笔记

本节列出了与手册本章内容相关的应用笔记。这些应用笔记可能并不是专为 PIC32 器件系列而编写的，但其概念相近，通过适当修改并受到一定限制即可使用。当前与串行四通道接口 （SQI）模块相关的应用笔记有：

标题	应用笔记编号
目前没有相关的应用笔记。	N/A

注： 如需获取更多 PIC32 系列器件的应用笔记和代码示例，请访问 Microchip 网站（www.microchip.com）。

46.12 版本历史

版本 A （2013 年 11 月）

这是本文档的初始版本。

版本 B （2014 年 6 月）

本版本包括以下更新：

- 删除了 “初稿”状态
- 删除了 SERMODE 位 （见表 46-1 和表 46-3）
- 添加了 DEASSERT 缓冲区描述符控制字 （见图 46-5）
- 添加了以下流程图：
  - **图 46-10：“DMA 模式流程图”**
  - **图 46-11：“PIO 模式流程图”**
  - **图 46-12：“XIP 模式流程图”**
- 添加了以下代码示例：
  - **例 46-3：“DMA 模式配置代码”**
  - **例 46-4：“PIO 模式配置代码”**
  - **例 46-5：“XIP 模式配置代码”**
- 对整篇文档的内容与格式进行了少量更新

版本 C （2015 年 5 月）

本版本包括以下更新：

- 大量更新**表 46-1：“串行四通道接口 （SQI）寄存器映射”**
- 大量更新所有寄存器 （寄存器 46-1 至寄存器 46-26）
- 增加了**第 46.5 节 “SQI 工作原理”**
- 对整篇文档的内容与格式进行了少量更新

© 2015-2016 Microchip Technology Inc.

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下， Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是 “牢不可破”的。

代码保护功能处于持续发展中。 Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了 《数字器件千年版权法案 （Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。**Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。** Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。除非另外声明，在 Microchip 知识产权保护下，不得暗中或以其他方式转让任何许可证。

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。 Microchip 的 PIC® MCU 与 dsPIC® DSC、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品严格遵守公司的质量体系流程。此外， Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
═ ISO/TS 16949 ═

商标

Microchip 的名称和徽标组合、 Microchip 徽标、 AnyRate、dsPIC、FlashFlex、flexPWR、Heldo、JukeBlox、KeeLoq、KeeLoq 徽标、 Kleer、 LANCheck、 LINK MD、 MediaLB、MOST、MOST 徽标、MPLAB、OptoLyzer、PIC、PICSTART、PIC32 徽标、 RightTouch、 SpyNIC、 SST、 SST 徽标、SuperFlash 及 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

ClockWorks、 The Embedded Control Solutions Company、ETHERSYNCH、 Hyper Speed Control、 HyperLight Load、IntelliMOS、 mTouch、 Precision Edge 和 QUIET-WIRE 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、BodyCom、chipKIT、chipKIT 徽标、CodeGuard、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、EtherGREEN、 In-Circuit Serial Programming、 ICSP、 Inter-Chip Connectivity、 JitterBlocker、 KleerNet、 KleerNet 徽标、MiWi、motorBench、MPASM、MPF、MPLAB Certified 徽标、MPLIB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、 PICDEM、 PICDEM.net、 PICkit、 PICtail、PureSilicon、 RightTouch 徽标、 REAL ICE、 Ripple Blocker、Serial Quad I/O、SQI、SuperSwitcher、SuperSwitcher II、Total Endurance、TSHARC、USBCheck、VariSense、ViewSpan、WiperLock、Wireless DNA 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 为 Microchip Technology Inc. 在美国的服务标记。

Silicon Storage Technology 为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

GestIC 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. & KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2015-2016, Microchip Technology Inc. 版权所有。

ISBN：978-1-5224-0635-8

全球销售及服务网点

美洲

公司总部 Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277
技术支持：
http://www.microchip.com/support
网址：www.microchip.com

亚特兰大 Atlanta
Duluth, GA
Tel: 1-678-957-9614
Fax: 1-678-957-1455

奥斯汀 Austin, TX
Tel: 1-512-257-3370

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

克里夫兰 Cleveland
Independence, OH
Tel: 1-216-447-0464
Fax: 1-216-447-0643

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Novi, MI
Tel: 1-248-848-4000

休斯敦 Houston, TX
Tel: 1-281-894-5983

印第安纳波利斯 Indianapolis
Noblesville, IN
Tel: 1-317-773-8323
Fax: 1-317-773-5453

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

纽约 New York, NY
Tel: 1-631-435-6000

圣何塞 San Jose, CA
Tel: 1-408-735-9110

加拿大多伦多 Toronto
Tel: 905-695-1980
Fax: 905-695-2078

亚太地区

亚太总部 Asia Pacific Office
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2943-5100
Fax: 852-2401-3431

中国 - 北京
Tel: 86-10-8569-7000
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 重庆
Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

中国 - 东莞
Tel: 86-769-8702-9880

中国 - 广州
Tel: 86-20-8755-8029

中国 - 杭州
Tel: 86-571-8792-8115
Fax: 86-571-8792-8116

中国 - 南京
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳
Tel: 86-755-8864-2200
Fax: 86-755-8203-1760

中国 - 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 西安
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 - 厦门
Tel: 86-592-238-8138
Fax: 86-592-238-8130

中国 - 香港特别行政区
Tel: 852-2943-5100
Fax: 852-2401-3431

亚太地区

中国 - 珠海
Tel: 86-756-321-0040
Fax: 86-756-321-0049

台湾地区 - 高雄
Tel: 886-7-213-7828

台湾地区 - 台北
Tel: 886-2-2508-8600
Fax: 886-2-2508-0102

台湾地区 - 新竹
Tel: 886-3-5778-366
Fax: 886-3-5770-955

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore
Tel: 91-80-3090-4444
Fax: 91-80-3090-4123

印度 India - New Delhi
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune
Tel: 91-20-3019-1500

日本 Japan - Osaka
Tel: 81-6-6152-7160
Fax: 81-6-6152-9310

日本 Japan - Tokyo
Tel: 81-3-6880-3770
Fax: 81-3-6880-3771

韩国 Korea - Daegu
Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang
Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Dusseldorf
Tel: 49-2129-3766400

德国 Germany - Karlsruhe
Tel: 49-721-625370

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

意大利 Italy - Venice
Tel: 39-049-7625286

荷兰 Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

波兰 Poland - Warsaw
Tel: 48-22-3325737

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

瑞典 Sweden - Stockholm
Tel: 46-8-5090-4654

英国 UK - Wokingham
Tel: 44-118-921-5800
Fax: 44-118-921-5820

06/23/16

© 2015-2016 Microchip Technology Inc.