EVB-LAN9353

评估板
用户指南

© 2016 Microchip Technology Inc.

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下， Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是 “牢不可破”的。

代码保护功能处于持续发展中。 Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了 《数字器件千年版权法案 （Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。**Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。** Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。除非另外声明，在 Microchip 知识产权保护下，不得暗中或以其他方式转让任何许可证。

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。 Microchip 的 PIC® MCU 与 dsPIC® DSC、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品严格遵守公司的质量体系流程。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

QUALITY MANAGEMENT SYSTEM CERTIFIED BY DNV

═ ISO/TS 16949 ═

商标

Microchip 的名称和徽标组合、 Microchip 徽标、 AnyRate、dsPIC、FlashFlex、flexPWR、Heldo、JukeBlox、KeeLoq、KeeLoq 徽标、 Kleer、 LANCheck、 LINK MD、 MediaLB、MOST、MOST 徽标、MPLAB、OptoLyzer、PIC、PICSTART、PIC32 徽标、 RightTouch、 SpyNIC、 SST、 SST 徽标、SuperFlash 及 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

ClockWorks、 The Embedded Control Solutions Company、ETHERSYNCH、 Hyper Speed Control、 HyperLight Load、IntelliMOS、 mTouch、 Precision Edge 和 QUIET-WIRE 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、BodyCom、chipKIT、chipKIT 徽标、CodeGuard、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、EtherGREEN、 In-Circuit Serial Programming、 ICSP、 Inter-Chip Connectivity、 JitterBlocker、KleerNet、KleerNet 徽标、MiWi、motorBench、MPASM、MPF、MPLAB Certified 徽标、MPLIB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、 PICDEM、 PICDEM.net、 PICkit、 PICtail、PureSilicon、 RightTouch 徽标、 REAL ICE、 Ripple Blocker、Serial Quad I/O、SQI、SuperSwitcher、SuperSwitcher II、Total Endurance、TSHARC、USBCheck、VariSense、ViewSpan、WiperLock、Wireless DNA 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 为 Microchip Technology Inc. 在美国的服务标记。

Silicon Storage Technology 为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

GestIC 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. & KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2016, Microchip Technology Inc. 版权所有。

ISBN：978-1-5224-0354-8

© 2016 Microchip Technology Inc.

声明对象：**EVB-LAN9353**

EU Declaration of Conformity

This declaration of conformity is issued by the manufacturer.
The development/evaluation tool is designed to be used for research and development in a laboratory environment. This development/evaluation tool is not a Finished Appliance, nor is it intended for incorporation into Finished Appliances that are made commercially available as single functional units to end users under EU EMC Directive 2004/108/EC and as supported by the European Commission's Guide for the EMC Directive 2004/108/EC (8th February 2010).
This development/evaluation tool complies with EU RoHS2 Directive 2011/65/EU.
For information regarding the exclusive, limited warranties applicable to Microchip products, please see Microchip's standard terms and conditions of sale, which are printed on our sales documentation and available at www.microchip.com.
Signed for and on behalf of Microchip Technology Inc. at Chandler, Arizona, USA

Derek Carlson
VP Development Tools

16-July-2013
Date

注：

© 2016 Microchip Technology Inc.

目录

前言 7
简介 7
文档编排 7
本指南使用的约定 8
Microchip网站 9
开发系统变更通知客户服务 9
客户支持 9
文档版本历史 10

第1章 概述
1.1 简介 11
1.1.1 参考资料 13
1.1.2 术语和缩写 14

第2章 评估板详细信息
2.1 评估板详细信息 15
2.1.1 电源 15
2.1.2 上电复位 15
2.1.3 时钟 16

第3章 评估板配置
3.1 配置脚选项 17
3.1.1 跳线J4:J15 17
3.1.1.1 GPIO/LED POL/LED配置 18
3.1.1.2 串行管理模式配置 19
3.1.1.3 EEPROM容量配置 19
3.1.1.4 高效节能以太网配置 19
3.1.1.5 1588使能配置 20
3.1.1.6 PHY地址配置 20
3.1.2 GPIO 6和GPIO 7的输入和输出配置 20
3.1.3 CONFIG 9或CONFIG 10的跳线设置 21
3.1.4 链路伙伴双工/速度配置 21
3.1.5 端口0/端口1模式配置 22
3.1.6 RMII RX时钟配置 24
3.1.7 GPIO插座 24
3.1.8 I^2C Aardvark®插座 25
3.1.9 铜线和光纤模式选择 25
3.1.9.1 铜线模式 25
3.1.9.2 光纤模式 25
3.1.9.3 FX-LOS光纤模式配置脚 26
3.2 LED 26
3.3 测试点 27

3.4 机械参数 27
附录A EVB-LAN9353评估板
A.1 简介 28
附录B EVB-LAN9353评估板原理图
B.1 简介 29
附录C 物料清单（BOM）
C.1 简介 39
全球销售及服务网点 43

© 2016 Microchip Technology Inc.

前言

客户须知

所有文档均会过时，本文档也不例外。 **Microchip** 的工具和文档将不断演变以满足客户的需求，因此实际使用中有些对话框和 / 或工具说明可能与本文档所述之内容有所不同。请访问我们的网站（**www.microchip.com**）获取最新文档。

文档均标记有 **“DS”**编号。该编号出现在每页底部的页码之前。 **DS** 编号的命名约定为 **“DSXXXXXXXXA_CN”**，其中 **“XXXXXXXX”**为文档编号，**“A”**为文档版本。

欲了解开发工具的最新信息，请参考 **MPLAB® IDE** 在线帮助。从 **Help** （帮助）菜单选择 **Topics**（主题），打开现有在线帮助文件列表。

简介

本章包含使用EVB-LAN9353前需要了解的一般信息。内容包括：

- 文档编排
- 本指南使用的约定
- Microchip网站
- 开发系统变更通知客户服务
- 客户支持
- 文档版本历史

文档编排

本文档介绍了如何将EVB-LAN9353评估板用作LAN9353三端口10/100管理型以太网开关的开发工具。本手册的内容编排如下：

- **第1章“概述”**——概述了EVB-LAN9353评估板。
- **第2章“评估板详细信息”**——包括EVB-LAN9353评估板的入门信息。
- **第3章“评估板配置”**——提供有关EVB-LAN9353评估板电池充电功能的信息。
- **附录A“EVB-LAN9353评估板”**——本附录显示了EVB-LAN9353评估板。
- **附录B“EVB-LAN9353评估板原理图”**——本附录给出了EVB-LAN9353评估板原理图。
- **附录C“物料清单（BOM）”**——本附录包含EVB-LAN9353评估板的物料清单（BOM）。

本指南使用的约定

本指南采用以下文档约定：

文档约定

说明	表示	示例
Arial 字体：		
斜体字	参考书目	*MPLAB® IDE User's Guide*
	需强调的文字	…… 为*仅有*的编译器 ……
首字母大写	窗口	Output 窗口
	对话框	Settings 对话框
	菜单选择	选择 Enable Programmer
引用	窗口或对话框中的字段名	“Save project before build”
带右尖括号且有下划线的斜体文字	菜单路径	*File>Save*
粗体字	对话框按钮	单击 **OK**
	选项卡	单击 **Power** 选项卡
N‘Rnnnn	verilog 格式的数字，其中 N 为总位数， R 为基数， n 为其中一位。	4‘b0010， 2‘hF1
尖括号 < > 括起的文字	键盘上的按键	按下 <Enter>，<F1>
Courier New 字体：		
常规 Courier New	源代码示例	`#define START`
	文件名	`autoexec.bat`
	文件路径	`c:\mcc18\h`
	关键字	`_asm`， `_endasm`， `static`
	命令行选项	`-Opa+`，`-Opa-`
	二进制位值	`0`， `1`
	常量	`0xFF`， `‘A’`
斜体 Courier New	可变参数	*`file`*`.o`，其中 *`file`* 可以是任一有效文件名
方括号 [ ]	可选参数	`mcc18 [选项] file [选项]`
花括号和竖线：{ | }	选择互斥参数； “或”选择	`errorlevel {0|1}`
省略号 ...	代替重复文字	`var_name [, var_name...]`
	表示由用户提供的代码	`void main (void) { ... }`

© 2016 Microchip Technology Inc.

MICROCHIP 网站

Microchip 网站 （www.microchip.com）为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的互联网浏览器即可访问，网站提供以下信息：

- **产品支持** —— 数据手册和勘误表、应用笔记和示例程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及归档软件
- **一般技术支持** —— 常见问题解答 （FAQ）、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务** —— 产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、 Microchip 销售办事处、代理商以及工厂代表列表

开发系统变更通知客户服务

Microchip的客户通知服务有助于客户了解Microchip产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时，收到电子邮件通知。

要注册，请先访问Microchip网站www.microchip.com，点击“变更通知客户”（Customer Change Notification），然后按照注册指示完成注册。

开发系统产品的分类如下：

- **编译器**——Microchip C编译器、汇编器、链接器及其他语言工具的最新信息。包括所有MPLAB® C编译器、所有MPLAB汇编器（包括MPASM™汇编器）、所有MPLAB链接器（包括MPLINK™目标链接器），以及所有MPLAB库管理器（包括MPLIB™目标库管理器）。
- **仿真器**——Microchip在线仿真器的最新信息。其中包括MPLAB REAL ICE™和MPLAB ICE 2000在线仿真器。
- **在线调试器**——Microchip在线调试器的最新信息。其中包括MPLAB ICD 3在线调试器和PICkit™ 3 Debug Express。
- **MPLAB IDE**——关于开发系统工具的Windows®集成开发环境Microchip MPLAB IDE的最新信息，主要针对MPLAB IDE、MPLAB IDE项目管理器、MPLAB编辑器、MPLAB SIM软件模拟器以及一般编辑和调试功能。
- **编程器**——Microchip编程器的最新信息。其中包括生产编程器（如MPLAB REAL ICE在线仿真器）、MPLAB ICD 3在线调试器以及MPLAB PM3器件编程器。还包括非生产用开发编程器，例如PICSTART Plus以及PICkit 2和3。

客户支持

Microchip产品的用户可通过以下渠道获得帮助：

- 代理商或代表
- 当地销售办事处
- 应用工程师（FAE）
- 技术支持

客户应联系其代理商、代表或应用工程师（FAE）寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过http://www.microchip.com/support获得网上技术支持。

文档版本历史

版本A（2015年7月）

- 本文档的初始版本。

© 2016 Microchip Technology Inc.

第1章 概述

1.1 简介

LAN9353是一款全功能三端口10/100管理型以太网开关，专为要求高性能、高灵活性、轻松集成和系统成本控制的工业和嵌入式应用而设计。

LAN9353整合了10/100开关系统的所有功能，包括开关结构、数据包缓冲区、缓冲区管理器、媒体访问控制器（Media Access Controller，MAC）、PHY收发器和串行管理。该器件通过集成的IEEE 1588v2硬件时间戳单元支持IEEE 1588v2标准，从而支持端对端和点对点透明时钟。

LAN9353符合IEEE 802.3（全双工/半双工10BASE-T和100BASE-TX）以太网协议、IEEE 802.3az高效节能以太网（Energy Efficient Ethernet，EEE）（仅限100 Mbps）和802.1D/802.1Q管理协议规范，能够与工业标准以太网和快速以太网应用兼容。

该器件通过外部光纤收发器支持100BASE-FX，内部双绞线铜制接口上包含电缆诊断（短路、开路和长度）功能。

EVB-LAN9353是一款评估板（EVB），它利用LAN9353提供带单MII/RMII/Turbo MII或双RMII的全功能三端口以太网开关。EVB-LAN9353通过板上RJ45连接器提供一个全集成MAC/PHY互联网端口（端口2）。端口0和端口1提供两个MII端口连接器，这两个连接器支持：

- 具有双RMII功能或单MII/RMII/Turbo MII功能的外部MAC（LAN9353处于PHY模式），通过板上40引脚公头MII连接器实现
- 具有双RMII功能或单MII/RMII/Turbo MII功能的外部PHY（LAN9353处于MAC模式），通过板上40引脚母头MII连接器实现

评估板通过+5V外部壁装式电源供电。

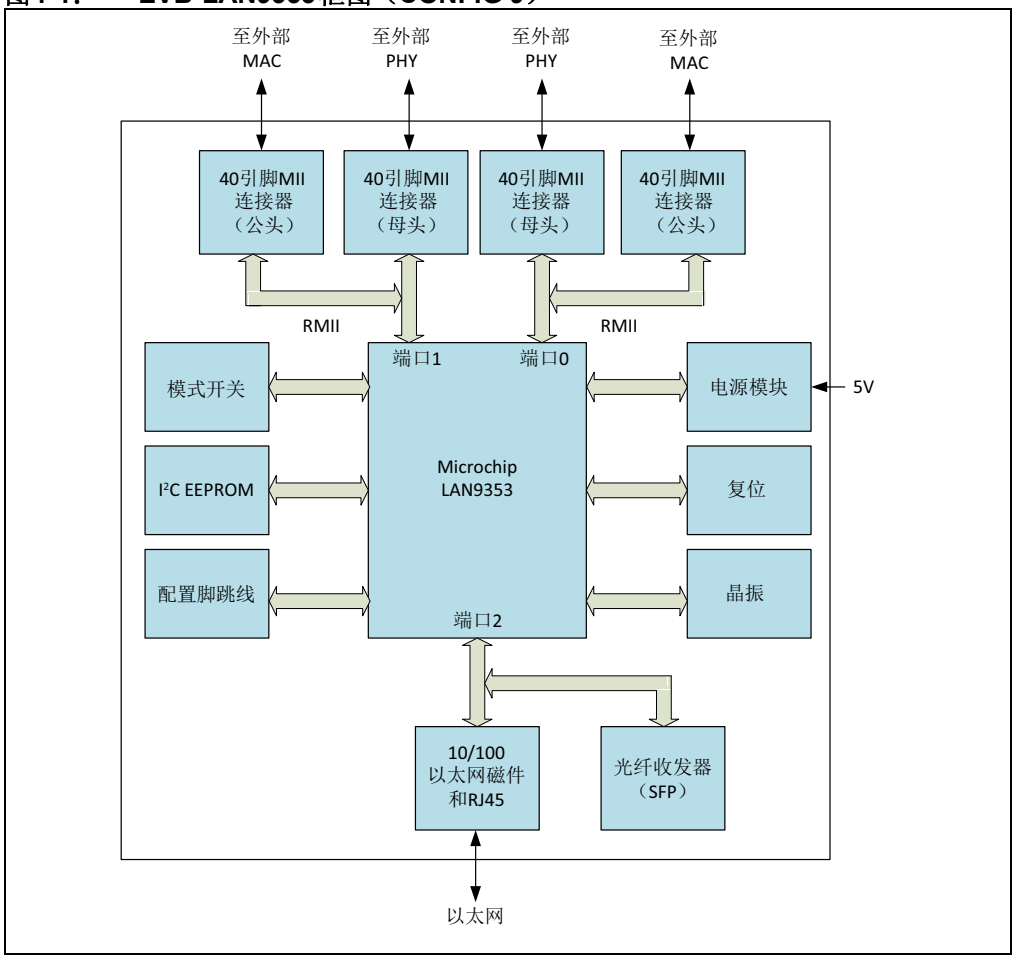
EVB-LAN9353包括一个64K x 8b I^2C EEPROM，可用于在复位时将EEPROM中的配置设置自动加载到器件中。所提供的I^2C主机适配器接口插座（10引脚，2x5）用于简化基于I^2C的配置。图1-1给出了EVB LAN9353的简化框图。LAN9353支持CONFIG 9或CONFIG 10。

CONFIG 9：用于为处于双RMII模式下的LAN9353配置外部端口。

CONFIG 10：用于为处于单MII/RMII/TMII模式下的LAN9353配置外部端口。

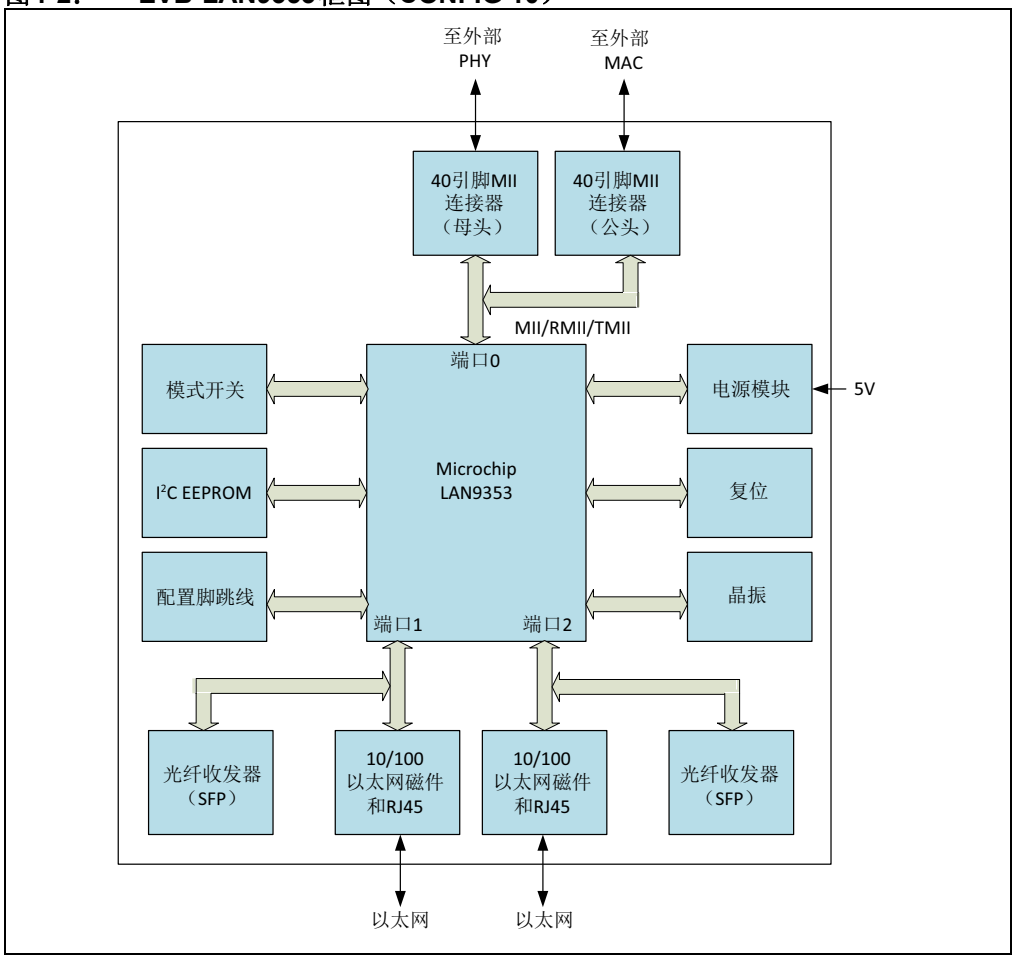
© 2016 Microchip Technology Inc.

图1-1： EVB-LAN9353框图（CONFIG 9）



© 2016 Microchip Technology Inc.

图1-2： EVB-LAN9353框图（CONFIG 10）



1.1.1 参考资料

阅读本文档时，下列文档中提及的概念和资料可能会有所帮助。请访问 www.microchip.com 以获取最新文档。

文档	位置
LAN9353数据手册	请访问www.microchip.com
AN8-13推荐磁件	http://www.microchip.com/wwwAppNotes/AppNotes.aspx?appnote=en562793
EVB-LAN9353评估板原理图	请访问www.microchip.com

1.1.2 术语和缩写

- **EVB**——评估板
- **DNP**——不要安装
- **100BASE-TX**——符合100 Mbps快速以太网IEEE802.3u标准
- **GPIO**——通用I/O
- **MII**——介质无关接口
- **RMII**——精简型介质无关接口
- **EEE**——高效节能以太网
- **SFP**——小型可插拔
- **SFF**——小型
- **SMI**——串行管理接口

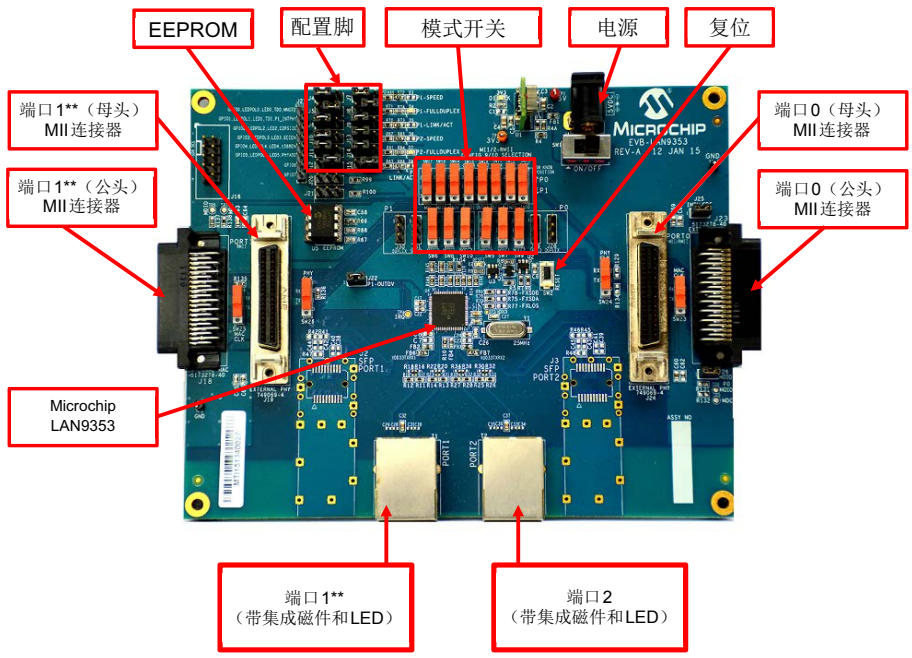
© 2016 Microchip Technology Inc.

第2章 评估板详细信息

2.1 评估板详细信息

以下各节介绍了评估板的各种功能，包括跳线、LED、测试点、系统连接和开关。EVB-LAN9353的俯视图如图2-1所示。

图2-1： LAN9353评估板版本A



注： CONFIG 10：端口1和端口2均为内部端口，端口0为外部端口。
CONFIG 9：仅端口2为内部端口，端口0和端口1为外部端口。

2.1.1 电源

直流5V电压由+5V外部墙式适配器通过（J1）直流插座提供，为使5V电压到达3.3V稳压器，开关（SW1）需处于ON位置。绿色LED（D1）点亮表示成功生成了3.3V输出电压。此电源为LAN9353供电，该器件内置1.2V稳压器，用于为内部内核逻辑供电。

2.1.2 上电复位

当LAN9353初始上电时或者断开电源后重新将其施加到LAN9353时，将发生上电复位。该事件会复位LAN9353内的所有电路。初始上电后，可通过按下复位开关（SW2）来复位LAN9353。LAN9353处于复位状态时，复位LED D2将点亮（红色）。

为了确保稳定性，从+3.3V输出电压生成到复位释放之间会添加约180 ms的延时。

2.1.3 时钟

LAN9353需要一个固定频率为25 MHz的时钟（±50 ppm）源供内部时钟振荡器和PLL使用。该时钟源通常通过将25 MHz晶振连接到OSCI和OSCO引脚来提供。此时钟也可以通过使用单端25 MHz时钟源驱动OSCI输入引脚来提供。

© 2016 Microchip Technology Inc.

第3章 评估板配置

3.1 配置脚选项

下列各表介绍了EVB-LAN9353的默认设置和跳线说明。建议使用这些默认配置来评估LAN9353。可以根据需要更改这些设置，但是请在了解原理图和数据手册的前提下，小心地处理与默认设置的所有偏差。错误的跳线设置可能会禁止该评估板。

3.1.1 跳线J4:J15

跳线J4至J15用于设置LAN9353的不同功能。它们还可用作GPIO及LED驱动器。用作LED驱动器时，由于它们位于EVB-LAN9353上，因此以一种特定方式连接可将配置脚值设置为1，以另一种方式连接可将配置脚值设置为0。图3-1给出了将D3电路作为上拉、将D4电路作为下拉时的连接原理图。要点亮D3，LAN9353会将D3的阴极驱动为低电平。要点亮D4，LAN9353会将D4的阴极驱动为低电平。

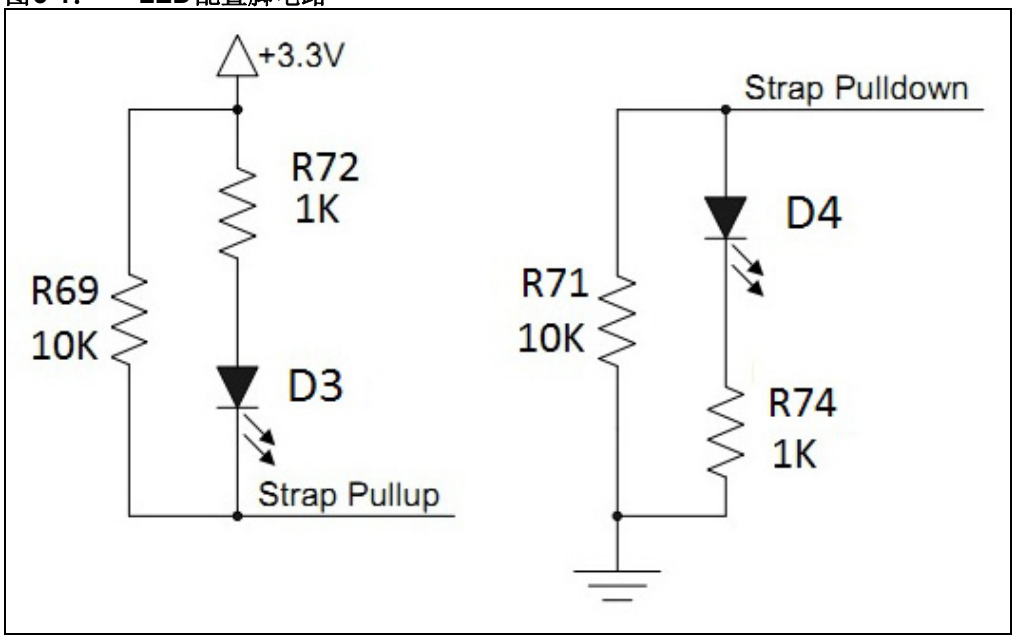
J4 - J15跳线必须成对配置为相同的设置，才能实现D3电路或D4电路。配对如下：

- J4和J7
- J6和J9
- J5和J8
- J11和J14
- J10和J13
- J12和J15

以下各小节将详细介绍跳线对设置、相关配置脚设置以及设置配置脚对功能的影响。所有配置脚值均在上电期间以及nRST信号的上升沿读取。设置配置脚值后，LAN9353会根据配置脚值将LED驱动为高电平或低电平以进行指示。有关其他可能会将这些引脚用作GPIO的设计的详细信息，请参见LAN9353数据手册。在这些情况下，内部默认配置脚必须通过I^2C或SMI主器件或者通过EEPROM字段更改。

© 2016 Microchip Technology Inc.

图3-1： LED配置脚电路



3.1.1.1 GPIO/LED POL/LED配置

GPIO/LED POL/LED配置脚用于通过跳线配置LED和GPIO的默认极性，如下面的表3-1所示。

表3-1： GPIO/LED POL/LED配置

插座	引脚设置	信号名称	配置脚值	说明
J4和J7	1-2（默认）	LEDPOL0 /GPIO0 /LED0	1	LED（D3）设置为低电平有效。
	2-3		0	LED（D3）设置为高电平有效。
J5和J8	1-2（默认）	LEDPOL1 /GPIO1 /LED1	1	LED（D4）设置为低电平有效。
	2-3		0	LED（D4）设置为高电平有效。
J6和J9	1-2（默认）	LEDPOL2 /GPIO2 /LED2	1	LED（D5）设置为低电平有效。
	2-3		0	LED（D5）设置为高电平有效。
J10和J13	1-2（默认）	LEDPOL3 /GPIO3 /LED3	1	LED（D6）设置为低电平有效。
	2-3		0	LED（D6）设置为高电平有效。

© 2016 Microchip Technology Inc.

表3-1： GPIO/LED POL/LED配置（续）

插座	引脚设置	信号名称	配置脚值	说明
J11和J14	1-2（默认）	LEDPOL4 /GPIO4 /LED4	1	LED（D7）设置为低电平有效。
	2-3		0	LED（D7）设置为高电平有效。
J12和J15	1-2（默认）	LEDPOL5 /GPIO5 /LED5	1	LED（D8）设置为低电平有效。
	2-3		0	LED（D8）设置为高电平有效。

3.1.1.2 串行管理模式配置

串行管理模式选择配置脚（MNGT0）用于通过跳线配置串行管理模式配置脚硬配置脚（serial_mngt_mode_strap）的默认值，如下面的表3-2所示。

表3-2： 串行管理模式配置

插座	引脚设置	serial_mngt_mode_strap	说明
J4和J7	2-3	0	SMI管理模式
J4和J7	1-2（默认）	1	I^2C管理模式

3.1.1.3 EEPROM容量配置

EEPROM容量配置脚（J6和J9）决定支持的EEPROM容量范围。低电平选择1 Kb（128 x 8）至16 Kb（2K x 8）_24C16。高电平选择32 Kb（4K x 8）至512 Kb（64K x 8）或4 Mb（512K x 8）_24C512，如下面的表3-3所示。

表3-3： EEPROM容量配置

插座	引脚设置	eeprom_size_strap值	说明
J6和J9	1-2（默认）	1	EEPROM容量 = 32 Kb（4K x 8）至512 Kb（64K x 8）
	2-3	0	EEPROM容量 = 1 Kb（128 x 8）至16 Kb（2K x 8）

3.1.1.4 高效节能以太网配置

EEE_EN配置脚用于通过跳线配置EEE使能2-1软配置脚（EEE_enable_strap_[2:1]）的默认值，如下面的表3-4所示。

注： 在端口1内部PHY模式下，“EEE_enable_strap_1”配置脚用于LAN9353。

表3-4： EEE_EN配置

插座	引脚设置	EEE_enable_strap_[2:1]值	说明
J10和J13	1-2（默认）	1	EEE使能
	2-3	0	EEE禁止

3.1.1.5 1588使能配置

高效节能以太网配置脚用于通过跳线配置1588使能软配置脚（1588_enable_strap）的默认值，如下面的表3-5所示。

表3-5： 1588使能配置

插座	引脚设置	1588_enable_strap 值	说明
J11和J14	1-2（默认）	1	1588使能
	2-3	0	1588禁止

3.1.1.6 PHY地址配置

PHY地址选择配置脚用于通过跳线配置开关PHY地址选择软配置脚（phy_addr_sel_strap）的默认值，如下面的表3-6所示。

表3-6： PHY寻址

插座	引脚设置	PHY_ADDR_SEL_STRAP值	虚拟PHY 0和PHY 1的默认地址值	PHY A的默认地址值	PHY B的默认地址值
J12和J15	1-2	1	1	2	3
	2-3（默认）	0	0	1	2

3.1.2 GPIO 6和GPIO 7的输入和输出配置

GPIO 6和GPIO 7配置脚用于通过跳线配置GPIO 6和GPIO 7的默认输入值，分别如下面的表3-7和表3-8所示。

表3-7： GPIO 6和GPIO 7输入配置

插座	引脚设置	输入	信号名称
J20	1-2	1	GPIO6
	2-3	0	
J21	1-2	1	GPIO7
	2-3	0	

表3-8： GPIO 6和GPIO 7输出配置

插座	引脚	输出	信号名称
J20	2	推挽	GPIO6
J21	2	推挽	GPIO7

注： 默认情况下，J20和J21的跳线设置为开路。

© 2016 Microchip Technology Inc.

3.1.3 CONFIG 9或CONFIG 10的跳线设置

CONFIG 9：用于通过跳线配置处于双RMII模式下的LAN9353，如下面的表3-9所示。

端口0：RMII PHY和RMII MAC模式
端口1：RMII MAC和RMII PHY模式
端口2：内部PHY

CONFIG 10：用于通过跳线配置处于单MII/RMII/TMII模式下的LAN9353，如下面的表3-9所示。

端口0：MII MAC、MII PHY、RMII PHY、RMII MAC、TMII MAC和TMII PHY模式
端口1：内部PHY
端口2：内部PHY

表3-9： CONFIG 9或CONFIG 10的设置

SW11	SW12	SW13	SW14	SW15	SW16	SW17	SW18	模式	配置
1-3	1-3	1-3	1-3	1-3	1-3	1-3	1-3	2 RMII	CONFIG 9
1-2	1-2	1-2	1-2	1-2	1-2	1-2	1-2	1xMII/RMII/TMII（默认）	CONFIG 10

注： 为了使开关短接1-3，旋钮应处于1-2位置，反之亦然。

3.1.4 链路伙伴双工/速度配置

CONFIG 9或CONFIG 10必须在链路伙伴双工/速度配置前进行配置。有关CONFIG 9或CONFIG 10的详细跳线设置，请参见**第3.1.3节**。

“duplex_strap_0”配置脚用于通过J28确定端口0 MII MAC和RMII MAC模式下链路伙伴的双工能力，如下面的表3-10所示。

“speed_strap_0”配置脚用于通过J29确定端口0 MII MAC和RMII MAC模式下链路伙伴的速度能力并确定并行检测速度，如下面的表3-10所示。

表3-10： 端口0默认通告的仿真链路伙伴的能力

J28（P0_DUPLEX）	J29（P0_SPEED）	duplex_strap_0	speed_strap_0	通告的链路伙伴的能力
1-2	2-3	1	0	10BASE-T全双工（0010）
1-2	1-2	1	1	100BASE-X全双工（1000）
2-3	2-3	0	0	10BASE-T半双工（0001）
2-3	1-2	0	1	100BASE-X半双工（0100）

注： 为了使开关短接1-3，旋钮应处于1-2位置，反之亦然。

“duplex_strap_1”配置脚用于通过J30确定端口1 RMII MAC模式下链路伙伴的双工能力，如下面的表3-11所示。

“speed_strap_1”配置脚用于通过J31确定端口1 RMII MAC模式下链路伙伴的速度能力并确定并行检测速度，如下面的表3-11所示。

表3-11： 端口1默认通告的仿真链路伙伴的能力

J30（P1_DUPLEX）	J31（P1_SPEED）	duplex_strap_1	speed_strap_1	通告的链路伙伴的能力
1-2	2-3	1	0	10BASE-T全双工（0010）
1-2	1-2	1	1	100BASE-X全双工（1000）
2-3	2-3	0	0	10BASE-T半双工（0001）
2-3	1-2	0	1	100BASE-X半双工（0100）

注： 为了使开关短接1-3，旋钮应处于1-2位置，反之亦然。

3.1.5 端口0/端口1模式配置

CONFIG 9或CONFIG 10必须在P0/P1模式配置前进行配置。有关CONFIG 9或CONFIG 10的详细跳线设置，请参见**第3.1.3节**。

P0模式配置脚（SW5、SW6、SW7和SW8）用于配置开关端口0模式配置脚（P0_mode_strap[1:0]）、开关端口0 RMII时钟方向配置脚（P0_rmii_clock_dir_strap）和开关端口0时钟强度配置脚（P0_clock_strength_strap）等硬配置脚，如下面的表3-12所示。

表3-12： 端口0模式配置脚映射

P1_INTPHY（J5和J8）	P0_MODE3（SW8）	P0_MODE2（SW9）	P0_MODE1（SW7）	P0_MODE0（SW5）	模式
1-2	1-3	1-3	X	X	MII MAC
1-2	1-3	1-2	1-3	X	MII PHY
1-2	1-3	1-2	1-2	1-3	Turbo MII PHY 12 mA
1-2	1-3	1-2	1-2	1-2	Turbo MII PHY 16 mA
2-3	X	1-3	1-3	X	RMII MAC时钟输入（默认）
1-2	1-2				
2-3	X	1-3	1-2	1-3	RMII MAC时钟输出 12 mA
1-2	1-2				
2-3	X	1-3	1-2	1-2	RMII MAC时钟输出 16 mA
1-2	1-2				
2-3	X	1-2	1-3	X	RMII PHY时钟输入
1-2	1-2				

© 2016 Microchip Technology Inc.

表3-12： 端口0模式配置脚映射（续）

P1_INTPHY（J5和J8）	P0_MODE3（SW8）	P0_MODE2（SW9）	P0_MODE1（SW7）	P0_MODE0（SW5）	模式
2-3	X	1-2	1-2	1-3	RMII PHY时钟输出 12 mA
1-2	1-2				
2-3	X	1-2	1-2	1-2	RMII PHY时钟输出 16 mA
1-2	1-2				

注： 为了使开关短接1-3，旋钮应处于1-2位置，反之亦然。

注： 当LAN9353配置为单MII/TMII/RMII模式时，SW8将用于端口0；当LAN9353处于双RMII模式时，SW8将被忽略。

P1模式配置脚（SW10、SW8、SW6和J5/J8）用于配置开关端口1模式配置脚（P1_mode_strap[1:0]）、开关端口1 RMII时钟方向配置脚（P1_rmii_clock_dir_strap）和开关端口1时钟强度配置脚（P1_clock_strength_strap）等硬配置脚，如下面的表3-13所示。

表3-13： 端口1模式配置脚映射

P1_INTPHY（J5和J8）	P1_MODE2（SW10）	P1_MODE1（SW8）	P1_MODE0（SW6）	模式
2-3	1-3	1-3	X	RMII MAC时钟输入（默认）
2-3	1-3	1-2	1-3	RMII MAC时钟输出12 mA
2-3	1-3	1-2	1-2	RMII MAC时钟输出16 mA
2-3	1-2	1-3	X	RMII PHY时钟输入
2-3	1-2	1-2	1-3	RMII PHY时钟输出12 mA
2-3	1-2	1-2	1-2	RMII PHY时钟输出16 mA
1-2	X	X	X	内部PHY

注： 为了使开关短接1-3，旋钮应处于1-2位置，反之亦然。

注： 当LAN9353配置为双RMII模式时，SW8将用于端口1；当LAN9353处于单MII/TMII/RMII模式时，SW8将被忽略。

3.1.6 RMII RX时钟配置

当LAN9353处于MAC/PHY模式时，端口0和端口1的参考时钟通过TX或RX时钟进行路由，分别如表3-14和表3-15所示。

表3-14： 端口0的RX时钟配置

开关设置	说明	模式
SW23（1-3）（默认）	TX时钟用作参考时钟	RMII MAC
SW23（1-2）	RX时钟用作参考时钟	RMII MAC
SW24（1-3）（默认）	参考时钟用作TX时钟	RMII PHY
SW24（1-2）	参考时钟用作RX时钟	RMII PHY

注： 当端口0配置为RMII模式时，短接跳线J25（1-2）。

表3-15： 端口1的RMII RX时钟配置

开关设置	说明	模式
SW25（1-3）（默认）	TX时钟用作参考时钟	RMII MAC
SW25（1-2）	RX时钟用作参考时钟	RMII MAC
SW26（1-3）（默认）	参考时钟用作TX时钟	RMII PHY
SW26（1-2）	参考时钟用作RX时钟	RMII PHY

注： 外部PHY考虑LAN8742。

注： 为了使开关短接1-3，旋钮应处于1-2位置，反之亦然。

3.1.7 GPIO插座

J27插座用于GPIO。下面的表3-16给出了引脚的详细信息。

表3-16： GPIO插座的引脚名称

信号名称	引脚编号
GPIO0	J27.1
GPIO1	J27.2
GPIO2	J27.3
GPIO3	J27.4
GPIO4	J27.5
GPIO5	J27.6
GPIO6	J27.7
GPIO7	J27.8

© 2016 Microchip Technology Inc.

3.1.8 I²C Aardvark®插座

J16连接器用于I²C Aardvark插座。下面的表3-17给出了相应引脚的详细信息。

表3-17： I²C AARDVARK®插座的引脚名称

信号名称	引脚编号
I2C2_SCL	J16.1
I2C2_SDA	J16.3
GND	J16.2和J16.10

3.1.9 铜线和光纤模式选择

LAN9353支持100BASE-TX（铜线）和100BASE-FX（光纤）模式。在100BASE-FX操作中，由外部收发器指示接收信号作为漏极开路、CMOS电平、信号损失（SFP）或LVPECL信号检测（SFF）。

此EVB支持SFP模式下的100BASE-TX（铜线）和100BASE-FX（光纤）操作。默认情况下，铜线模式处于激活状态。而光纤模式作为组件选项受到支持。要选择铜线或光纤模式，必须配置相应的配置脚和信号路由电阻组件选项。

> **注：** SFP收发器的供应商器件编号：Finisar/FTLF1217P2

3.1.9.1 铜线模式

EVB-LAN9353默认情况下设置为铜线模式。表3-18详细介绍了铜线模式操作所需的配置脚电阻设置。

表3-18： 铜线模式配置脚电阻

电阻	信号名称	说明
R79（10k）	FXLOSEN	用于端口A和B的铜制双绞线，具体由FXSDENA和FXSDENB进一步决定
R76和R80（10k）	FXSDA/FXSDB	将端口0和端口1配置为铜线模式

> **注：** 不要安装（DNP）R75、R77和R78。

此外，必须安装表3-19中详细说明的用于铜线模式操作的信号路由电阻。

表3-19： 铜线模式信号路由电阻

电阻	说明
R17、R19、R21和R23	使能端口0铜线模式
R31、R33、R35和R37	使能端口1铜线模式

> **注：** 不要安装（DNP）R16、R18、R20、R22、R30、R32、R34和R36（0402封装）。

3.1.9.2 光纤模式

LAN9353支持SFP类型100BASE-FX模式。要使能光纤模式，必须配置相应的配置脚和信号路由电阻。

> **注：** 光纤模式激活时，请务必不要安装与铜线模式相关的电阻（见**第3.1.9.1节“铜线模式”**）。

表3-20详细介绍了光纤模式操作所需的配置脚电阻设置。

表3-20： 光纤模式配置脚电阻

电阻	说明
R77（10k）	将端口0和端口1配置为FX_LOS模式
R75和R78（10k）	将端口0和端口1分别配置为光纤模式

注： 不要安装（DNP）R76、R79和R80。

此外，必须安装表3-21中详细说明的用于光纤模式操作的信号路由电阻。

表3-21： 光纤模式信号路由电阻

电阻	说明
R16、R18、R20和R22	使能端口0光纤模式
R30、R32、R34和R36	使能端口1光纤模式

注： 不要安装（DNP）R17、R19、R21、R23、R31、R33、R35和R37（0402封装）。

3.1.9.3 FX-LOS光纤模式配置脚

表3-22给出了FX-LOS配置脚的详细信息。这些配置脚设置决定端口将在FX-LOS光纤模式还是FX-SD/铜线模式下工作。

表3-22： FX-LOS模式配置脚设置

R77（10k）	R79（10k）	参考电压（V）	功能
安装	DNP	3.3	2V以上的电平为端口0和端口1选择FX-LOS
安装	安装	1.5	1.5V电平为端口0选择FX-LOS并为端口1选择FX-SD/铜制双绞线，具体由FXSDB进一步决定
DNP	安装	0（默认）	0V电平为端口0和端口1选择FX-SD/铜制双绞线，具体由FXSDA和FXSDB进一步决定

注： 上述配置脚的详细信息描述了LAN9353的功能。此EVB不支持SFF光纤模式。因此，与FX-SD相关的配置脚不适用。

3.2 LED

表3-23给出了不同的LED参考及其相应的颜色和指示。

表3-23： LED

标识	颜色	指示
D1	绿色	3.3V电源工作
D2	红色	LAN9353处于复位状态
D4	绿色	全双工/冲突端口1
D7	绿色	全双工/冲突端口2

注： 假定LED_CFG寄存器的LED_FUN字段为00b。

© 2016 Microchip Technology Inc.

3.3 测试点

表3-24介绍了不同的测试点及其相应的连接。

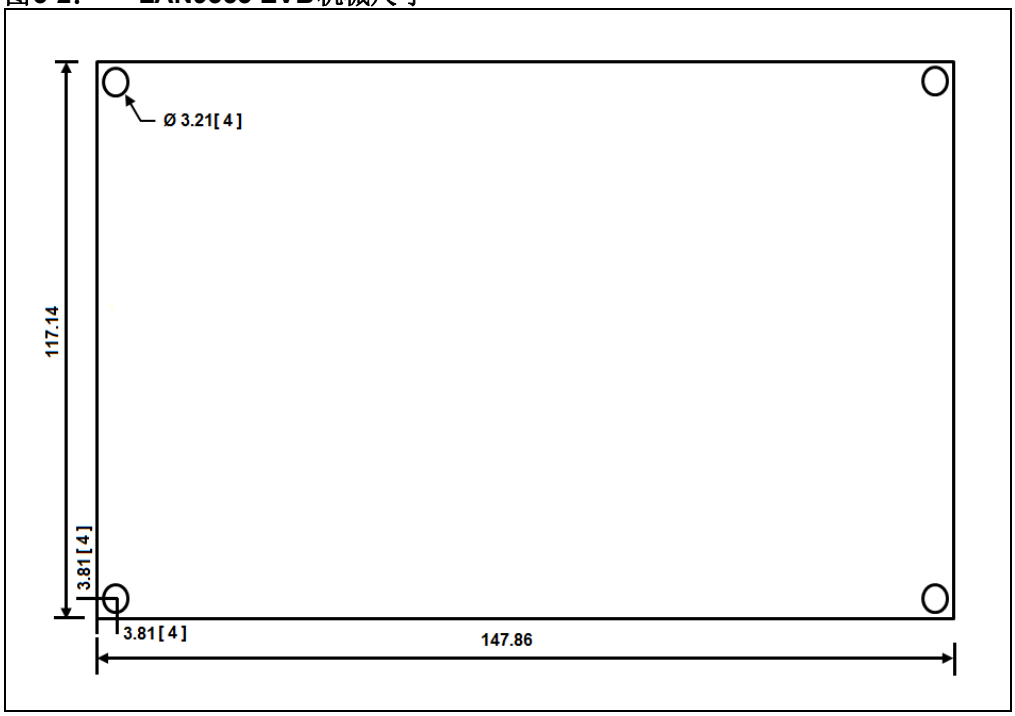
表3-24： 测试点

测试点	说明	连接
TP1	安装了单独引脚（5V）	5V_EXT
TP2	安装了单独引脚（3V3）	3V3
TP3	未安装单独引脚（VDDCR）	VDDCR
TP4	未安装单独引脚（IRQ）	IRQ
TP5	未安装单独引脚（P0_MDC）	P0_MDC
TP6	未安装单独引脚（P0_MDIO）	P0_MDIO
TP7	未安装单独引脚（P1_MDC）	P1_MDC
TP8	未安装单独引脚（P1_MDIO）	P1_MDIO
TP9	安装了单独引脚（GND）	GND
TP10	安装了单独引脚（GND）	GND

3.4 机械参数

图3-2详细给出了EVB-LAN9353的机械尺寸。尺寸以mm为单位。

图3-2： LAN9353 EVB机械尺寸

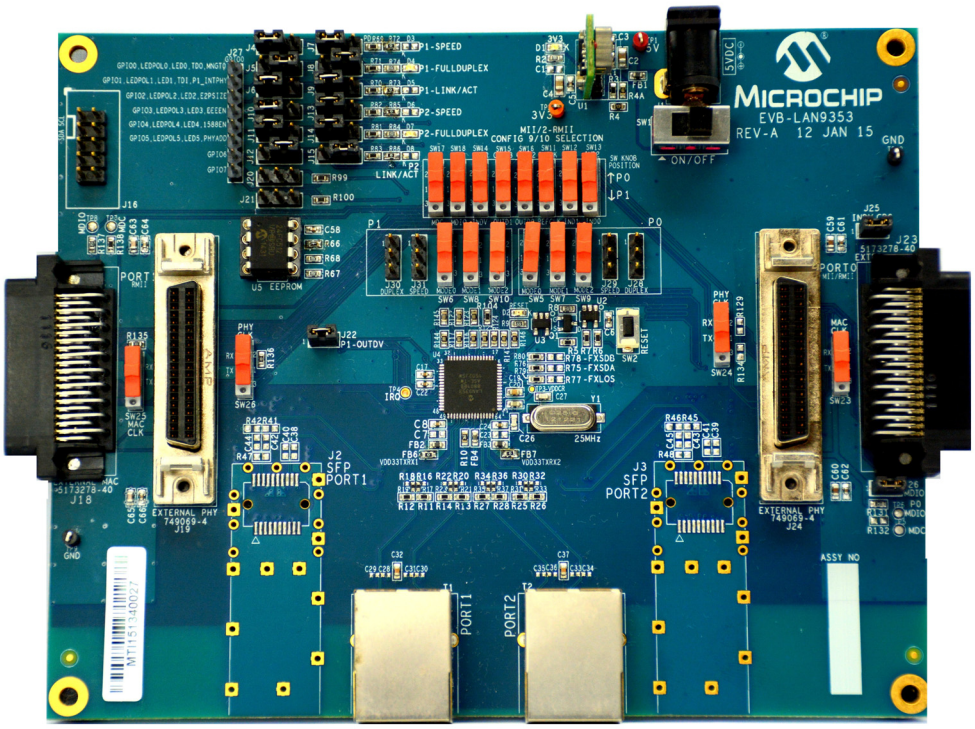


附录A EVB-LAN9353评估板

A.1 简介

本附录显示了EVB-LAN9353评估板。

图A-1： EVB-LAN9353评估板

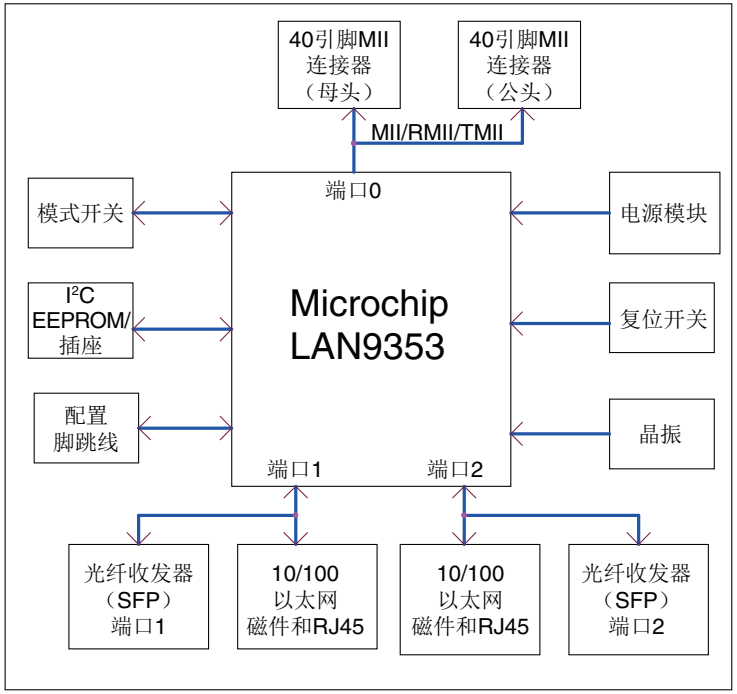


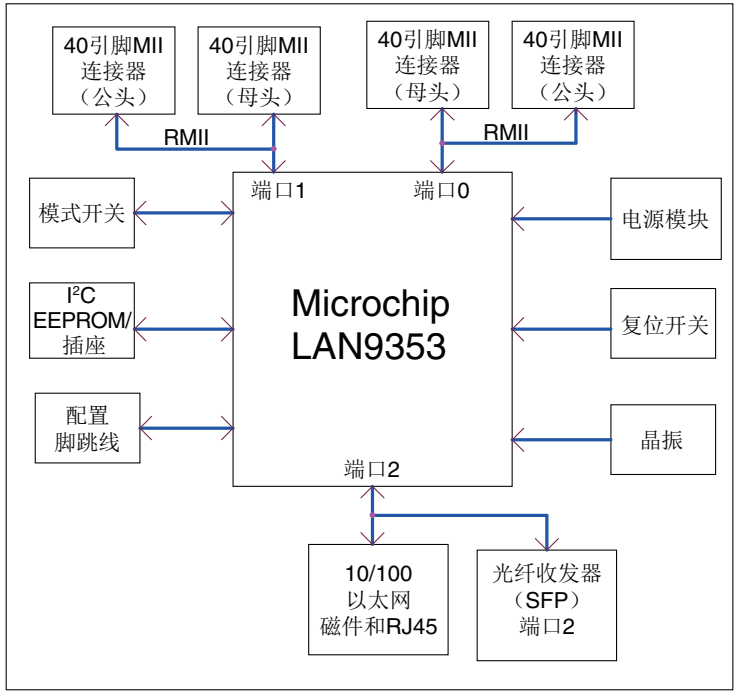
附录B EVB-LAN9353评估板原理图

B.1 简介

本附录给出了EVB-LAN9353评估板原理图。

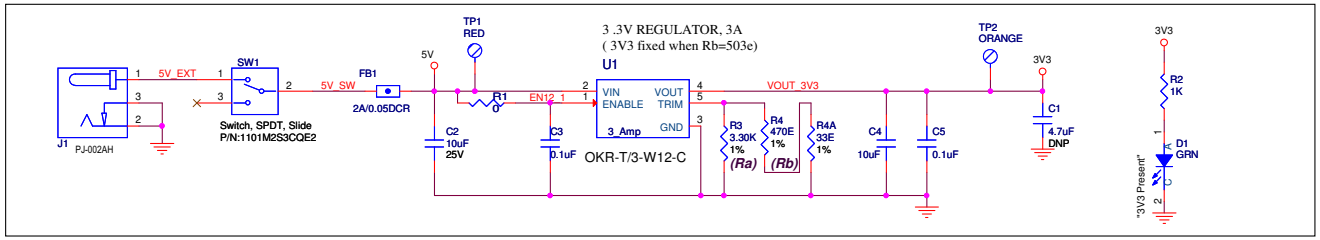
图B-1： EVB-LAN9353评估板原理图1

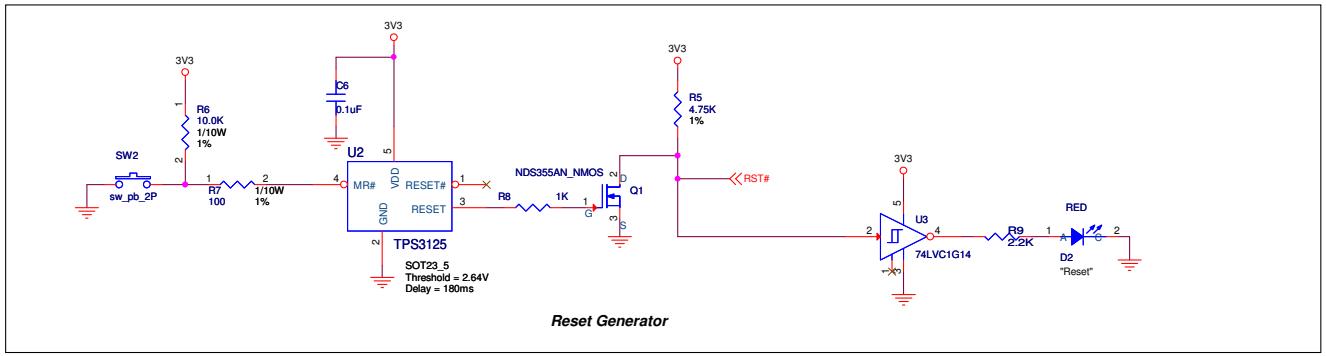


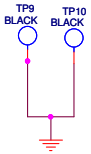


© 2016 Microchip Technology Inc.

图B-2： EVB-LAN9353评估板原理图2

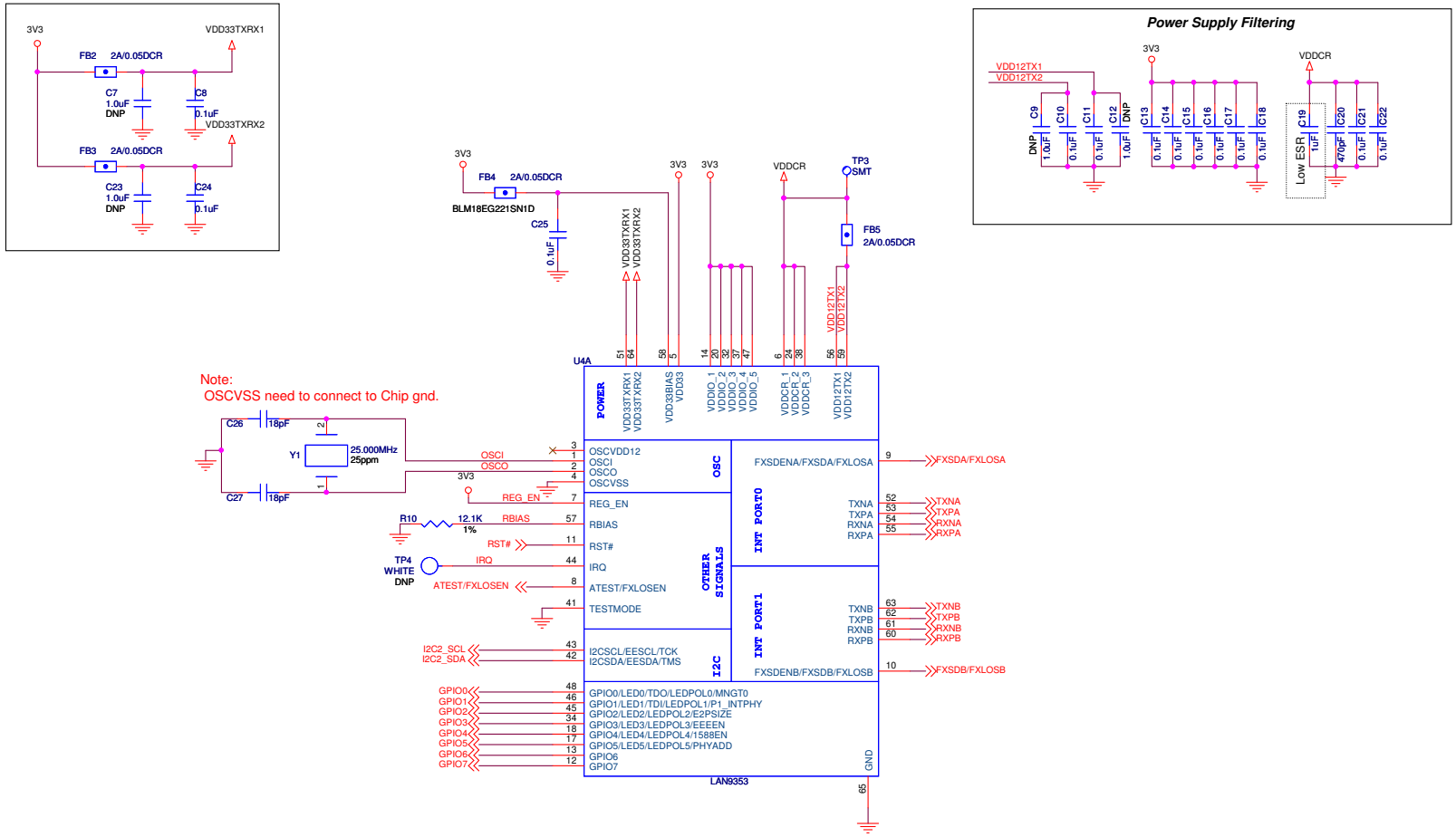






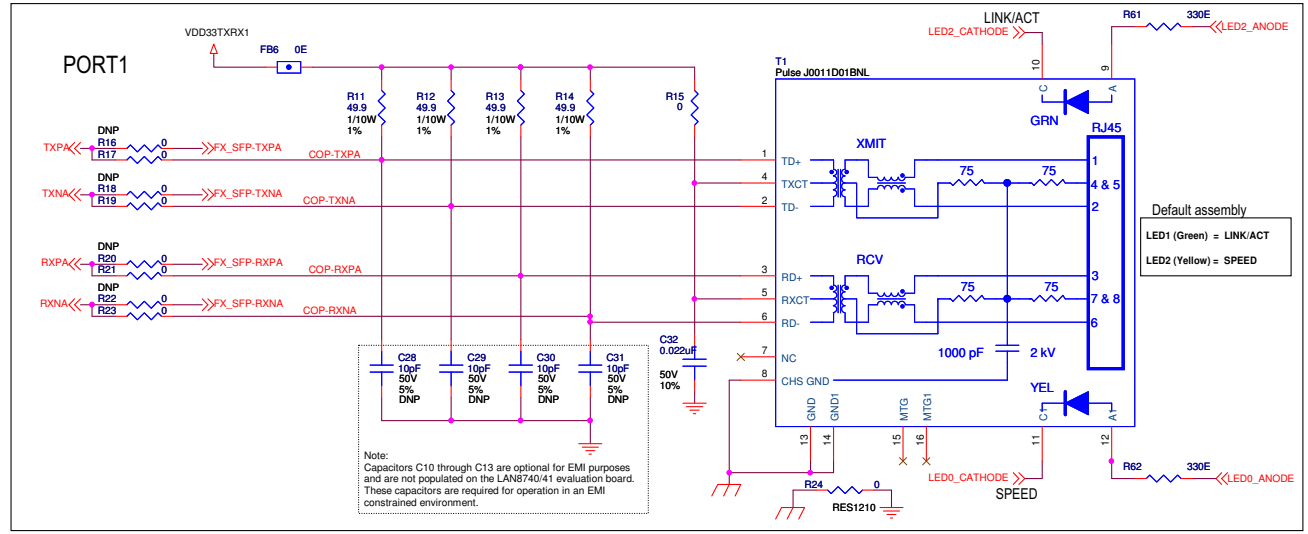
© 2016 Microchip Technology Inc.

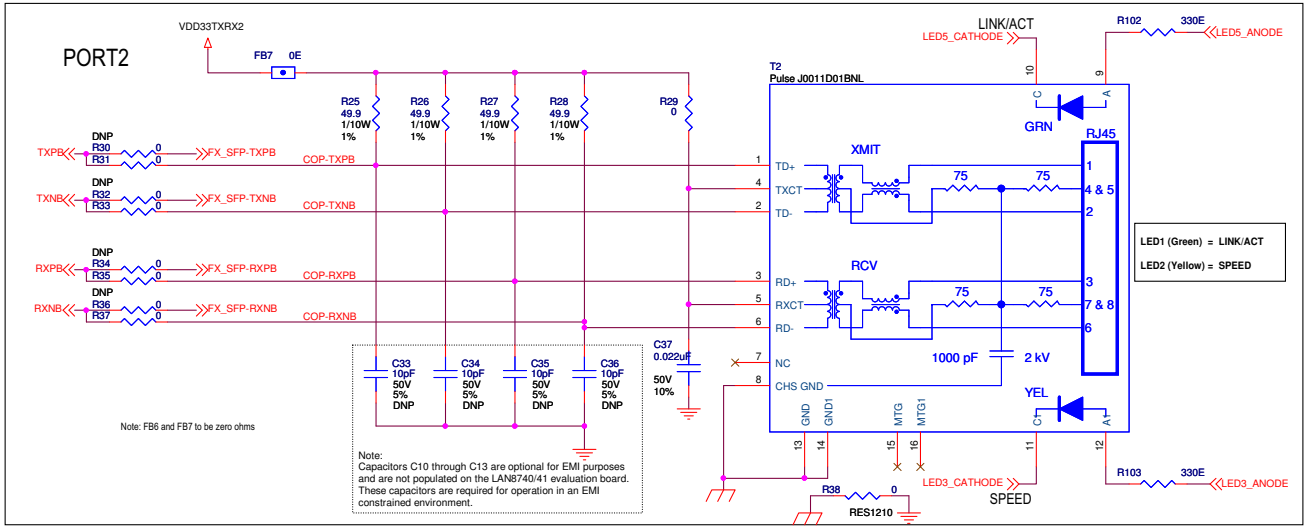
图B-3： EVB-LAN9353评估板原理图3



© 2016 Microchip Technology Inc.

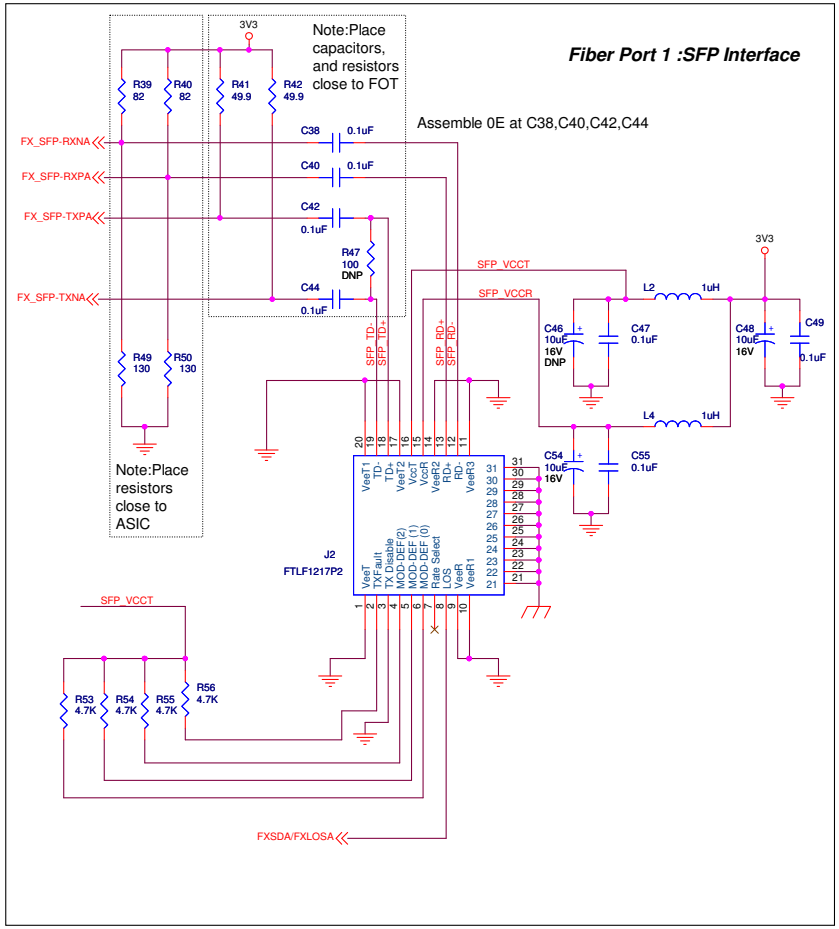
图B-4： EVB-LAN9353评估板原理图4

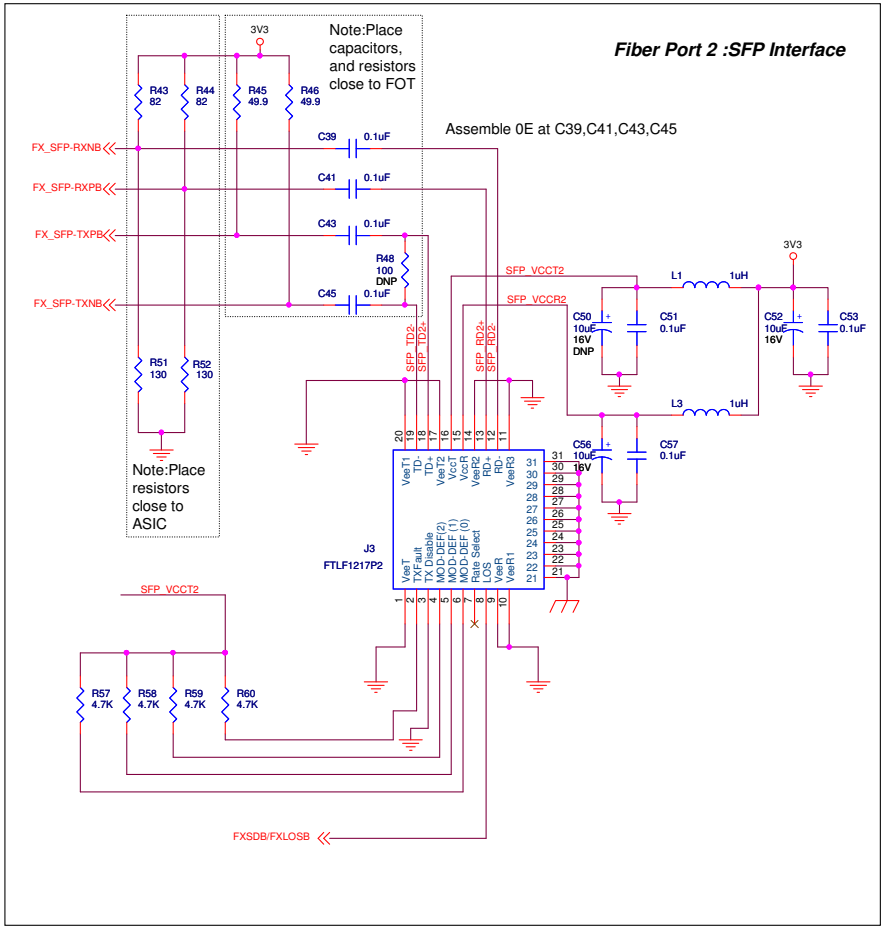




© 2016 Microchip Technology Inc.

图B-5： EVB-LAN9353评估板原理图5

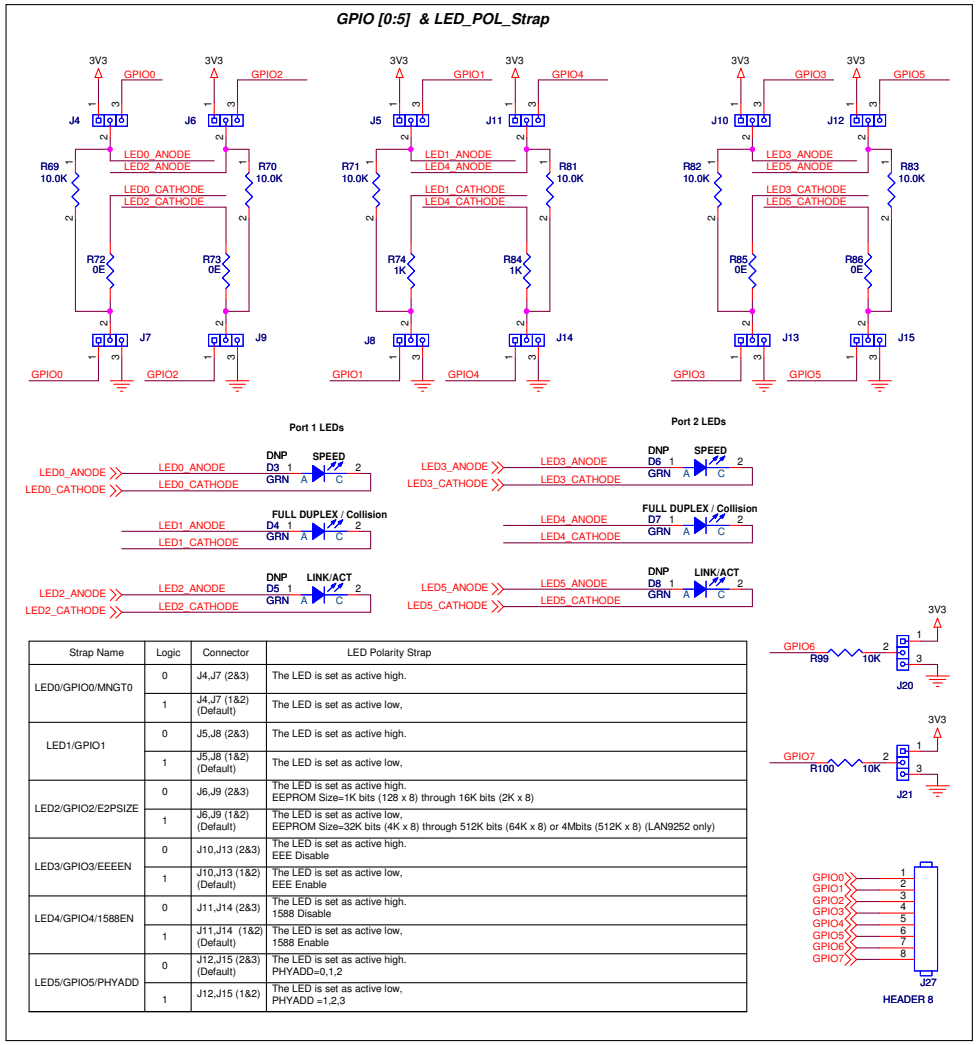




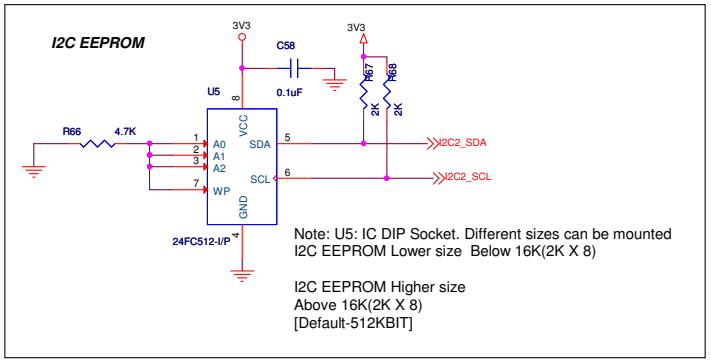
Note: Fiber mode related components are Not Populated on EVB (Default)

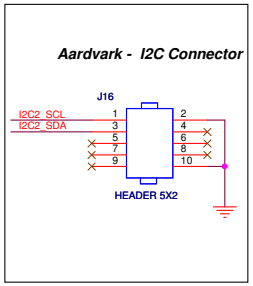
© 2016 Microchip Technology Inc.

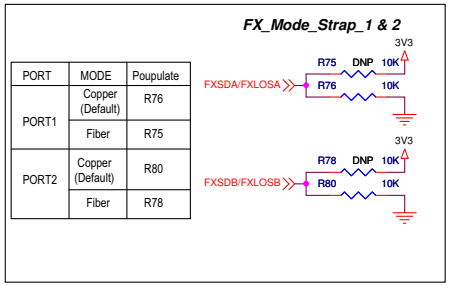
图B-6： EVB-LAN9353评估板原理图6



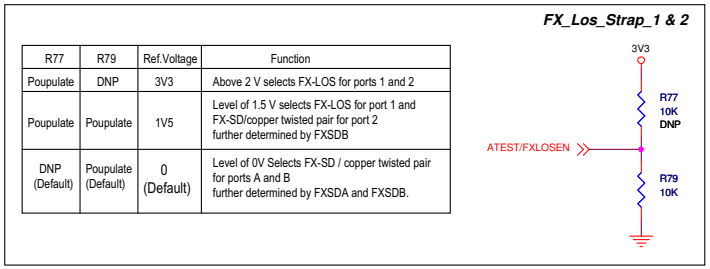
Strap Name	Logic	Connector	LED Polarity Strap
LED0/GPIO0/MNGT0	0	J4,J7 (2&3)	The LED is set as active high.
	1	J4,J7 (1&2) (Default)	The LED is set as active low,
LED1/GPIO1	0	J5,J8 (2&3)	The LED is set as active high.
	1	J5,J8 (1&2) (Default)	The LED is set as active low,
LED2/GPIO2/E2PSIZE	0	J6,J9 (2&3)	The LED is set as active high. EEPROM Size=1K bits (128 x 8) through 16K bits (2K x 8)
	1	J6,J9 (1&2) (Default)	The LED is set as active low, EEPROM Size=32K bits (4K x 8) through 512K bits (64K x 8) or 4Mbits (512K x 8) (LAN9252 only)
LED3/GPIO3/EEEEN	0	J10,J13 (2&3)	The LED is set as active high. EEE Disable
	1	J10,J13 (1&2) (Default)	The LED is set as active low, EEE Enable
LED4/GPIO4/1588EN	0	J11,J14 (2&3)	The LED is set as active high. 1588 Disable
	1	J11,J14 (1&2) (Default)	The LED is set as active low, 1588 Enable
LED5/GPIO5/PHYADD	0	J12,J15 (2&3) (Default)	The LED is set as active high. PHYADD=0,1,2
	1	J12,J15 (1&2)	The LED is set as active low, PHYADD =1,2,3







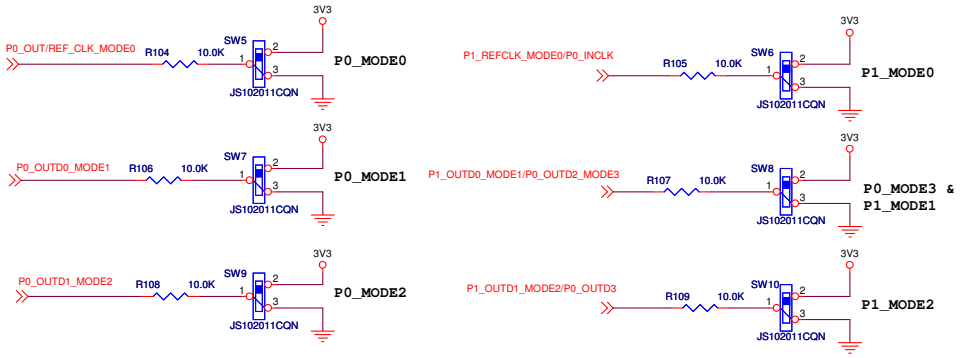
PORT	MODE	Poupulate
PORT1	Copper (Default)	R76
	Fiber	R75
PORT2	Copper (Default)	R80
	Fiber	R78



R77	R79	Ref.Voltage	Function
Poupulate	DNP	3V3	Above 2 V selects FX-LOS for ports 1 and 2
Poupulate	Poupulate	1V5	Level of 1.5 V selects FX-LOS for port 1 and FX-SD/copper twisted pair for port 2 further determined by FXSDB
DNP (Default)	Poupulate (Default)	0 (Default)	Level of 0V Selects FX-SD / copper twisted pair for ports A and B further determined by FXSDA and FXSDB.

© 2016 Microchip Technology Inc.

图B-7： EVB-LAN9353评估板原理图7



Note: For Switches to short 1-3, Knob Position should be at 1-2 and vice versa .
Note: CONFIG9 or CONFIG 10 must be configured before P0/P1 mode configurations

Config 9 :
Port 0 and Port 1 : External (RMII) and Port 2 : Internal

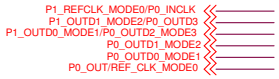
Port1 (RMII) MODE STRAP Mapping

P1_INTPHY :	P1_MODE2	P1_MODE1	P1_MODE0	Port 1 Mode
J5 and J8	SW10	SW8	SW6	
0	0	0	x	RMII MAC clock in (RMII pin remap mode)
Short 2-3	Short 1-3	Short 1-3	open	
0	0	1	0	RMII MAC clock out 12ma
Short 2-3	Short 1-3	Short 1-2	Short 1-3	
0	0	1	1	RMII MAC clock out 16ma
Short 2-3	Short 1-3	Short 1-2	Short 1-2	
0	1	0	x	RMII PHY clock in
Short 2-3	Short 1-2	Short 1-3	open	
0	1	1	0	RMII PHY clock out 12ma
Short 2-3	Short 1-2	Short 1-2	Short 1-3	
0	1	1	1	RMII PHY clock out 16ma
Short 2-3	Short 1-2	Short 1-2	Short 1-2	
1	x	x	x	Internal PHY
Short 1-2	open	open	open	

Config 10
Port 0 : External (MII/RMII/TMII)
Port 1 and Port 2 : Internal

Port 0 MODE STRAP Mapping

P1_INTPHY :	P0_MODE3	P0_MODE2	P0_MODE1	P0_MODE0	MODE
J5 and J8	SW8	SW9	SW7	SW5	
1	0	0	x	x	MII MAC
Short 1-2	Short 1-3	Short 1-3	NA	NA	
1	0	1	0	x	MII PHY
Short 1-2	Short 1-3	Short 1-2	Short 1-3	NA	
1	0	1	1	0	Turbo MII PHY 12 ma
Short 1-2	Short 1-3	Short 1-2	Short 1-2	Short 1-3	
1	0	1	1	1	Turbo MII PHY 16 ma
Short 1-2	Short 1-3	Short 1-2	Short 1-2	Short 1-2	
0	x	0	0	x	RMII MAC clock in
1	1				
Short 2-3	Short 1-2	Short 1-3	Short 1-3	NA	
0	x	0	1	0	RMII MAC clock out 12ma
1	1				
Short 2-3	Short 1-2	Short 1-3	Short 1-2	Short 1-3	
0	x	0	1	1	RMII MAC clock out 16ma
1	1				
Short 2-3	Short 1-2	Short 1-3	Short 1-2	Short 1-2	
0	x	1	0	x	RMII PHY clock in
1	1				
Short 2-3	Short 1-2	Short 1-2	Short 1-3	NA	
0	x	1	1	0	RMII PHY clock out 12ma
1	1				
Short 2-3	Short 1-2	Short 1-2	Short 1-2	Short 1-3	
0	x	1	1	o	RMII PHY clock out 16ma
1	1				



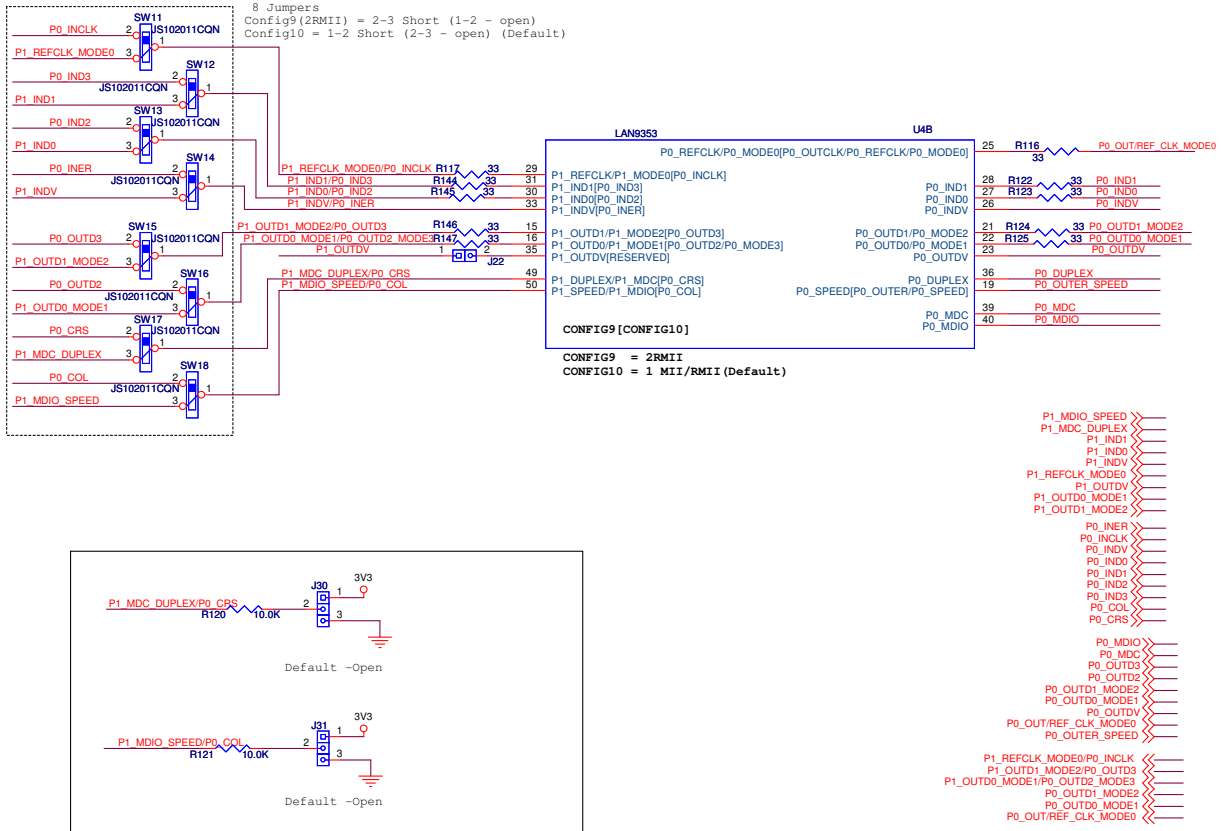
© 2016 Microchip Technology Inc.

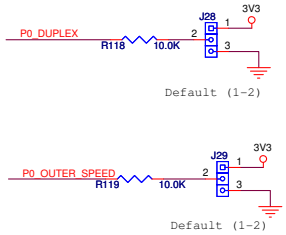
图B-8： EVB-LAN9353评估板原理图8

Jumper settings for CONFIG 9 or CONFIG 10

SW11	SW12	SW13	SW14	SW15	SW16	SW17	SW18	Mode	Configuration
1-3	1-3	1-3	1-3	1-3	1-3	1-3	1-3	2 RMII	CONFIG 9
1-2	1-2	1-2	1-2	1-2	1-2	1-2	1-2	1 MII/RMII/TMII (Default)	CONFIG 10

Note: For Switches to short 1-3, Knob Position should be at 1-2 and vice versa .





Emulated Link Partner Default Advertised Ability for Port 0

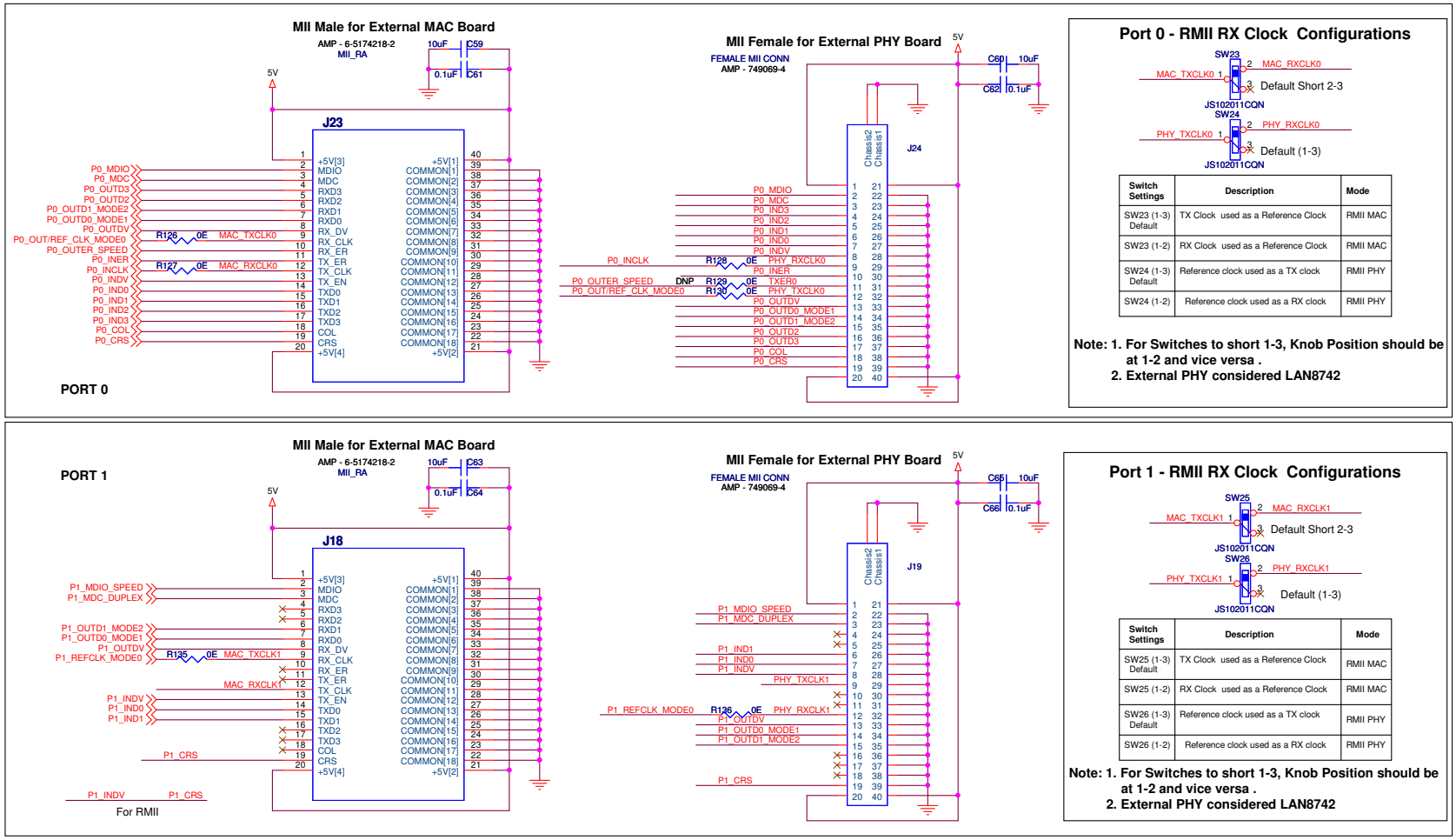
J28 (P0_DUPLEX)	J29 (P0_SPEED)	Duplex Strap_0	Speed Strap_0	ADVERTISED LINK PARTNER ABILITY (Bits 8,7,6,5)
1-2	2-3	1	0	10BASE-T full-duplex (0010)
1-2	1-2	1	1	100BASE-X full-duplex (1000) (Default)
2-3	2-3	0	0	10BASE-T half-duplex (0001)
2-3	1-2	0	1	100BASE-X half-duplex (0100)

Emulated Link Partner Default Advertised Ability for Port 1

J30 (P1_DUPLEX)	J31 (P1_SPEED)	Duplex Strap_1	Speed Strap_1	ADVERTISED LINK PARTNER ABILITY (Bits 8,7,6,5)
1-2	2-3	1	0	10BASE-T full-duplex (0010)
1-2	1-2	1	1	100BASE-X full-duplex (1000)
2-3	2-3	0	0	10BASE-T half-duplex (0001)
2-3	1-2	0	1	100BASE-X half-duplex (0100)

© 2016 Microchip Technology Inc.

图B-9： EVB-LAN9353评估板原理图9



© 2016 Microchip Technology Inc.

附录C 物料清单（BOM）

C.1 简介

本附录包含EVB-LAN9353评估板的物料清单（BOM）。

配置：CONFIG 10：双路内部铜线模式，使用大容量EEPROM（24FC512）

表C-1： EVB-LAN9353评估板物料清单

项目	数量	参考标识	规格	PCB封装	制造商	制造商器件编号
1	2	C2,C4	10uF	CAP0805	Murata	GRM21BR61E106KA73L
2	21	C3,C5,C6,C8,C10,C11,C13,C14,C15,C16,C17,C18,C21,C22,C24,C25,C58,C61,C62,C64,C66	0.1uF	CAP0603	Murata	GRM155R61E104KA7D
3	1	C19	1uF	CAP0603	Murata	GRM188R61C105KA93D
4	1	C20	470pF	CAP0603	Murata	GRM033R71E471KA01D
5	2	C26,C27	18pF	CAP0603	Murata	GRM1885C1H180JA01D
6	2	C32,C37	0.022uF	CAP0603	Kemet	C0603C223K5RACTU
7	4	C59,C60,C63,C65	10uF	CAP0603	TDK	C1608X5R0J106K080AB
8	3	D1,D4,D7	GRN	LED0603	Wurth electronics	150 060 GS7 500 0
9	1	D2	RED	LED0603	Wurth electronics	150 060 RS7 500 0
10	5	FB1,FB2,FB3,FB4,FB5	2A/0.05DCR	RES0603	Murata	BLM18EG221SN1D
11	1	J1	SKT_PWR_2R0mm_4A_THRU_RA	th_conn_pwrjack_dc-210_rt	Cui Stack	PJ-002AH
12	18	J4,J5,J6,J7,J8,J9,J10,J11,J12,J13,J14,J15,J20,J21,J28,J29,J30,J31	HDR_1x3	TH_CONN_1X3P	FCI	68000-103HLF
13	1	J16	HEADER 5X2	th_conn_2x5p_BOX	FCI	67997-210HLF
14	2	J18,J23	MII_RA	TH_CONN_TE-5173278_40P	TE	5173278-2-ND
15	2	J19,J24	FEMALE MII CONN	TH_CONN_MII-749069-4	TE	749069-4-ND
16	3	J22,J25,J26	CONN_2P	th_conn_1x2p	FCI	68000-102HLF
17	1	J27	CONN_8P	th_conn_1x8p	FCI	68000-108HLF
18	1	Q1	NDS355AN_NMOS	sot23-NDS	Fairchild	NDS355AN
19	15	R1,R15,R29,R126,R127,R128,R130,R135,R136,FB6,FB7,R72,R73,R85,R86	0E	RES0603	Panasonic	ERJ-3GEY0R00V
20	4	R2,R8,R74,R84	1K	RES0603	Panasonic	ERJ-3GEYJ102V
21	1	R3	3.30K	RES0603	Yageo America	9C06031A3301FKHFT
22	1	R4	470E	RES0603	BOURNS	CR0603-FX-4700ELF
23	1	R4A	33E	RES0603	BOURNS	CR0603-FX-33R0ELF
24	1	R5	4.75K	RES0603	Panasonic	ERJ-3EKF4751V
25	25	R6,R69,R70,R71,R81,R82,R83,R76,R79,R80,R99,R100,R133,R138,R139,R104,R105,R106,R107,R108,R109,R118,R119,R120,R121	10.0K	RES0603	Panasonic	ERJ-3EKF1002V

© 2016 Microchip Technology Inc.

表C-1： EVB-LAN9353评估板物料清单（续）

项目	数量	参考标识	规格	PCB封装	制造商	制造商器件编号
26	1	R7	100E	RES0603	Panasonic	ERJ-3EKF1000V
27	1	R9	2.2K	RES0603	Panasonic	ERJ-3GEYJ222V
28	1	R10	12.1K	RES0603	Rohm	MCR01MZPF1202
29	8	R11,R12,R13,R14,R25,R26,R27,R28	49.9E	RES0603	Yageo America	9C06031A49R9FKHFT
30	8	R17,R19,R21,R23,R31,R33,R35,R37	0	RES0402	Panasonic	ERJ-2GE0R00X
31	2	R24,R38	0	RES1210	Vishay	CRCW12100000Z0EA
32	4	R61,R62,R102,R103	330E	RES0603	Panasonic	ERJ-3GEYJ331V
33	2	R67,R68	2K	RES0603	Panasonic	ERJ-3GEYJ202V
34	10	R116,R117,R122,R123,R124,R125,R144,R145,R146,R147	33E	RES0603	BOURNS	CR0603-FX-33R0ELF
35	2	R131,R137	1.5K	RES0603	Panasonic	ERJ-3GEYJ152V
36	1	SW1	SW-SPDT-SLIDE	sw_ck_1101m2s3cqe2	C&K	1101M2S3CQE2
37	1	SW2	sw_pb_2P	sw_pb_2P	Panasonic	EVQ-PJU04K
38	18	SW5,SW6,SW7,SW8,SW9,SW10,SW11,SW12,SW13,SW14,SW15,SW16,SW17,SW18,SW23,SW24,SW25,SW26	450301014042	TH_SW_SPST_3P_10x2p5	Wurth electronics	450301014042
39	1	TP1	RED	TH_TP_60D40	Keystone	5000
40	1	TP2	ORANGE	TH_TP_60D40	Keystone	5003
41		TP9,TP10	BLACK	TH_TP_60D40	Keystone	5001
42	2	T1,T2	Pulse - J0011D01BNL	th_conn_pulse_rj45_j0026	Pulse Electronics	553-1483-ND
43	1	U1	3_Amp	TH_DC-DC_VERT_5PIN_P67	Murata	OKR-T/3-W12-C
44	1	U2	TPS3125	SOT23_5	TI	TPS3125L30DBVR
45	1	U3	74LVC1G14	SOT23_5	TI	SN74LVC1G14DCKR
46	1	U4	LAN9353	IC_QFN64	Microchip	LAN9353
47	1	U5	Round Base	IC_DIP8_300	Assmann	AR08-HZL-TT-R
48	1	U5	24FC512	IC_DIP8_300	Microchip	24FC512-I/P
49	4	D3,D5,D6,D8	GRN	LED0603	Wurth electronics	150 060 GS7 500 0
50	1	Y1	25.000MHz	XTAL_HCM49	Cardinal Components Inc.	CSM1Z-A5B2C5-40-25.0D18-F

© 2016 Microchip Technology Inc.

注：

© 2016 Microchip Technology Inc.

全球销售及服务网点

美洲

公司总部 Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277
技术支持：
http://www.microchip.com/support
网址：www.microchip.com

亚特兰大 Atlanta
Duluth, GA
Tel: 1-678-957-9614
Fax: 1-678-957-1455

奥斯汀 Austin, TX
Tel: 1-512-257-3370

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

克里夫兰 Cleveland
Independence, OH
Tel: 1-216-447-0464
Fax: 1-216-447-0643

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Novi, MI
Tel: 1-248-848-4000

休斯敦 Houston, TX
Tel: 1-281-894-5983

印第安纳波利斯 Indianapolis
Noblesville, IN
Tel: 1-317-773-8323
Fax: 1-317-773-5453

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

纽约 New York, NY
Tel: 1-631-435-6000

圣何塞 San Jose, CA
Tel: 1-408-735-9110

加拿大多伦多 Toronto
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 Asia Pacific Office
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2943-5100
Fax: 852-2401-3431

中国 - 北京
Tel: 86-10-8569-7000
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 重庆
Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

中国 - 东莞
Tel: 86-769-8702-9880

中国 - 杭州
Tel: 86-571-8792-8115
Fax: 86-571-8792-8116

中国 - 香港特别行政区
Tel: 852-2943-5100
Fax: 852-2401-3431

中国 - 南京
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳
Tel: 86-755-8864-2200
Fax: 86-755-8203-1760

中国 - 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 西安
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 - 厦门
Tel: 86-592-238-8138
Fax: 86-592-238-8130

中国 - 珠海
Tel: 86-756-321-0040
Fax: 86-756-321-0049

亚太地区

台湾地区 - 高雄
Tel: 886-7-213-7828

台湾地区 - 台北
Tel: 886-2-2508-8600
Fax: 886-2-2508-0102

台湾地区 - 新竹
Tel: 886-3-5778-366
Fax: 886-3-5770-955

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore
Tel: 91-80-3090-4444
Fax: 91-80-3090-4123

印度 India - New Delhi
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune
Tel: 91-20-3019-1500

日本 Japan - Osaka
Tel: 81-6-6152-7160
Fax: 81-6-6152-9310

日本 Japan - Tokyo
Tel: 81-3-6880-3770
Fax: 81-3-6880-3771

韩国 Korea - Daegu
Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang
Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Dusseldorf
Tel: 49-2129-3766400

德国 Germany - Karlsruhe
Tel: 49-721-625370

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

意大利 Italy - Venice
Tel: 39-049-7625286

荷兰 Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

波兰 Poland - Warsaw
Tel: 48-22-3325737

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

瑞典 Sweden - Stockholm
Tel: 46-8-5090-4654

英国 UK - Wokingham
Tel: 44-118-921-5800
Fax: 44-118-921-5820

07/14/15

© 2016 Microchip Technology Inc.