MCP6481/2/4

4 MHz 低输入偏置电流运放

特性

- **低输入偏置电流**
  - 150 pA （典型值， T_A = +125°C）
- **低静态电流**
  - 240 µA/ 放大器 （典型值）
- **低输入失调电压**
  - ±1.5 mV （最大值）
- 电源电压范围：2.2V 至 5.5V
- 轨到轨输入 / 输出
- 增益带宽积：4 MHz （典型值）
- 压摆率：2.7 V/µs （典型值）
- 单位增益稳定
- 无相位反转
- 小型封装
  - SC70-5 和 SOT-23-5 单运放封装
- 扩展级温度范围
  - -40°C 至 +125°C

应用

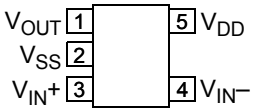
- 光电二极管放大器
- pH 电极放大器
- 低泄漏放大器
- 压电传感器放大器
- 有源模拟滤波器
- 电池供电的信号调理

设计工具

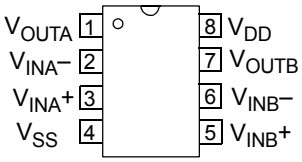
- SPICE 宏模型
- FilterLab® 软件
- MAPS （Microchip Advanced Part Selector，Microchip 高级器件选型器）
- 模拟演示板和评估板
- 应用笔记

封装类型

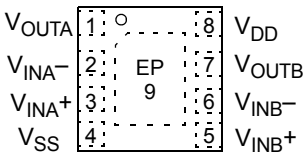
MCP6481
SC70 和 SOT-23



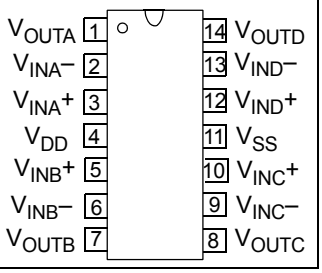
MCP6482
SOIC 和 MSOP



MCP6482
2x3 TDFN *



MCP6484
SOIC 和 TSSOP



* 包含裸露的散热焊盘 （EP）；请参见表 3-1。

说明

Microchip 的 MCP6481/2/4 系列运算放大器（运放）具有低输入偏置电流（125°C 时典型值为 150 pA），支持轨到轨输入和输出操作。该系列运放单位增益稳定，增益带宽积为 4 MHz（典型值）。这些器件可在低至 2.2V 的单电源电压下工作，而每个放大器仅汲取 240 µA（典型值）的静态电流。这些特性使得该系列运放非常适合于光电二极管放大器、 pH 电极放大器、低泄漏放大器以及电池供电的信号调理应用等。

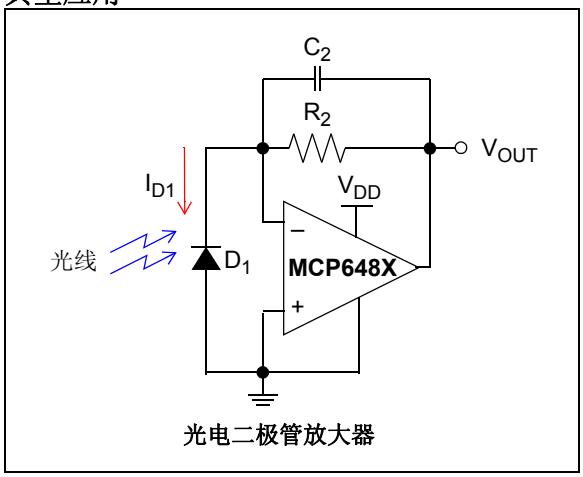
MCP6481/2/4 系列提供单运放 （MCP6481）、双运放（MCP6482）和四运放 （MCP6484）封装。所有器件均采用最先进的 CMOS 工艺设计，且支持扩展级温度范围 （-40°C 至 +125°C）。

相关器件

- MCP6471/2/4：2 MHz 低输入偏置电流运放
- MCP6491/2/4：7.5 MHz 低输入偏置电流运放

© 2014 Microchip Technology Inc.

典型应用



光电二极管放大器

© 2014 Microchip Technology Inc.

1.0 电气特性

1.1 绝对最大值 †

$V_{DD} - V_{SS}$ 6.5V
输入引脚上的电流 ..... ±2 mA
模拟输入（$V_{IN}+$ 和 $V_{IN}-$）†† ..... V_{SS} – 1.0V 至 V_{DD} + 1.0V
所有其他输入和输出 ..... V_{SS} – 0.3V 至 V_{DD} + 0.3V
差分输入电压 ..... $V_{DD} - V_{SS}$
输出短路电流 ..... 连续
输出引脚和电源引脚上的电流 ..... ±55 mA
储存温度 ..... -65°C 至 +150°C
最高结温（T_J） ..... +150°C
所有引脚上的 ESD 保护（HBM） ..... ≥4 kV

注 1： 请参见**第 4.1.2 节 “输入电压限制”**。

† 注： 如果器件在超过上述“绝对最大值”的条件下工作，可能导致器件的永久性损坏。上述数值仅是工作条件最大值，我们建议不要使器件在最大值甚至超过最大值的条件下工作。如果器件长时间在最大值的条件下工作，可能影响器件的可靠性。

1.2 规范

表 1-1： 直流电气规范

电气特性： 除非另外说明，否则 V_{DD} = +2.2V 至 +5.5V， V_{SS} = GND， T_A = +25°C，$V_{CM} = V_{DD}/2$， $V_{OUT} \approx V_{DD}/2$，$V_L = V_{DD}/2$ 且 R_L = 10 kΩ 连接至 V_L。（请参见图 1-1）。

参数	符号	最小值	典型值	最大值	单位	条件
输入失调						
输入失调电压	V_{OS}	-1.5	—	+1.5	mV	V_{DD} = 3.0V， $V_{CM} = V_{DD}/4$
随温度变化的输入失调漂移	$\Delta V_{OS}/\Delta T_A$	—	±2.5	—	µV/°C	T_A = -40°C 至 +125°C
电源抑制比	PSRR	75	91	—	dB	$V_{CM} = V_{DD}/4$
输入偏置电流和阻抗						
输入偏置电流	I_B	—	±1	—	pA	
		—	8	—	pA	T_A = +85°C
		—	150	350	pA	T_A = +125°C
输入失调电流	I_{OS}	—	±0.1	—	pA	
共模输入阻抗	Z_{CM}	—	10^{13}||6	—	Ω||pF	
差分输入阻抗	Z_{DIFF}	—	10^{13}||6	—	Ω||pF	
共模						
共模输入电压范围	V_{CMR}	V_{SS} - 0.3	—	V_{DD} + 0.3	V	
共模抑制比	CMRR	65	87	—	dB	V_{CM} = -0.3V 至 2.5V，V_{DD} = 2.2V
		70	89	—	dB	V_{CM} = -0.3V 至 5.8V，V_{DD} = 5.5V
开环增益						
直流开环增益（大信号）	A_{OL}	95	115	—	dB	$0.2V < V_{OUT} < (V_{DD} - 0.2V)$ V_{DD} = 5.5V， $V_{CM} = V_{SS}$

表 1-1：　　直流电气规范 （续）

电气特性：除非另外说明，否则 V_{DD} = +2.2V 至 +5.5V， V_{SS} = GND， T_A = +25°C， V_{CM} = V_{DD}/2， V_{OUT} ≈ V_{DD}/2， V_L = V_{DD}/2 且 R_L = 10 kΩ 连接至 V_L。（请参见图 1-1）。						
参数	**符号**	**最小值**	**典型值**	**最大值**	**单位**	**条件**
输出						
高电平输出电压	V_{OH}	2.180	2.196	—	V	V_{DD} = 2.2V 0.5V 输入过驱动
		5.480	5.493	—	V	V_{DD} = 5.5V 0.5V 输入过驱动
低电平输出电压	V_{OL}	—	0.004	0.020	V	V_{DD} = 2.2V 0.5V 输入过驱动
		—	0.007	0.020	V	V_{DD} = 5.5V 0.5V 输入过驱动
输出短路电流	I_{SC}	—	±12	—	mA	V_{DD} = 2.2V
		—	±36	—	mA	V_{DD} = 5.5V
电源						
电源电压	V_{DD}	2.2	—	5.5	V	
每个放大器的静态电流	I_Q	100	240	400	µA	I_O = 0， V_{CM} = V_{DD}/4

表 1-2：　　交流电气规范

电气特性：除非另外说明，否则 T_A = +25°C， V_{DD} = +2.2V 至 +5.5V， V_{SS} = GND， V_{CM} = V_{DD}/2， V_{OUT} ≈ V_{DD}/2， V_L = V_{DD}/2， R_L = 10 kΩ 连接至 V_L 且 C_L = 20 pF。（请参见图 1-1）。						
参数	**符号**	**最小值**	**典型值**	**最大值**	**单位**	**条件**
交流响应						
增益带宽积	GBWP	—	4	—	MHz	
相位裕量	PM	—	60	—	°	G = +1V/V
压摆率	SR	—	2.7	—	V/µs	
噪声						
输入噪声电压	E_{ni}	—	7	—	µVp-p	f = 0.1 Hz 至 10 Hz
输入噪声电压密度	e_{ni}	—	23	—	nV/√Hz	f = 1 kHz
		—	18	—	nV/√Hz	f = 10 kHz
输入噪声电流密度	i_{ni}	—	0.6	—	fA/√Hz	f = 1 kHz

表 1-3：　　温度规范

电气特性：除非另外说明，否则 V_{DD} = +2.2V 至 +5.5V， V_{SS} = GND。						
参数	**符号**	**最小值**	**典型值**	**最大值**	**单位**	**条件**
温度范围						
工作温度范围	T_A	-40	—	+125	°C	**注 1**
储存温度范围	T_A	-65	—	+150	°C	
封装热阻						
热阻， 5 引脚 SC-70	θ_{JA}	—	331	—	°C/W	
热阻， 5 引脚 SOT-23	θ_{JA}	—	256	—	°C/W	
热阻， 8 引脚 2x3 TDFN	θ_{JA}	—	52.5	—	°C/W	
热阻， 8 引脚 MSOP	θ_{JA}	—	211	—	°C/W	
热阻， 8 引脚 SOIC	θ_{JA}	—	149.5	—	°C/W	
热阻， 14 引脚 SOIC	θ_{JA}	—	95.3	—	°C/W	
热阻， 14 引脚 TSSOP	θ_{JA}	—	100	—	°C/W	

注　1： 内部结温 （T_J）不得超出绝对最大规范值 +150°C。

© 2014 Microchip Technology Inc.

1.3 测试电路

用于大多数直流和交流测试的电路如图 1-1 所示。该电路可独立设置 V_{CM} 和 V_{OUT}（见公式 1-1）。请注意，V_{CM} 不是电路的共模电压（$(V_P + V_M)/2$），且 V_{OST} 包括 V_{OS} 以及温度、 CMRR、 PSRR 和 A_{OL} 对输入失调误差 V_{OST} 的影响。

公式 1-1：

$$G_{DM} = R_F / R_G$$
$$V_{CM} = (V_P + V_{DD}/2)/2$$
$$V_{OST} = V_{IN+} - V_{IN-}$$
$$V_{OUT} = (V_{DD}/2) + (V_P - V_M) + V_{OST} \cdot (1 + G_{DM})$$

其中：

G_{DM}	= 差模增益	（V/V）
V_{CM}	= 运放的共模输入电压	（V）
V_{OST}	= 运放的总输入失调电压	（mV）

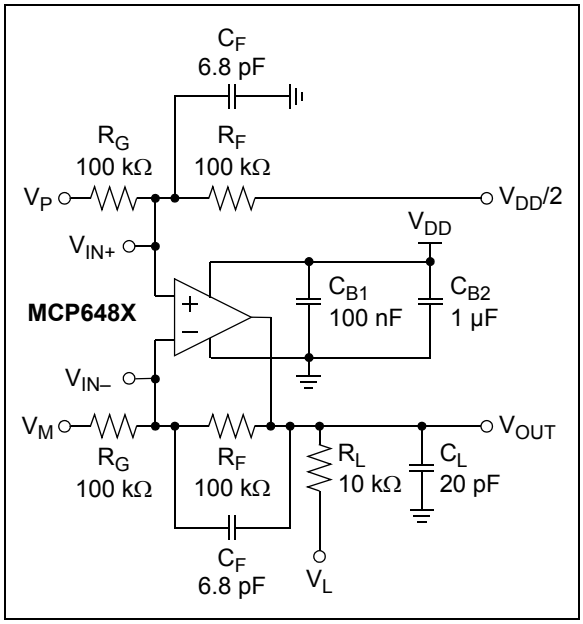


图 1-1： *大多数规范值的交流和直流测试电路*

注：

© 2014 Microchip Technology Inc.

2.0 典型性能曲线

注： 以下图表为基于有限数量的统计结果，仅供参考。所列特性未经测试，不做任何担保。一些图表中列出的数据可能超出规定的工作范围（例如，超出了规定的电源范围），因此不在担保范围内。

注： 除非另外说明，否则 T_A = +25°C， V_{DD} = +2.2V 至 +5.5V， V_{SS} = GND， $V_{CM} = V_{DD}/2$， $V_{OUT} \approx V_{DD}/2$， $V_L = V_{DD}/2$， R_L = 10 kΩ 连接至 V_L 且 C_L = 20 pF。

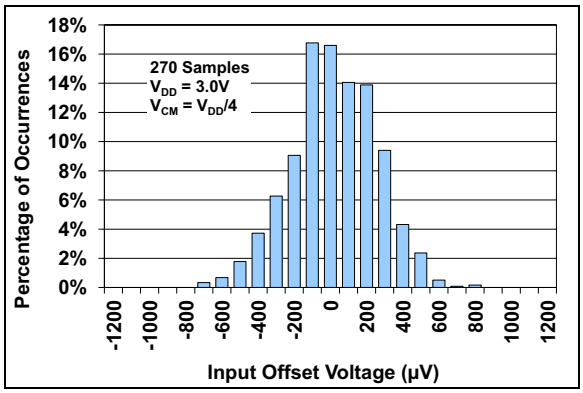


图 2-1： 输入失调电压

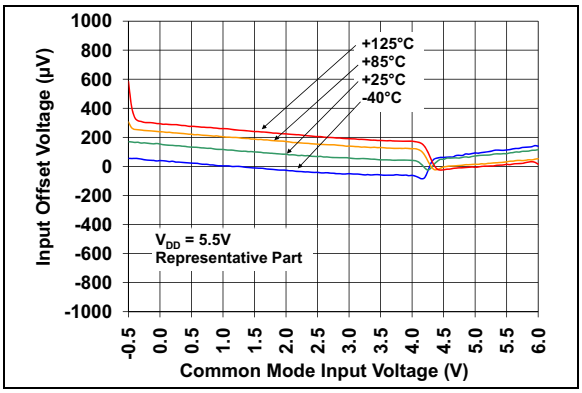


图 2-4： 输入失调电压—共模输入电压曲线

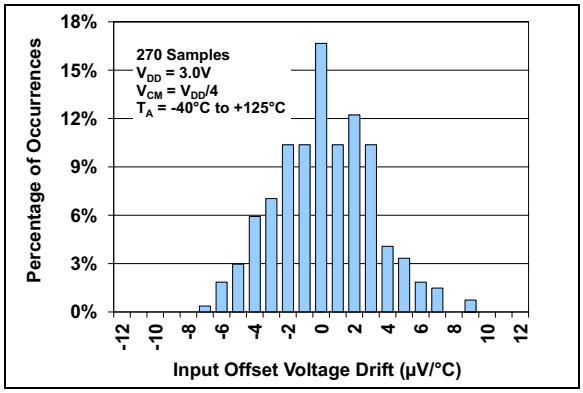


图 2-2： 输入失调电压漂移

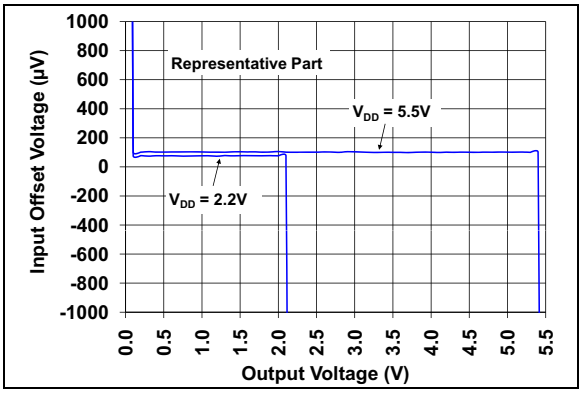


图 2-5： 输入失调电压—输出电压曲线

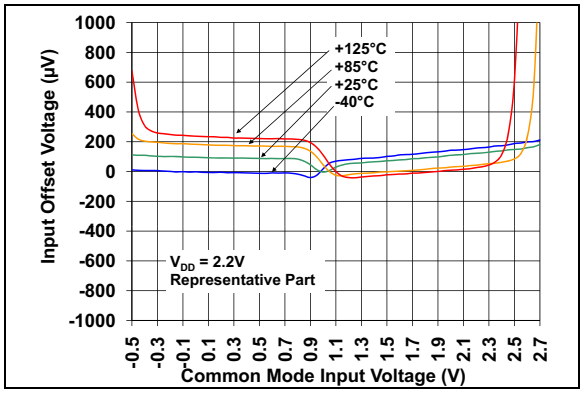


图 2-3： 输入失调电压—共模输入电压曲线

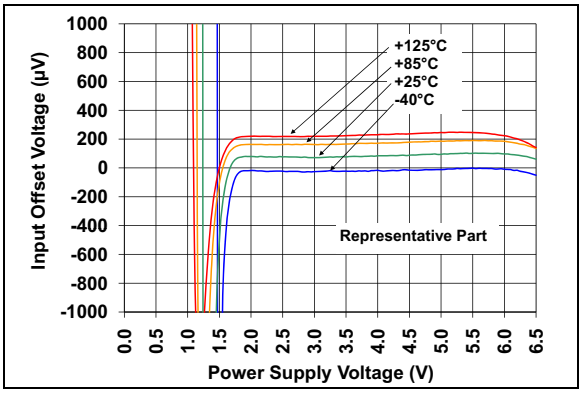


图 2-6： 输入失调电压—电源电压曲线

注：除非另外说明，否则 T_A = +25°C， V_{DD} = +2.2V 至 +5.5V， V_{SS} = GND， $V_{CM} = V_{DD}/2$， $V_{OUT} \approx V_{DD}/2$，$V_L = V_{DD}/2$， R_L = 10 kΩ 连接至 V_L 且 C_L = 20 pF。

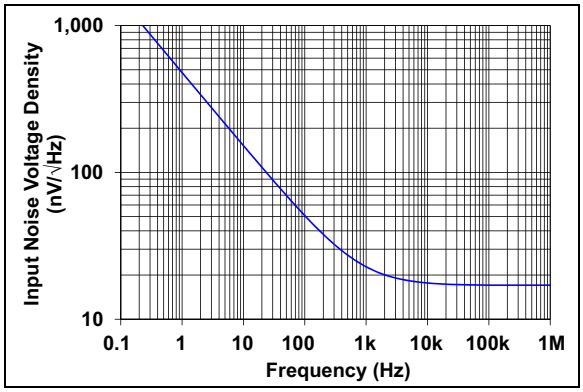


图 2-7： *输入噪声电压密度—频率曲线*

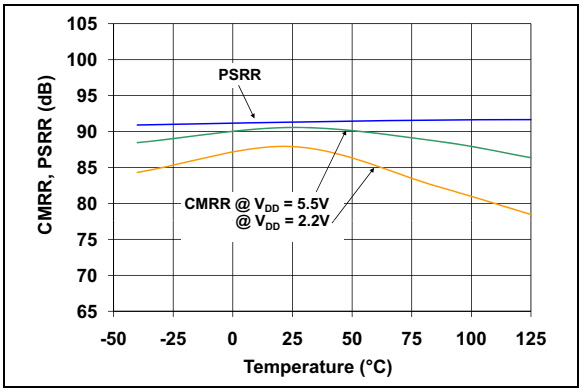


图 2-10： *CMRR 和 PSRR—环境温度曲线*

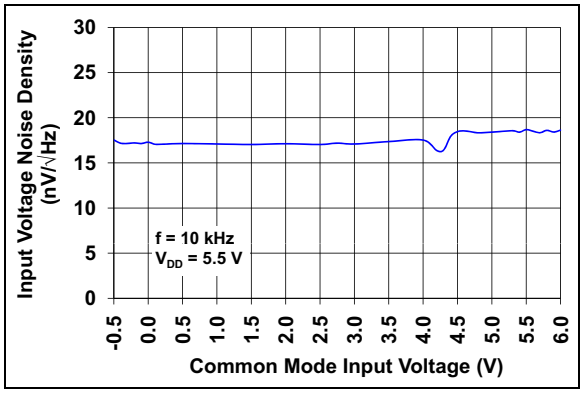


图 2-8： *输入噪声电压密度—共模输入电压曲线*

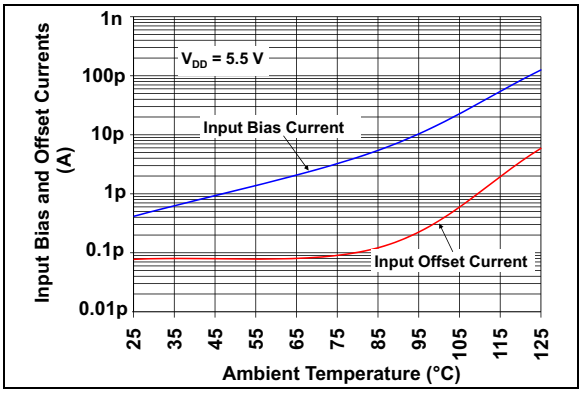


图 2-11： *输入偏置电流和输入失调电流—环境温度曲线*

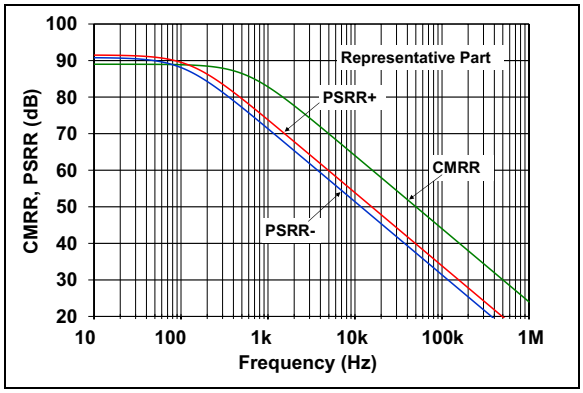


图 2-9： *CMRR 和 PSRR—频率曲线*

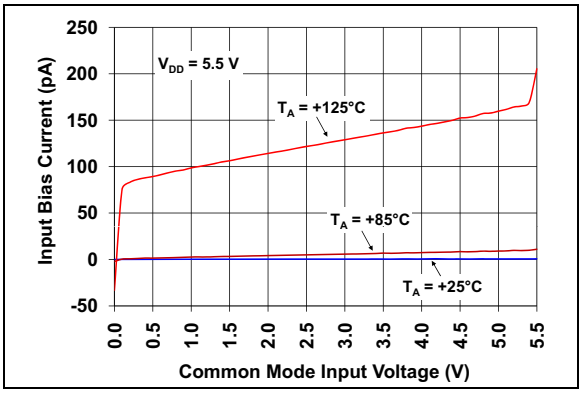


图 2-12： *输入偏置电流—共模输入电压曲线*

© 2014 Microchip Technology Inc.

注：除非另外说明，否则 T_A = +25°C， V_{DD} = +2.2V 至 +5.5V， V_{SS} = GND， V_{CM} = V_{DD}/2， V_{OUT} ≈ V_{DD}/2， V_L = V_{DD}/2， R_L = 10 kΩ 连接至 V_L 且 C_L = 20 pF。

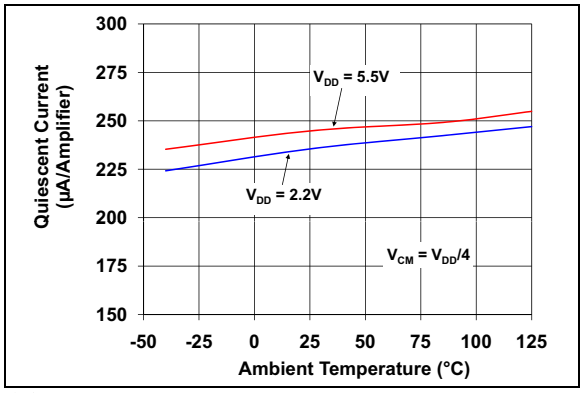


图 2-13： *静态电流—环境温度曲线*

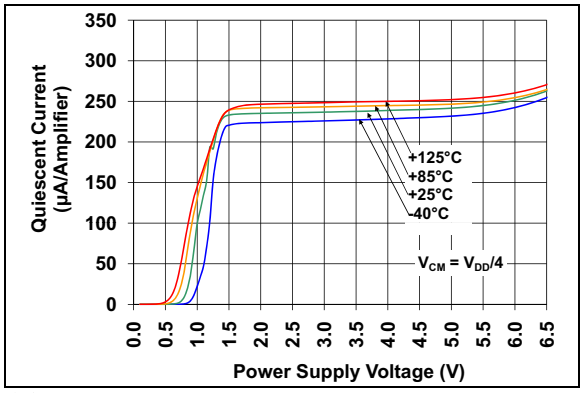


图 2-16： *静态电流—电源电压曲线*

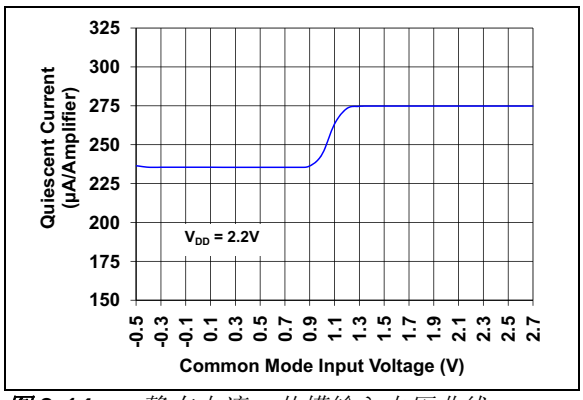


图 2-14： *静态电流—共模输入电压曲线*

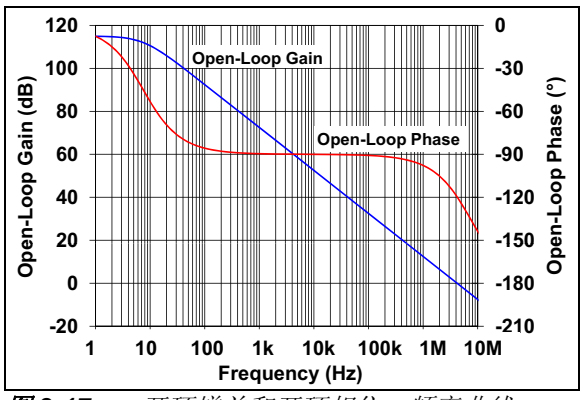


图 2-17： *开环增益和开环相位—频率曲线*

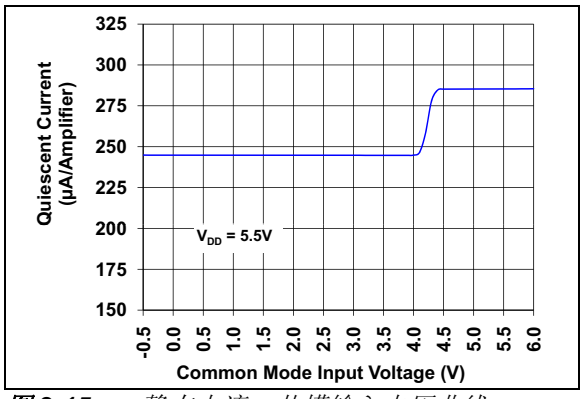


图 2-15： *静态电流—共模输入电压曲线*

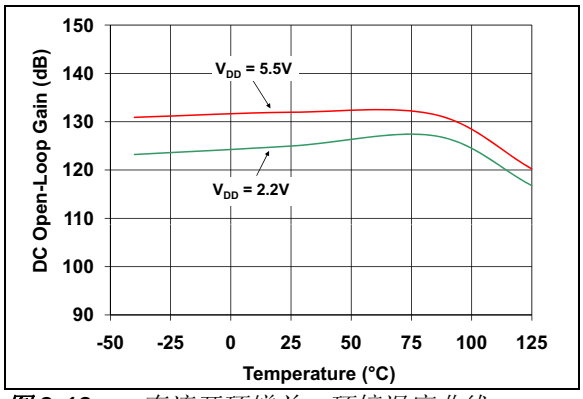


图 2-18： *直流开环增益—环境温度曲线*

注：除非另外说明，否则 T_A = +25°C， V_{DD} = +2.2V 至 +5.5V， V_{SS} = GND， $V_{CM} = V_{DD}/2$， $V_{OUT} \approx V_{DD}/2$，$V_L = V_{DD}/2$， R_L = 10 kΩ 连接至 V_L 且 C_L = 20 pF。

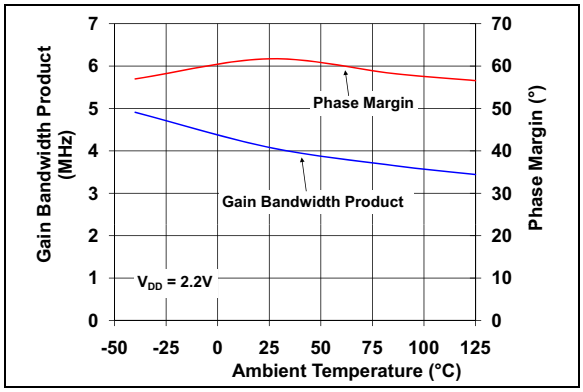


图 2-19： *增益带宽积和相位裕量—环境温度曲线*

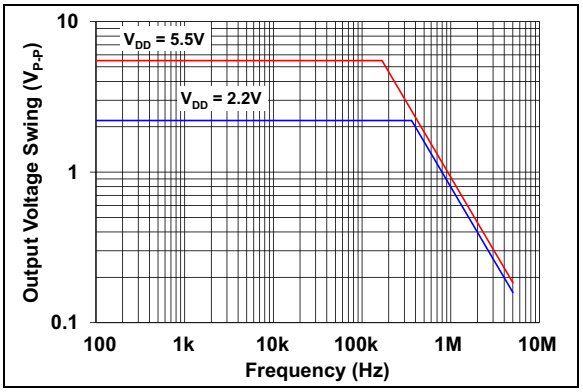


图 2-22： *输出电压摆幅—频率曲线*

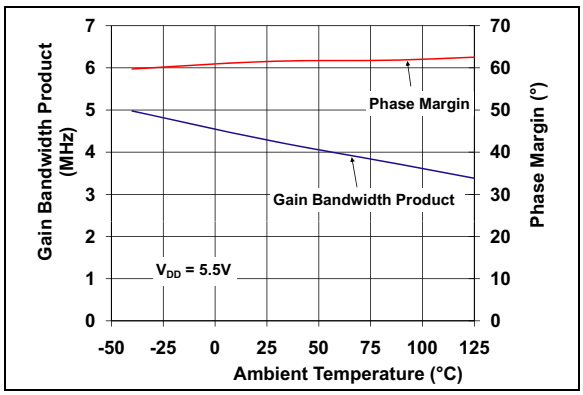


图 2-20： *增益带宽积和相位裕量—环境温度曲线*

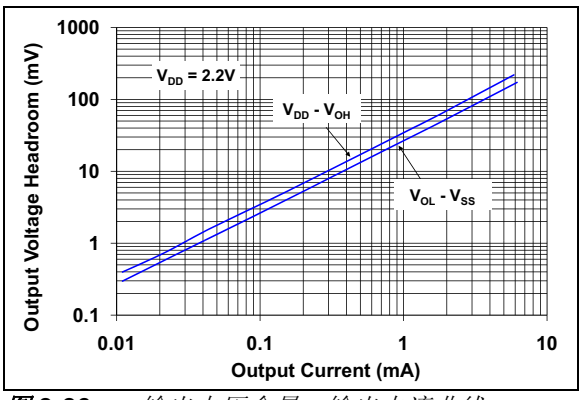


图 2-23： *输出电压余量—输出电流曲线*

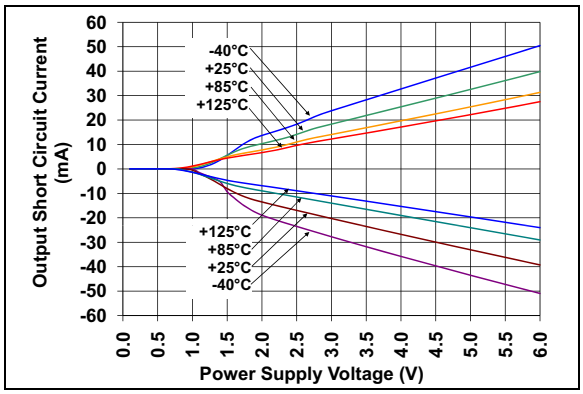


图 2-21： *输出短路电流—电源电压曲线*

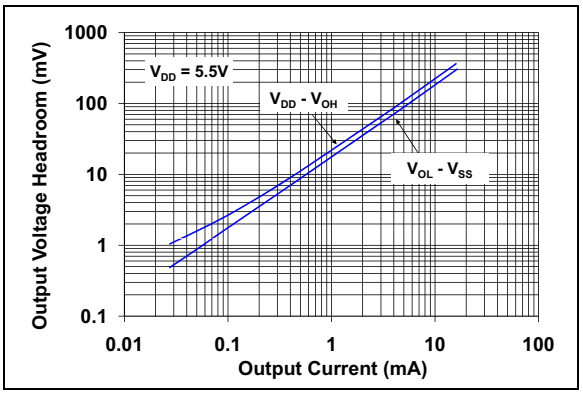


图 2-24： *输出电压余量—输出电流曲线*

© 2014 Microchip Technology Inc.

注：除非另外说明，否则 T_A = +25°C， V_{DD} = +2.2V 至 +5.5V， V_{SS} = GND， V_{CM} = V_{DD}/2， V_{OUT} ≈ V_{DD}/2， V_L = V_{DD}/2， R_L = 10 kΩ 连接至 V_L 且 C_L = 20 pF。

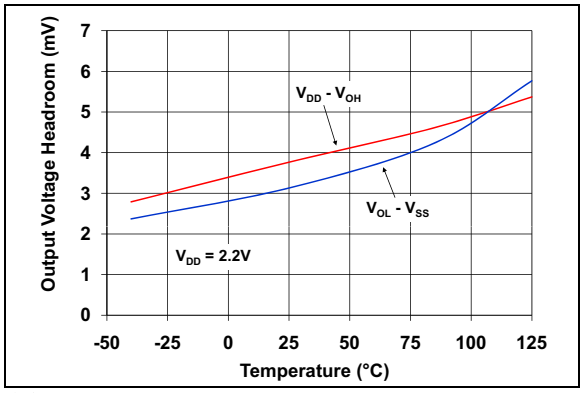


图 2-25： *输出电压余量—环境温度曲线*

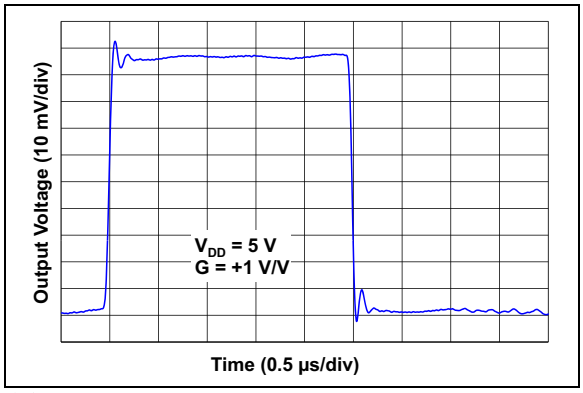


图 2-28： *小信号同相脉冲响应曲线*

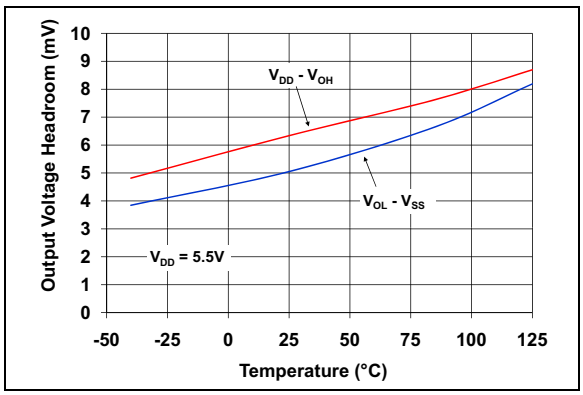


图 2-26： *输出电压余量—环境温度曲线*

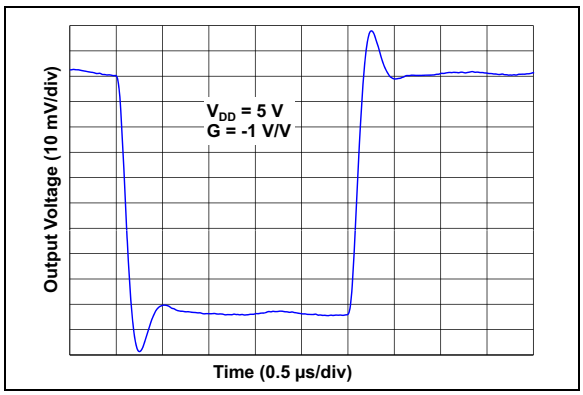


图 2-29： *小信号反相脉冲响应曲线*

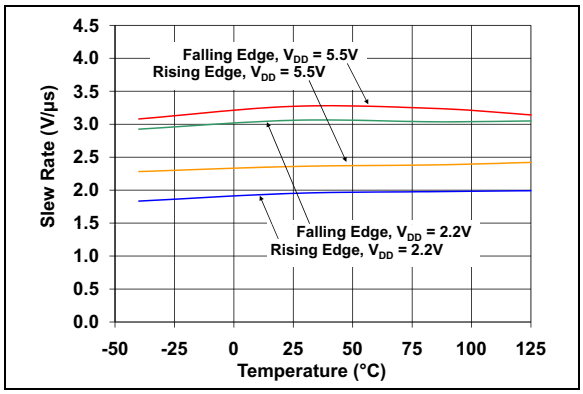


图 2-27： *压摆率—环境温度曲线*

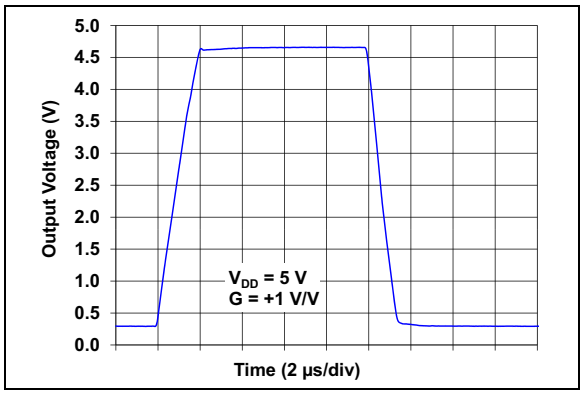


图 2-30： *大信号同相脉冲响应曲线*

注：除非另外说明，否则 T_A = +25°C， V_{DD} = +2.2V 至 +5.5V， V_{SS} = GND， $V_{CM} = V_{DD}/2$， $V_{OUT} \approx V_{DD}/2$，$V_L = V_{DD}/2$， R_L = 10 kΩ 连接至 V_L 且 C_L = 20 pF。

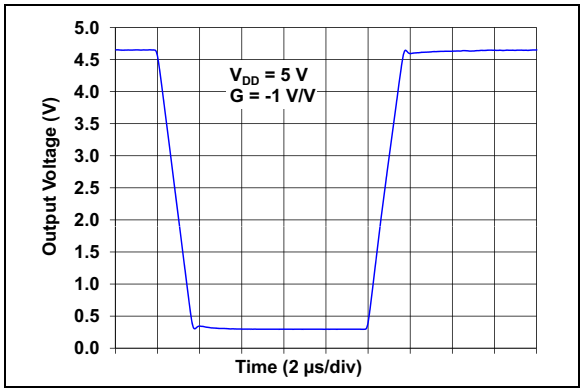


图 2-31： *大信号反相脉冲响应曲线*

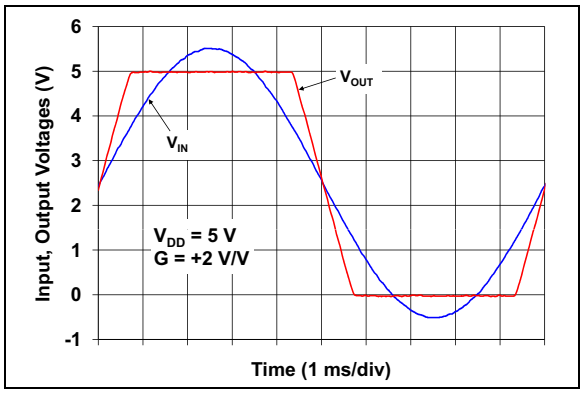


图 2-32： *MCP6481/2/4 无相位反转曲线*

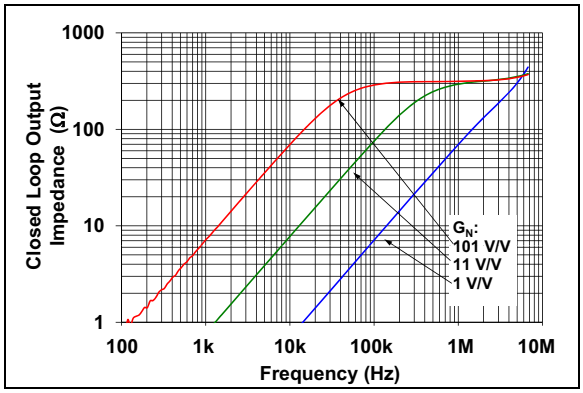


图 2-33： *闭环输出阻抗—频率曲线*

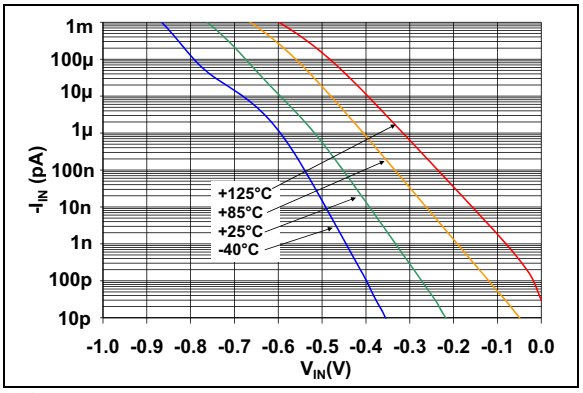


图 2-34： *测量的输入电流—输入电压（低于 V_{SS}）曲线*

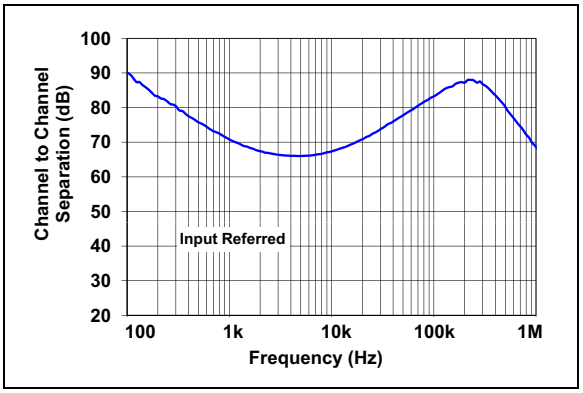


图 2-35： *通道至通道隔离—频率曲线（仅限 MCP6482/4）*

© 2014 Microchip Technology Inc.

3.0 引脚说明

表 3-1 列出了引脚说明。

表 3-1： 引脚功能表

MCP6481	MCP6482		MCP6484	符号	说明
SC70 和 SOT-23	SOIC 和 MSOP	2x3 TDFN	SOIC 和 TSSOP		
1	1	1	1	V_{OUT}，V_{OUTA}	模拟输出 （运放 A）
4	2	2	2	V_{IN}–，V_{INA}–	反相输入 （运放 A）
3	3	3	3	V_{IN}+，V_{INA}+	同相输入 （运放 A）
5	8	8	4	V_{DD}	正电源
—	5	5	5	V_{INB}+	同相输入 （运放 B）
—	6	6	6	V_{INB}–	反相输入 （运放 B）
—	7	7	7	V_{OUTB}	模拟输出 （运放 B）
—	—	—	8	V_{OUTC}	模拟输出 （运放 C）
—	—	—	9	V_{INC}–	反相输入 （运放 C）
—	—	—	10	V_{INC}+	同相输入 （运放 C）
2	4	4	11	V_{SS}	负电源
—	—	—	12	V_{IND}+	同相输入 （运放 D）
—	—	—	13	V_{IND}–	反相输入 （运放 D）
—	—	—	14	V_{OUTD}	模拟输出 （运放 D）
—	—	9	—	EP	裸露的散热焊盘 （EP）；必须连接到 V_{SS}。

3.1 模拟输出

输出引脚是低阻抗电压源。

3.2 模拟输入

同相输入和反相输入都是低偏置电流的高阻抗 CMOS 输入。

3.3 电源引脚

正电源引脚 （V_{DD}）的电压比负电源引脚 （V_{SS}）的电压高 2.2V 至 5.5V。正常工作时，其他引脚的电压介于 V_{SS} 和 V_{DD} 之间。

通常情况下，这些器件采用单电源供电。在这种情况下，V_{SS} 接地，而 V_{DD} 连接到电源。V_{DD} 需要连接旁路电容。

3.4 裸露的散热焊盘 （EP）

裸露的散热焊盘 （EP）和 V_{SS} 引脚之间存在内部电气连接；它们必须连接到印制电路板（Printed Circuit Board，PCB）上的相同电位。

该散热焊盘可以连接到 PCB 地平面，以提供更大的散热片。这样能改善封装热阻 （θ_{JA}）。

注：

© 2014 Microchip Technology Inc.

4.0 应用信息

MCP6481/2/4 系列运放采用 Microchip 最先进的 CMOS 工艺制造，专为低功耗、高精度应用而设计。

4.1 输入

4.1.1 相位反转

MCP6481/2/4 运放可防止在输入引脚电压超过电源电压时发生相位反转。图 2-32 显示了在输入电压超出电源电压时未发生相位反转。

4.1.2 输入电压限制

为了防止对运放造成损坏和 / 或不当操作，电路必须限制输入引脚上的电压（见**第 1.1 节 “绝对最大值 †”**）。

输入引脚上的 ESD 保护如图 4-1 所示。采用这种结构是为了保护输入晶体管不受许多（并非所有）过压条件的影响，并最大程度地降低输入偏置电流 （I_B）。

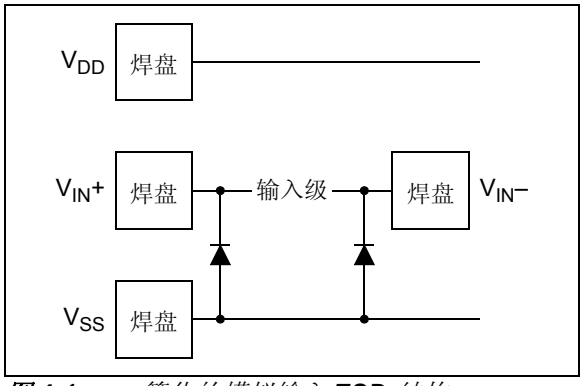


图 4-1： *简化的模拟输入 ESD 结构*

当输入电压比 V_{SS} 低了一个以上的二极管压降时，输入 ESD 二极管会钳位输入。它们也会钳位任何远高于 V_{DD} 的电压。它们的击穿电压足够高可允许器件正常工作，但对于防止慢速过压（超过 V_{DD}）事件来说击穿电压不够低。需要限制符合规范的极快速的 ESD 事件，以防止器件损坏。

在某些应用中，可能需要防止运放的输入电压过大；图 4-2 给出了一种保护这些输入的方法。

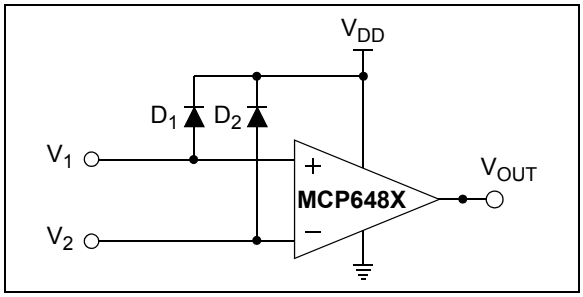


图 4-2： *保护模拟输入*

当共模电压 （V_{CM}）低于地电压 （V_{SS}）时，将有大量电流从输入引脚流出，如图 2-34 所示。

4.1.3 输入电流限制

为了防止对运放造成损坏和 / 或不当操作，电路必须限制输入引脚上的电流（见**第 1.1 节 “绝对最大值 †”**）。

图 4-3 给出了一种保护这些输入的方法。R_1 和 R_2 电阻限制可能从输入引脚 （以及 ESD 二极管 D_1 和 D_2）流入或流出的电流。二极管电流将流经 V_{DD} 或 V_{SS}。

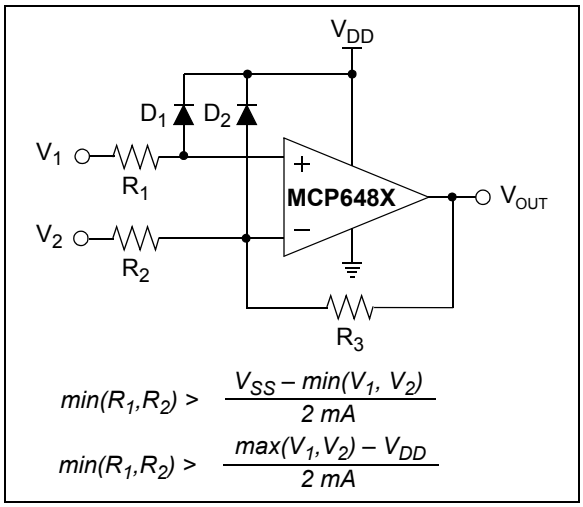


图 4-3： *保护模拟输入*

4.1.4 正常工作

MCP6481/2/4 运放的输入采用两个并联的差分输入级。一个输入级在低共模输入电压（V_{CM}）下工作，另一个输入级在高 V_{CM} 下工作。器件采用这种拓扑时，可在最高比 V_{DD} 高 0.3V 而最低比 V_{SS} 低 0.3V 的 V_{CM} 下工作（见图 2-3 和图 2-4）。需要在 $V_{CM} = V_{SS} – 0.3V$ 和 $V_{CM} = V_{DD} + 0.3V$ 时测量输入失调电压，以确保正常工作。

当 V_{CM} 接近 $V_{DD} – 1.2V$ 时，两个输入级会发生转换（见图 2-3 和图 2-4）。在同相增益下，要保证失真最小且增益线性度最佳，应使器件避免在该区域工作。

4.2 轨到轨输出

当 R_L（= 10 kΩ）连接到 $V_{DD}/2$ 且 V_{DD} = 5.5V 时，MCP6481/2/4 运放的输出电压范围介于 0.007V（典型值）和 5.493V（典型值）之间。更多详细信息，请参见图 2-23 和图 2-24。

4.3 容性负载

驱动大容性负载会导致电压反馈运放出现稳定性问题。随着负载电容增大，反馈回路的相位裕量会减小，而且闭环带宽也会减小。这将使频率响应出现增益尖峰，并使阶跃响应出现过冲和振铃。虽然单位增益缓冲器（G = +1V/V）对容性负载反应最灵敏，但是所有的增益均具有相同的常规特性。

使用这些运放驱动大容性负载时（例如，当 G = + 1V/V 时，负载电容 > 100 pF）时，在输出端串联一个小电阻（图 4-4 中的 R_{ISO}），可使输出负载在高频时呈现电阻，从而改善反馈回路的相位裕量（稳定性）。但是，其带宽通常小于无容性负载时的带宽。

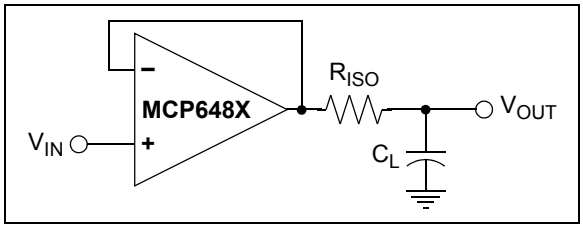


图 4-4：　输出电阻 R_{ISO} 使大容性负载稳定

图 4-5 给出了不同容性负载及增益条件下的 R_{ISO} 建议值。x 轴是归一化的负载电容（C_L/G_N）；其中，G_N 是电路的噪声增益。对于同相增益，G_N 等于信号增益。对于反相增益，G_N 等于 1 + | 信号增益 |（例如，信号增益为 -1V/V 时，G_N = +2V/V）。

选定了电路的 R_{ISO} 后，请再次确认所产生的频率响应尖峰和阶跃响应过冲。修正 R_{ISO} 的值，直到产生合理的响应。采用 MCP6481/2/4 SPICE 宏模型进行基准评估和仿真是有帮助的。

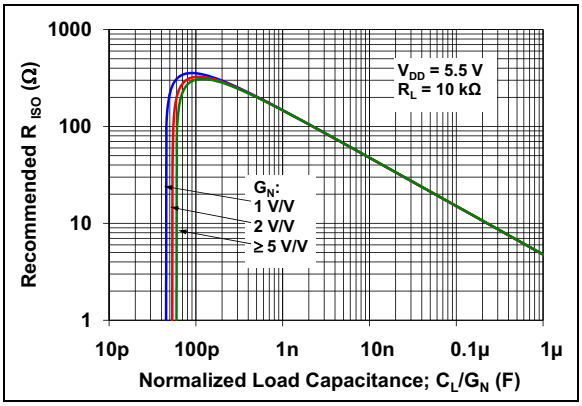


图 4-5：　容性负载的 R_{ISO} 建议值

4.4 电源旁路

当使用此系列运算放大器时，应在距离电源引脚（单电源供电时为 V_{DD}）2 mm 以内连接一个本地旁路电容（即，0.01 µF 至 0.1 µF），以获得良好的高频性能。还可以在 100 mm 以内连接一个大电容（即，1 µF 或更大），以提供缓慢变化的大电流。该大电容可以与其他模拟器件共用。

© 2014 Microchip Technology Inc.

4.5 未使用的运放

应根据图 4-6 配置四运放封装 （MCP6484）中未使用的运放。这些电路可防止输出翻转和产生串扰。电路 A 将运放设置为最小噪声增益。电阻分压器将产生介于运放输出电压范围内所需的任意参考电压，并且运放对参考电压进行缓冲。电路 B 采用最少的元件并且可用作比较器，但可能消耗更多的电流。

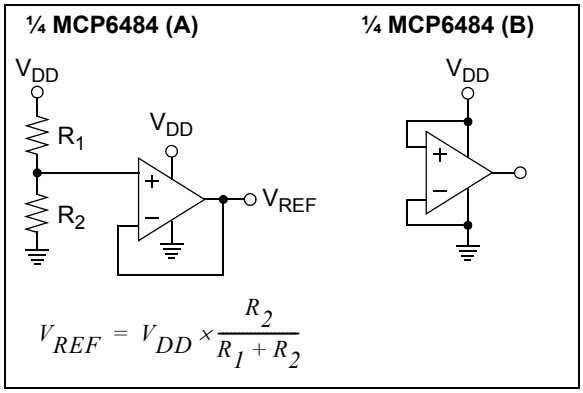


图 4-6： *未使用的运放*

4.6 PCB 表面泄漏电流

对于低输入偏置电流至关重要的应用，需要考虑PCB表面泄漏电流的影响。表面泄漏电流是由电路板湿度、灰尘或其他污染物引起的。在低湿度条件下，相邻走线之间的典型电阻值为 $10^{12}\Omega$。5V 的电压差将产生 5 pA 的电流，该电流大于 MCP6481/2/4 系列在 +25°C 下的偏置电流 （1 pA，典型值）。

要减少表面泄漏电流，最简单的方法是在敏感引脚（或走线）周围使用保护环。保护环的偏置电压与敏感引脚的电压相等。图 4-7 给出了一个布局示例。

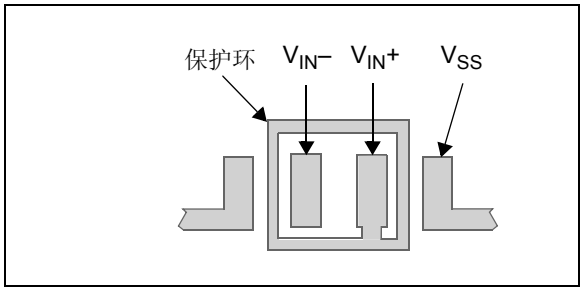


图 4-7： *反相增益的保护环布局示例*

1. 同相增益和单位增益缓冲器：
   a. 使用一根不接触 PCB 表面的接线将同相引脚 （$V_{IN}+$）与输入相连。
   b. 将保护环连接到反相输入引脚 （$V_{IN}–$）。这将使保护环的偏置电压与共模输入电压相同。
2. 反相增益和跨阻抗增益放大器（将电流转换为电压，如光电检测器）：
   a. 将保护环连接到同相输入引脚 （$V_{IN}+$）。这将使保护环的偏置电压与运放的参考电压（如 $V_{DD}/2$ 或地）相同。
   b. 使用一根不接触PCB表面的接线将反相引脚（$V_{IN}–$）与输入相连。

4.7 应用电路

4.7.1 光电检测

MCP6481/2/4 运放可用于将能够产生输出电流的传感器（如光电二极管）的信号轻松地转换为电压（跨阻抗放大器）。这可通过放大器反馈回路中的一个电阻（R_2）实现，如图 4-8 和图 4-9 所示。可选电容（C_2）有时可为这些电路提供稳定性。

配置为光伏模式的光电二极管两端的电压为零（图4-8）。在这种模式下，感光度最大且线性度最佳，非常适合于高精度应用。此应用的关键放大器规范是低输入偏置电流、共模输入电压范围（包括地）和轨到轨输出。

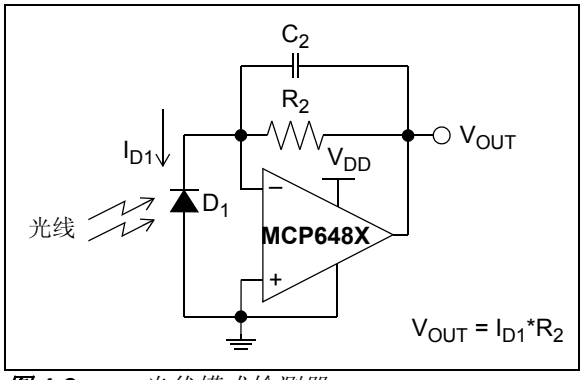


图 4-8： *光伏模式检测器*

相反，配置为光导模式的光电二极管将在光电检测元件两端产生反向偏置电压（图 4-9）。这会减小二极管电容，有助于高速运行（如高速数字通信）。但是，反向偏置电压也会增大二极管泄漏电流和产生线性误差。

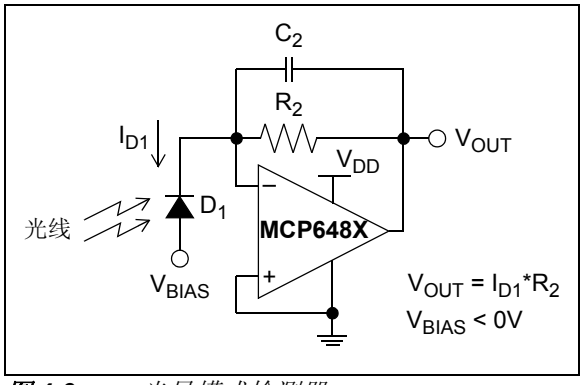


图 4-9： *光导模式检测器*

4.7.2 有源低通滤波器

MCP6481/2/4 运放的低输入偏置电流可使设计人员采用较大电阻和较小电容来实现有源低通滤波器应用。但是，随着电阻增大，产生的噪声也会增大。寄生电容和大阻值电阻还会修改频率响应。在选择电路元件时，需要综合考虑这些因素。

通常，运放的带宽是滤波器截止频率的 100 倍（或更高），以获得良好的性能。可以使运放的带宽比截止频率高 10 倍，从而实现对元件容差更敏感的设计。

图 4-10 和图 4-11 显示了截止频率为 10 Hz 的二阶低通 Butterworth 滤波器。图 4-10 中的滤波器具有 +1 V/V 的同相增益，而图 4-11 中的滤波器具有 -1 V/V 的反相增益。

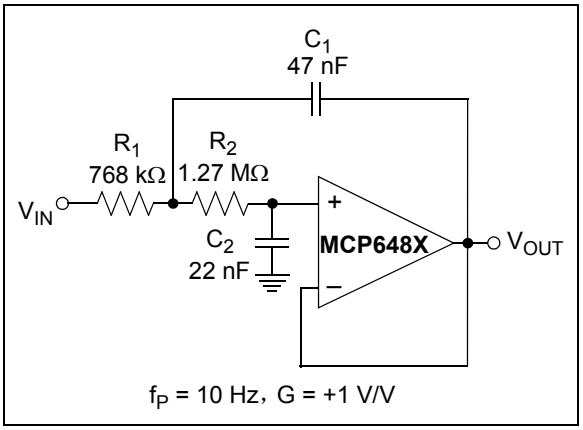


图 4-10： *采用 Sallen-Key 拓扑的二阶低通 Butterworth 滤波器*

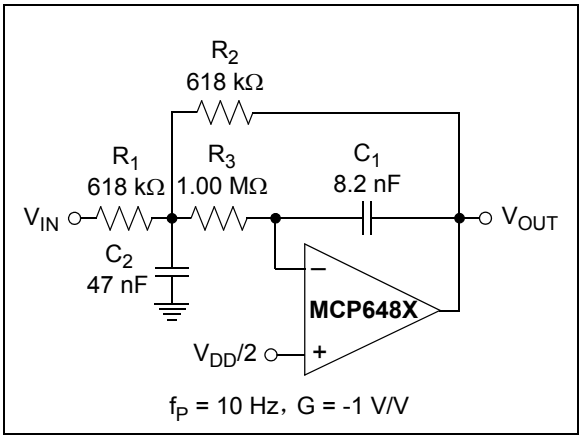


图 4-11： *采用多反馈拓扑的二阶低通 Butterworth 滤波器*

© 2014 Microchip Technology Inc.

4.7.3 pH 电极放大器

MCP6481/2/4 运放可用于具有高输出阻抗传感器（如 pH 电极传感器，其输出阻抗在 1 MΩ 至 1 GΩ 的范围内）的传感应用。此类应用的关键运放规范是低输入偏置电流和高输入阻抗。

典型的检测电路如图 4-12 所示，采用增益为 $1+R_2/R_1$ 的同相放大器实现。由于输入偏置电流而产生的输入电压误差等于 I_B*R_{OUT}，该误差在输出端被放大 $1+R_2/R_1$。要最大程度地减小电压误差并获得更高精度的 V_{OUT}，I_B 必须足够小。

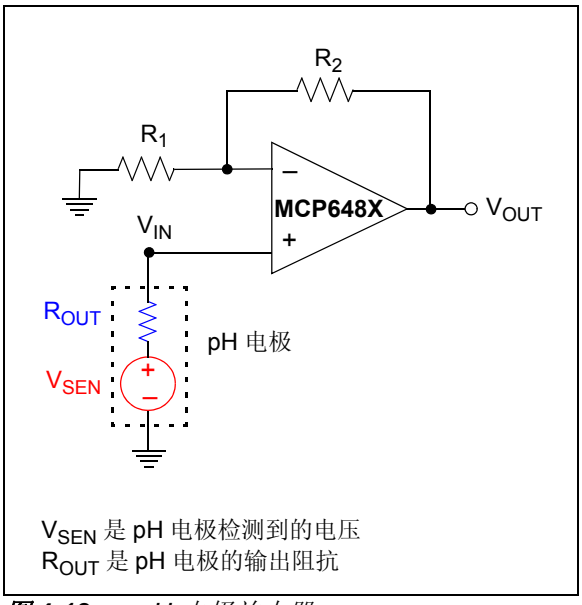


图 4-12： pH 电极放大器

注：

© 2014 Microchip Technology Inc.

5.0 设计工具

Microchip 提供了使用 MCP6481/2/4 系列运放所需的基本设计工具。

5.1 SPICE 宏模型

Microchip 网站（www.microchip.com）提供了最新的 MCP6481/2/4 运放 SPICE 宏模型。该模型是采用 Orcad 公司（Cadence®）所拥有的 Pspice 软件进行编写和测试的。对于其他模拟器，可能需要进行转换。

该模型涵盖了运放电气规范的大部分方面。其中不仅涵盖了运放的电压、电流和电阻，而且涵盖了温度和噪声对运放行为的影响。该模型并未在运放数据手册所列的规范范围之外进行验证。因此，无法保证这些条件下的模型行为符合实际的运放性能。

此外，该模型旨用作初始设计工具。基准测试是任何设计中极为重要的一个环节，不能用模拟替代。另外，需要对使用该宏模型获得的模拟结果进行验证，验证方法是将模拟结果与数据手册规范和特性曲线进行比较。

5.2 FilterLab 软件

Microchip 的 FilterLab 软件是一款创新型软件工具，可以简化模拟有源滤波器（使用运放）的设计。Microchip 网站（www.microchip.com/filterlab）免费提供 FilterLab 设计工具。该设计工具可以提供标注元件值的滤波器电路的完整原理图。它还可以使用 SPICE 格式输出滤波器电路，该电路可以与宏模型一起模拟实际的滤波器性能。

5.3 MAPS（Microchip 高级器件选型器）

MAPS 是一款用于帮助半导体专业人员高效地确定满足特定设计需求的 Microchip 器件的软件工具。Microchip 网站免费提供这款软件工具。 MAPS 是针对 Microchip 产品组合（包括模拟器件、存储器、MCU 和 DSC 等）的综合选型工具。您可以使用 MAPS 工具定义一个筛选器，按器件的参数搜索进行排序，并输出一一对应的技术比较报告。此外，还提供了有关 Microchip 器件的各种链接，有助于查找数据手册、进行订购以及申请样片等。网站地址为：www.microchip.com/maps。

5.4 模拟演示板和评估板

Microchip 提供种类繁多的模拟演示板和评估板，旨在帮助用户缩短产品上市时间。关于这些电路板的完整清单、相应的用户指南以及技术信息，请访问 Microchip 网站：www.microchip.com/analogtools。

以下是一些特别有用的电路板：

- MCP6XXX 放大器评估板 1
- MCP6XXX 放大器评估板 2
- MCP6XXX 放大器评估板 3
- MCP6XXX 放大器评估板 4
- 有源滤波器演示板工具包
- 5/6 引脚 SOT-23 评估板，部件编号为 VSUPEV2
- 8 引脚 SOIC/MSOP/TSSOP/DIP 评估板，部件编号为 SOIC8EV

5.5 应用笔记

Microchip 网站（www.microchip.com/appnotes）提供以下 Microchip 模拟设计笔记和应用笔记，建议将它们作为补充参考材料。

- **ADN003：** *“Select the Right Operational Amplifier for your Filtering Circuits”* DS21821
- **AN722：**《运算放大器结构和直流参数》，DS00722A_CN
- **AN723：**《运算放大器交流参数和应用》，DS00723A_CN
- **AN884：**《使用运放驱动容性负载》，DS00884A_CN
- **AN990：**《模拟传感器的调理电路概述》，（DS00990A_CN）
- **AN1177：** *“Op Amp Precision Design:DC Errors”*，DS01177
- **AN1228：** *“Op Amp Precision Design:Random Noise”*，DS01228
- **AN1297：** *“Microchip’s Op Amp SPICE Macro Models”*， DS01297
- **AN1332：**《电流检测电路概念和基础》，DS01332B_CN
- **AN1494：**《用于光探测应用的 MCP6491 运放》，DS01494A_CN

以下设计指南列出了这些应用笔记和其他资料：

- 《信号链设计指南》， DS21825G_CN

© 2014 Microchip Technology Inc.

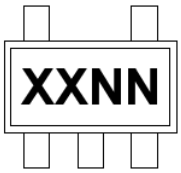
注：

© 2014 Microchip Technology Inc.

6.0 封装信息

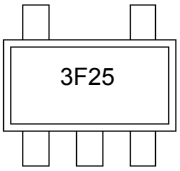
6.1 封装标识信息

5 引脚 SOT-23（**仅限 MCP6481**）

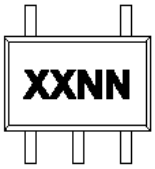


部件编号	代码
MCP6481T-E/OT	3FNN

示例

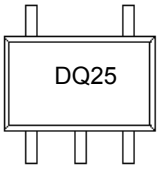


5 引脚 SC-70（**仅限 MCP6481**）

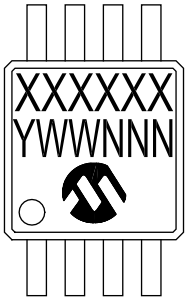


部件编号	代码
MCP6481T-E/LTY	DQNN

示例

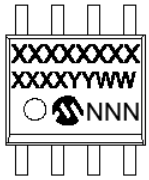


8 引脚 MSOP（3x3 mm）（**仅限 MCP6482**）



示例

8 引脚 SOIC（3.90 mm）（**仅限 MCP6482**）



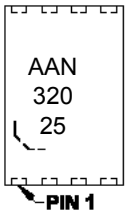
示例

图注：	XX...X	客户指定信息
	Y	年份代码 （日历年的最后一位数字）
	YY	年份代码 （日历年的最后两位数字）
	WW	星期代码 （一月一日的星期代码为 “01”）
	NNN	以字母数字排序的追踪代码
	(e3)	雾锡 （Matte Tin， Sn）的 JEDEC 无铅标志
	*	表示无铅封装。JEDEC 无铅标志 ((e3)) 标示于此种封装的外包装上。
注：	Microchip 元器件编号如果无法在同一行内完整标注，将换行标出，因此会限制客户指定信息的字符数。	

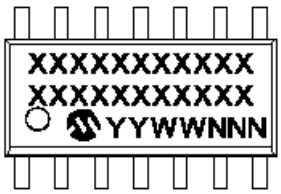
8 引脚 TDFN（2x3x0.75 mm）（仅限 **MCP6482**）

部件编号	代码
MCP6482T-E/MNY	AAN

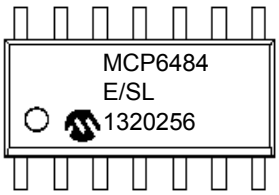
示例



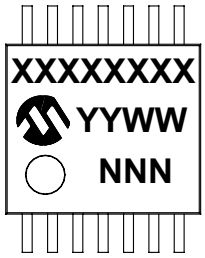
14 引脚 SOIC（3.90 mm）（仅限 **MCP6484**）



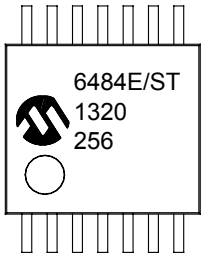
示例



14 引脚 TSSOP（4.4 mm）（仅限 **MCP6484**）



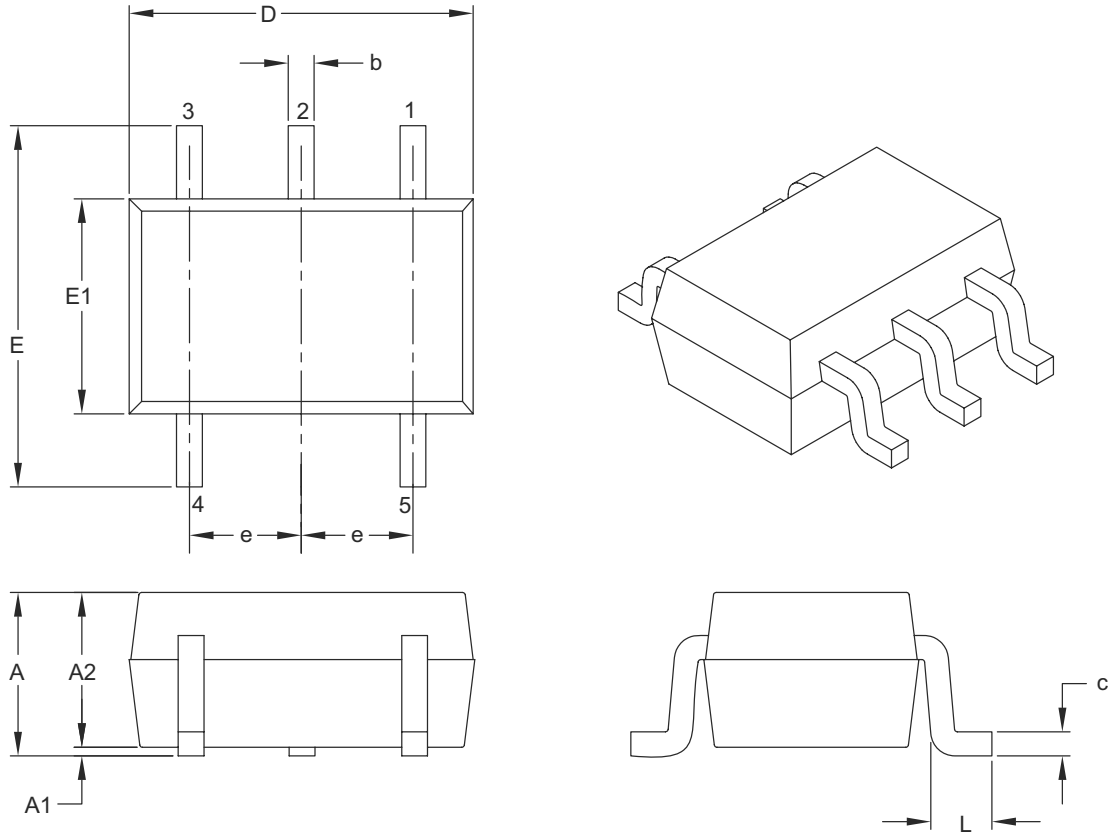
示例



© 2014 Microchip Technology Inc.

5 引脚塑封小外形晶体管封装 （LTY） [SC70]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N		5	
Pitch	e		0.65 BSC	
Overall Height	A	0.80	–	1.10
Molded Package Thickness	A2	0.80	–	1.00
Standoff	A1	0.00	–	0.10
Overall Width	E	1.80	2.10	2.40
Molded Package Width	E1	1.15	1.25	1.35
Overall Length	D	1.80	2.00	2.25
Foot Length	L	0.10	0.20	0.46
Lead Thickness	c	0.08	–	0.26
Lead Width	b	0.15	–	0.40

Notes:

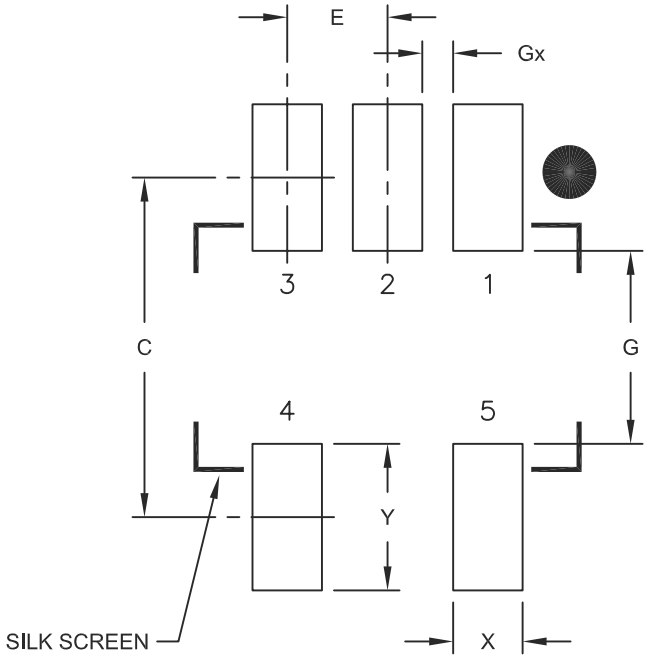
1. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.127 mm per side.
2. Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-061B

5 引脚塑封小外形晶体管封装 （LTY） [SC70]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		0.65 BSC	
Contact Pad Spacing	C		2.20	
Contact Pad Width	X			0.45
Contact Pad Length	Y			0.95
Distance Between Pads	G	1.25		
Distance Between Pads	Gx	0.20		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

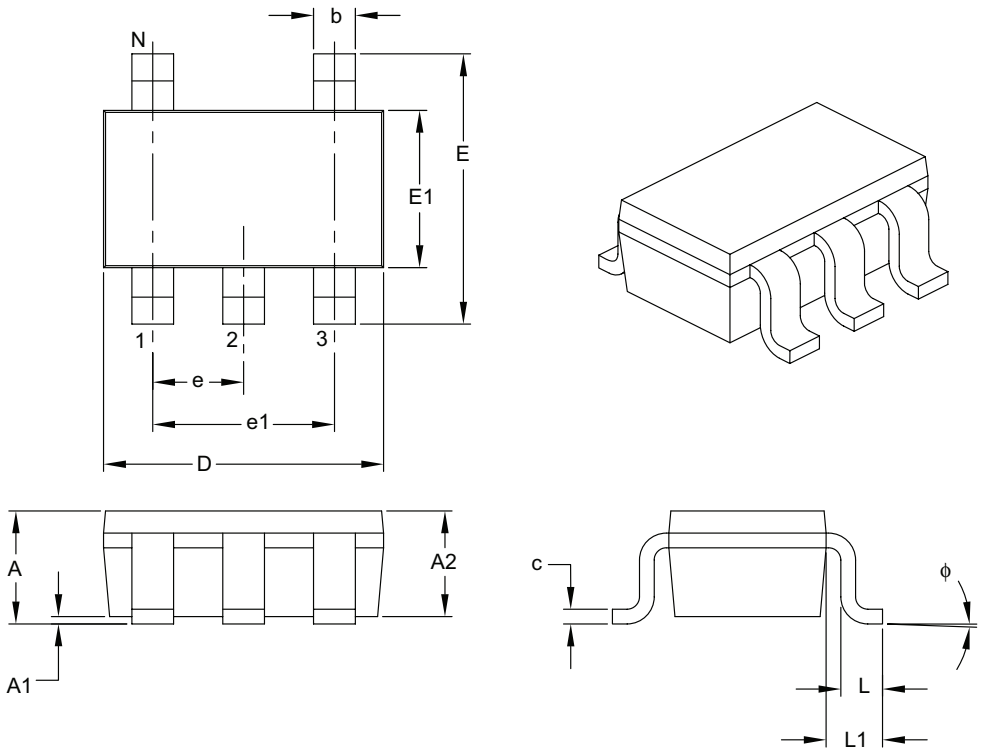
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2061A

© 2014 Microchip Technology Inc.

5 引脚塑封小外形晶体管封装 （OT） [SOT-23]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N		5	
Lead Pitch	e		0.95 BSC	
Outside Lead Pitch	e1		1.90 BSC	
Overall Height	A	0.90	–	1.45
Molded Package Thickness	A2	0.89	–	1.30
Standoff	A1	0.00	–	0.15
Overall Width	E	2.20	–	3.20
Molded Package Width	E1	1.30	–	1.80
Overall Length	D	2.70	–	3.10
Foot Length	L	0.10	–	0.60
Footprint	L1	0.35	–	0.80
Foot Angle	ϕ	0°	–	30°
Lead Thickness	c	0.08	–	0.26
Lead Width	b	0.20	–	0.51

Notes:

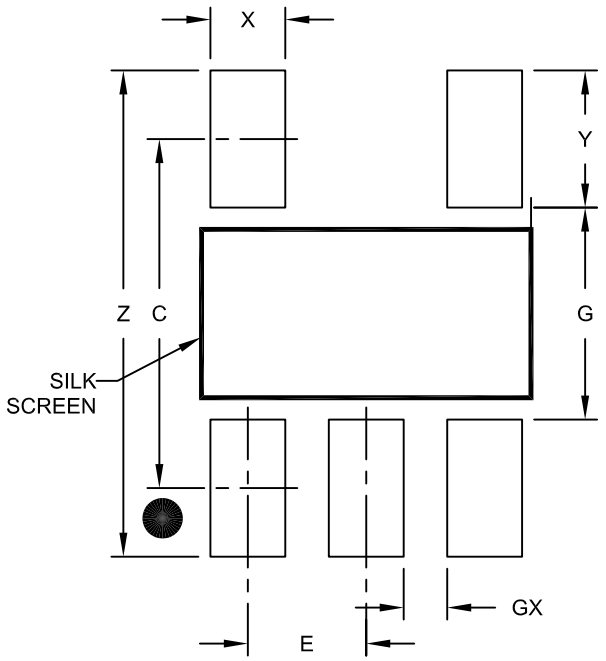
1. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.127 mm per side.
2. Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-091B

5 引脚塑封小外形晶体管封装 （OT） [SOT-23]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		0.95 BSC	
Contact Pad Spacing	C		2.80	
Contact Pad Width (X5)	X			0.60
Contact Pad Length (X5)	Y			1.10
Distance Between Pads	G	1.70		
Distance Between Pads	GX	0.35		
Overall Width	Z			3.90

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

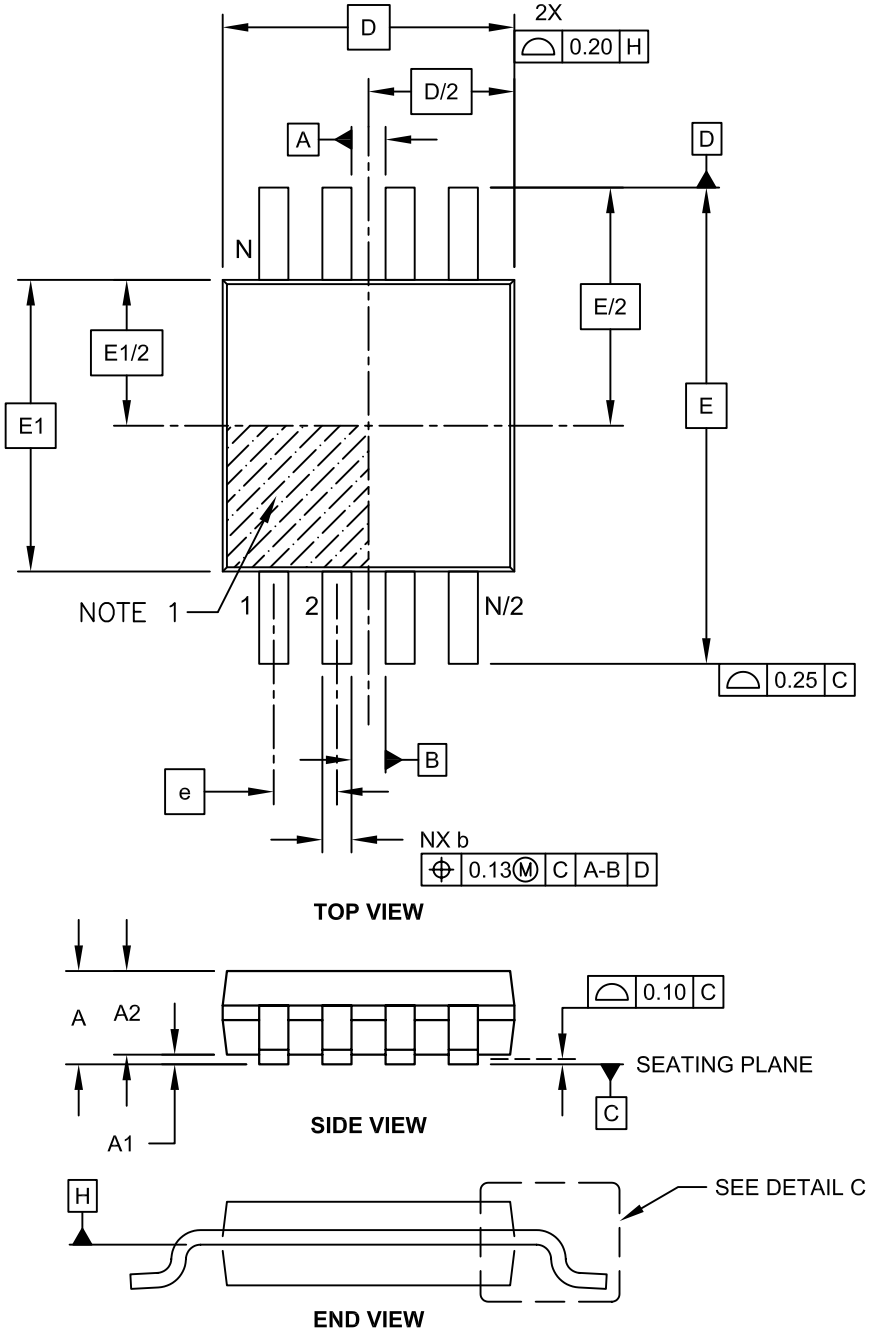
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2091A

© 2014 Microchip Technology Inc.

8 引脚塑封微小外形封装 （MS） [MSOP]

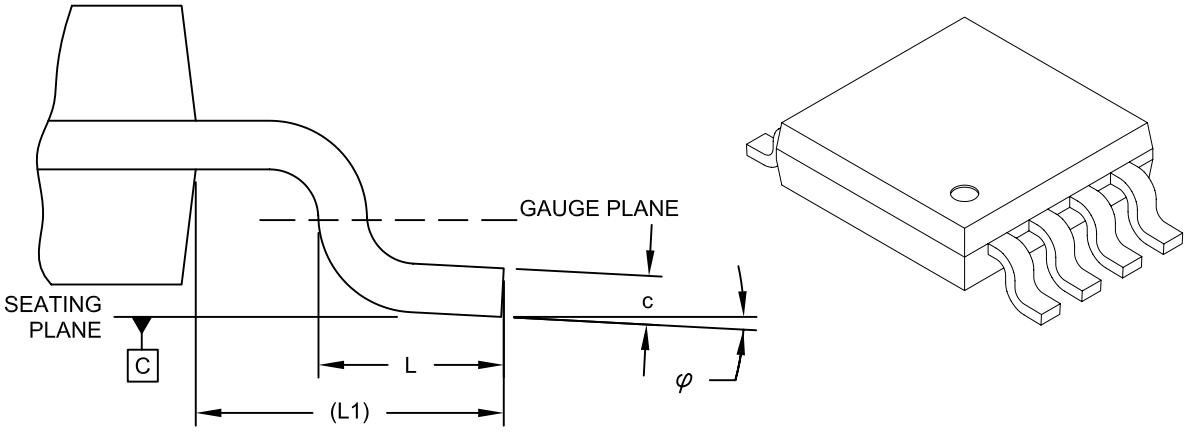
注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



Microchip Technology Drawing C04-111C Sheet 1 of 2

8 引脚塑封微小外形封装 （MS） [MSOP]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



DETAIL C

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N		8	
Pitch	e		0.65 BSC	
Overall Height	A	-	-	1.10
Molded Package Thickness	A2	0.75	0.85	0.95
Standoff	A1	0.00	-	0.15
Overall Width	E		4.90 BSC	
Molded Package Width	E1		3.00 BSC	
Overall Length	D		3.00 BSC	
Foot Length	L	0.40	0.60	0.80
Footprint	L1		0.95 REF	
Foot Angle	φ	0°	-	8°
Lead Thickness	c	0.08	-	0.23
Lead Width	b	0.22	-	0.40

Notes:

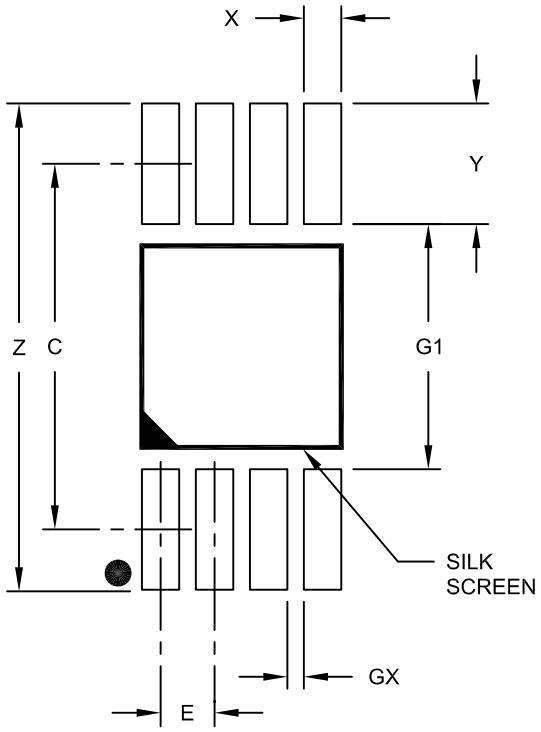
1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm per side.
3. Dimensioning and tolerancing per ASME Y14.5M.
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-111C Sheet 2 of 2

© 2014 Microchip Technology Inc.

8 引脚塑封微小外形封装 （MS） [MSOP]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Contact Pad Spacing	C		4.40	
Overall Width	Z			5.85
Contact Pad Width (X8)	X1			0.45
Contact Pad Length (X8)	Y1			1.45
Distance Between Pads	G1	2.95		
Distance Between Pads	GX	0.20		

Notes:

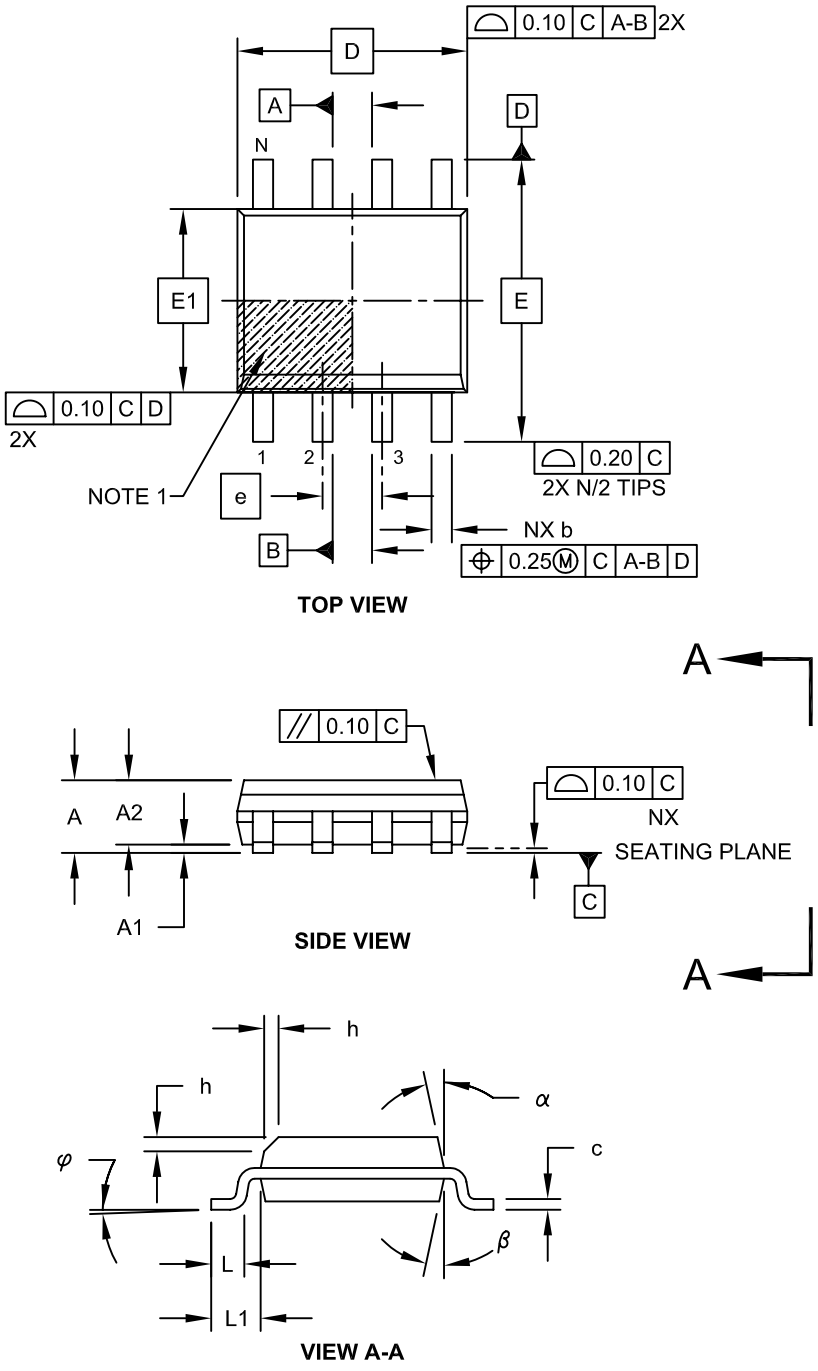
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2111A

8 引脚塑封窄条小外形封装 （SN）——主体 3.90 mm [SOIC]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。

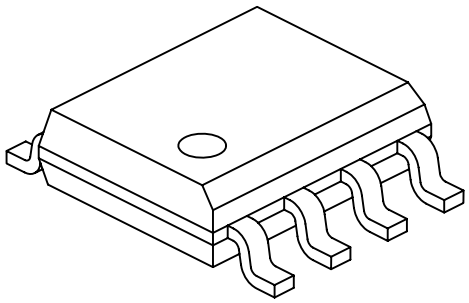


Microchip Technology Drawing No. C04-057C Sheet 1 of 2

© 2014 Microchip Technology Inc.

8 引脚塑封窄条小外形封装 （SN）——主体 3.90 mm [SOIC]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N		8	
Pitch	e		1.27 BSC	
Overall Height	A	-	-	1.75
Molded Package Thickness	A2	1.25	-	-
Standoff §	A1	0.10	-	0.25
Overall Width	E		6.00 BSC	
Molded Package Width	E1		3.90 BSC	
Overall Length	D		4.90 BSC	
Chamfer (Optional)	h	0.25	-	0.50
Foot Length	L	0.40	-	1.27
Footprint	L1		1.04 REF	
Foot Angle	φ	0°	-	8°
Lead Thickness	c	0.17	-	0.25
Lead Width	b	0.31	-	0.51
Mold Draft Angle Top	α	5°	-	15°
Mold Draft Angle Bottom	β	5°	-	15°

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. § Significant Characteristic
3. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm per side.
4. Dimensioning and tolerancing per ASME Y14.5M

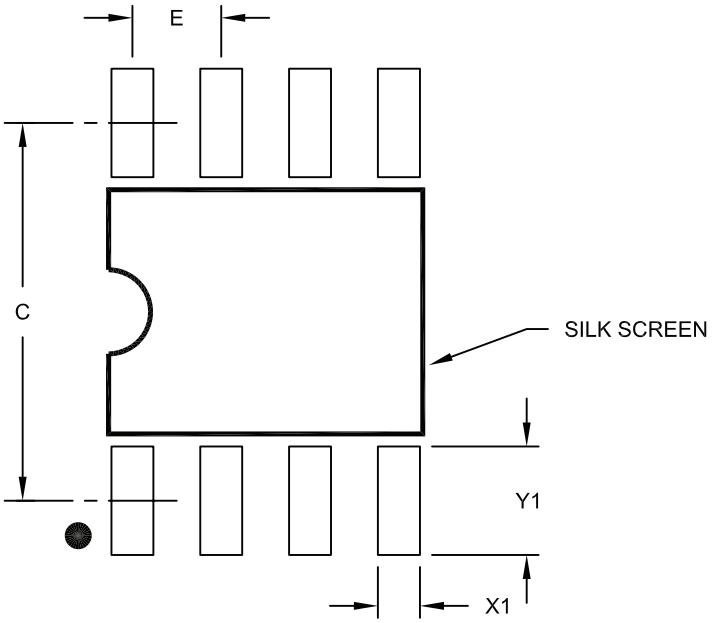
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing No. C04-057C Sheet 2 of 2

8 引脚塑封窄条小外形封装 （SN）——主体 3.90 mm [SOIC]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		1.27 BSC	
Contact Pad Spacing	C		5.40	
Contact Pad Width (X8)	X1			0.60
Contact Pad Length (X8)	Y1			1.55

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

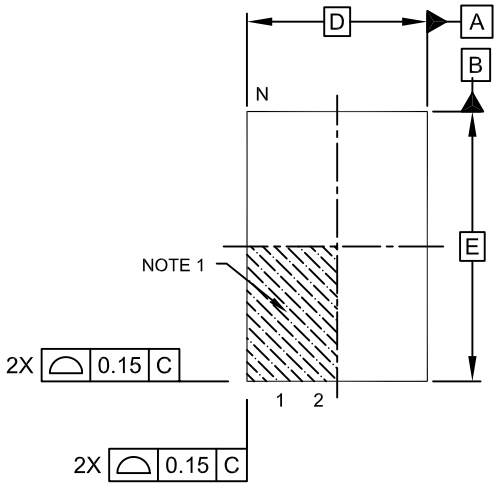
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2057A

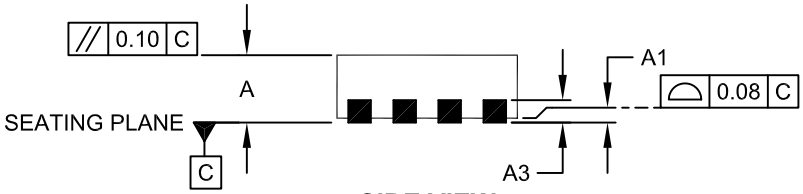
© 2014 Microchip Technology Inc.

8 引脚塑封双列扁平无引脚封装 （MN）——主体 2x3x0.75 mm [TDFN]

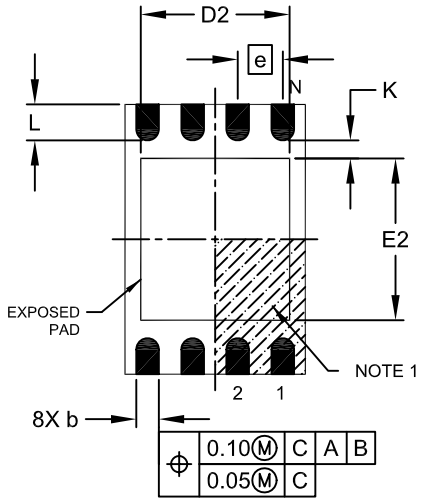
注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



TOP VIEW



SIDE VIEW

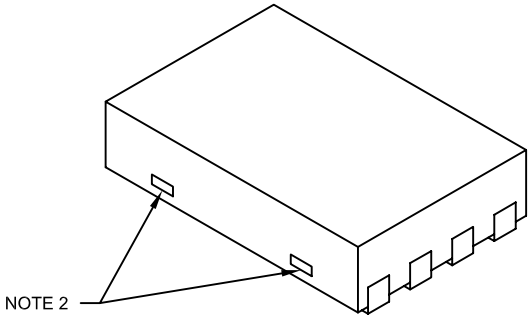


BOTTOM VIEW

Microchip Technology Drawing No. C04-129C Sheet 1 of 2

8 引脚塑封双列扁平无引脚封装 （MN）——主体 2x3x0.75 mm [TDFN]

注：	最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N		8	
Pitch	e		0.50 BSC	
Overall Height	A	0.70	0.75	0.80
Standoff	A1	0.00	0.02	0.05
Contact Thickness	A3		0.20 REF	
Overall Length	D		2.00 BSC	
Overall Width	E		3.00 BSC	
Exposed Pad Length	D2	1.20	-	1.60
Exposed Pad Width	E2	1.20	-	1.60
Contact Width	b	0.20	0.25	0.30
Contact Length	L	0.25	0.30	0.45
Contact-to-Exposed Pad	K	0.20	-	-

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package may have one or more exposed tie bars at ends.
3. Package is saw singulated
4. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

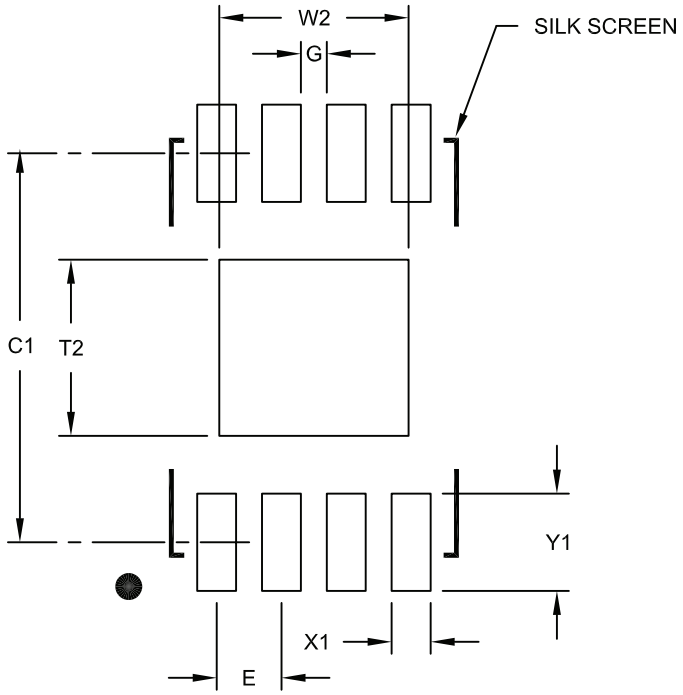
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing No. C04-129C Sheet 2 of 2

© 2014 Microchip Technology Inc.

8 引脚塑封双列扁平无引脚封装 （MN）——主体 2x3x0.75 mm [TDFN]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		0.50 BSC	
Optional Center Pad Width	W2			1.46
Optional Center Pad Length	T2			1.36
Contact Pad Spacing	C1		3.00	
Contact Pad Width (X8)	X1			0.30
Contact Pad Length (X8)	Y1			0.75
Distance Between Pads	G	0.20		

Notes:

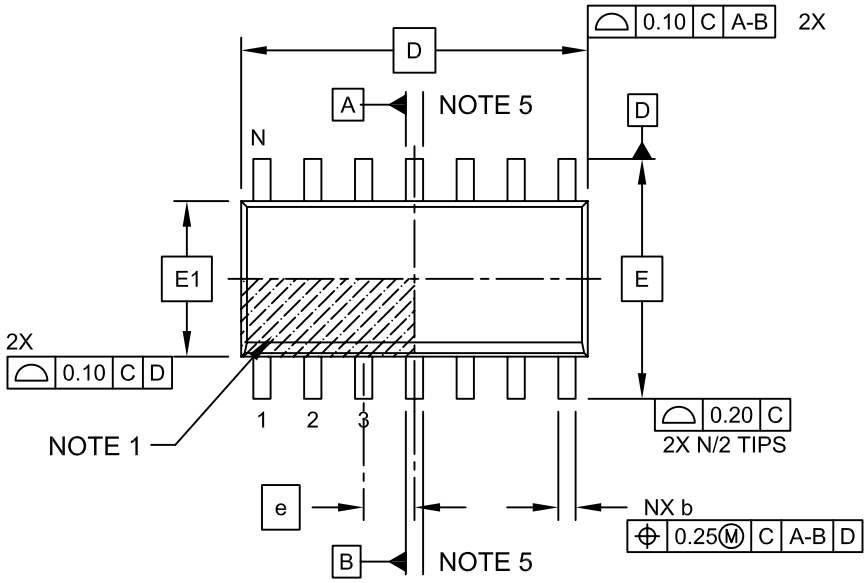
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

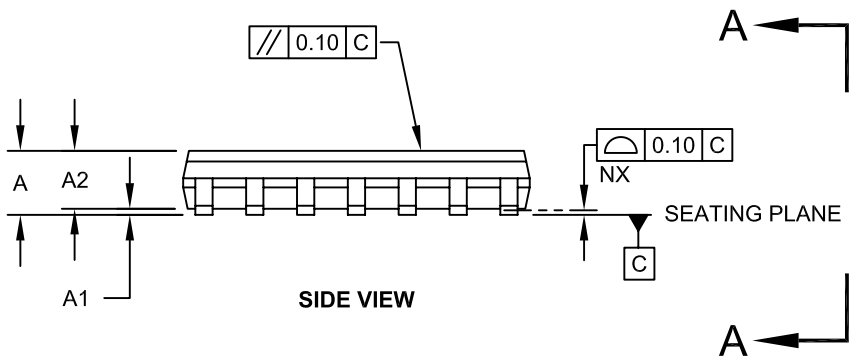
Microchip Technology Drawing No. C04-2129A

14 引脚塑封窄条小外形封装 （SL）——主体 3.90 mm [SOIC]

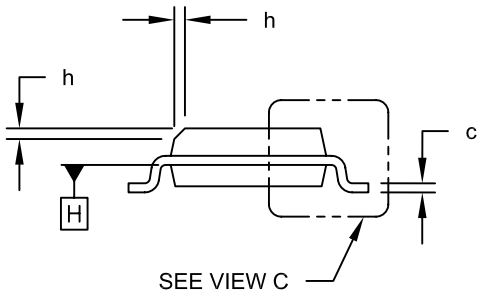
注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



TOP VIEW



SIDE VIEW



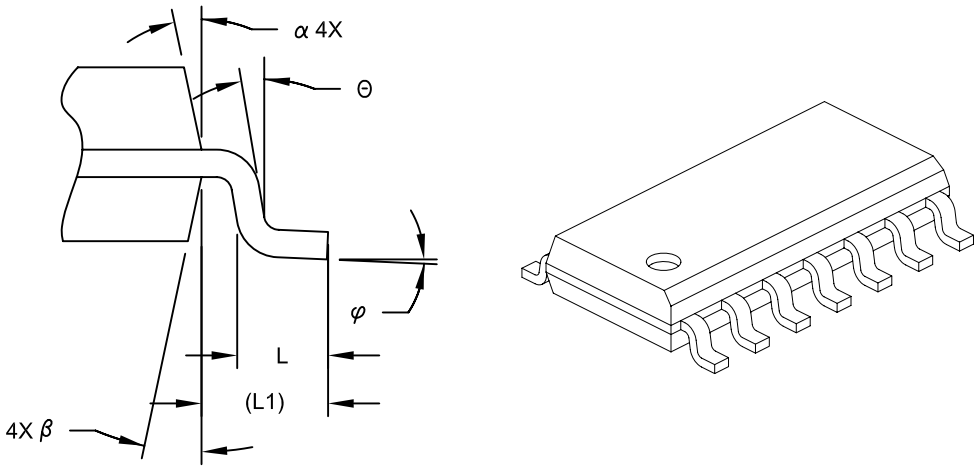
VIEW A-A

Microchip Technology Drawing No. C04-065C Sheet 1 of 2

© 2014 Microchip Technology Inc.

14 引脚塑封窄条小外形封装 （SL）——主体 3.90 mm [SOIC]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



VIEW C

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N		14	
Pitch	e		1.27 BSC	
Overall Height	A	-	-	1.75
Molded Package Thickness	A2	1.25	-	-
Standoff §	A1	0.10	-	0.25
Overall Width	E		6.00 BSC	
Molded Package Width	E1		3.90 BSC	
Overall Length	D		8.65 BSC	
Chamfer (Optional)	h	0.25	-	0.50
Foot Length	L	0.40	-	1.27
Footprint	L1		1.04 REF	
Lead Angle	Θ	0°	-	-
Foot Angle	φ	0°	-	8°
Lead Thickness	c	0.10	-	0.25
Lead Width	b	0.31	-	0.51
Mold Draft Angle Top	α	5°	-	15°
Mold Draft Angle Bottom	β	5°	-	15°

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. § Significant Characteristic
3. Dimension D does not include mold flash, protrusions or gate burrs, which shall not exceed 0.15 mm per end. Dimension E1 does not include interlead flash or protrusion, which shall not exceed 0.25 mm per side.
4. Dimensioning and tolerancing per ASME Y14.5M

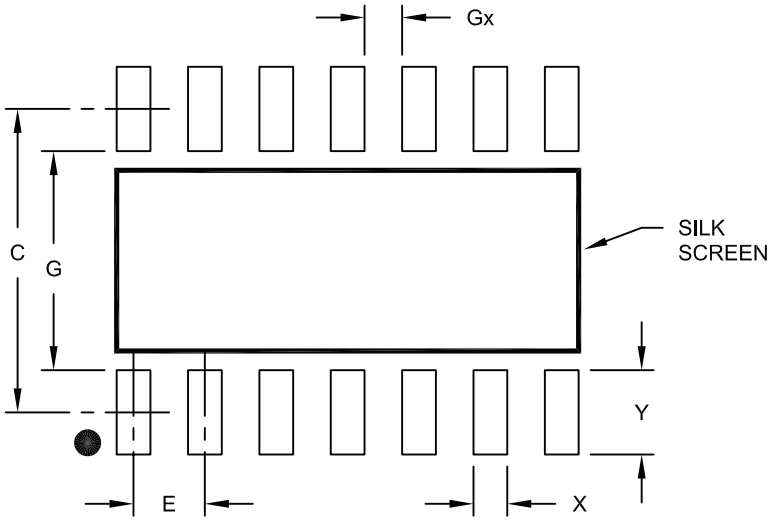
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

   REF: Reference Dimension, usually without tolerance, for information purposes only.
5. Datums A & B to be determined at Datum H.

Microchip Technology Drawing No. C04-065C Sheet 2 of 2

14 引脚塑封窄条小外形封装 （SL）——主体 3.90 mm [SOIC]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		1.27 BSC	
Contact Pad Spacing	C		5.40	
Contact Pad Width	X			0.60
Contact Pad Length	Y			1.50
Distance Between Pads	Gx	0.67		
Distance Between Pads	G	3.90		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

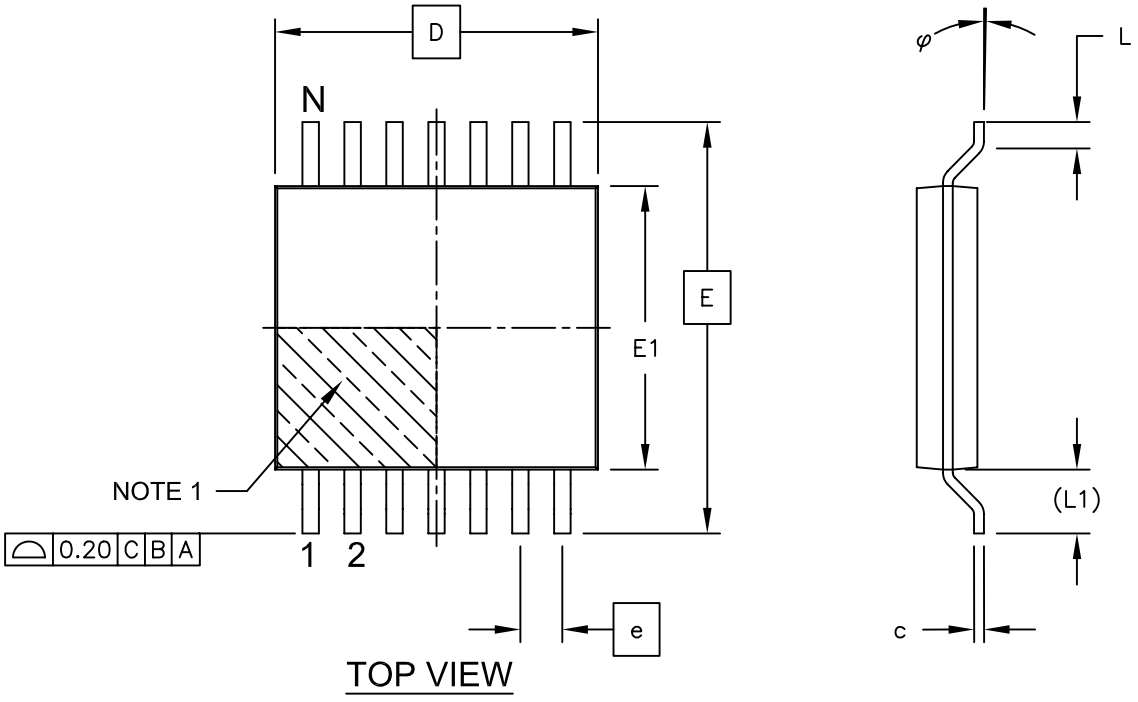
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

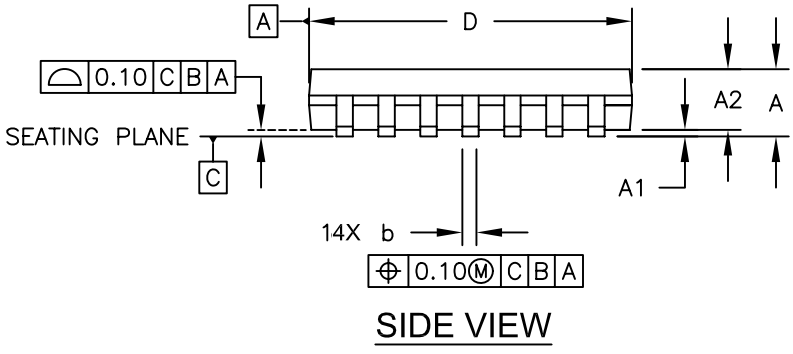
Microchip Technology Drawing No. C04-2065A

© 2014 Microchip Technology Inc.

14 引脚塑封薄型缩小外形封装 （ST）——主体 4.4 mm [TSSOP]

注：	最新封装图请至 http://www.microchip.com/packaging 查看封装规范。

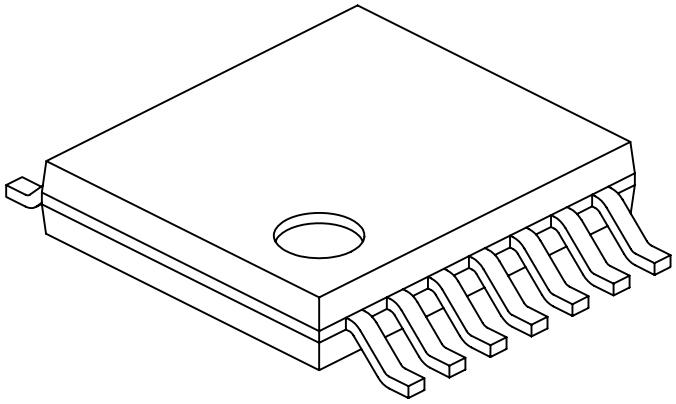




Microchip Technology Drawing C04-087C Sheet 1 of 2

14 引脚塑封薄型缩小外形封装 （ST）——主体 4.4 mm [TSSOP]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N		14	
Pitch	e		0.65 BSC	
Overall Height	A	-	-	1.20
Molded Package Thickness	A2	0.80	1.00	1.05
Standoff	A1	0.05	-	0.15
Overall Width	E		6.40 BSC	
Molded Package Width	E1	4.30	4.40	4.50
Molded Package Length	D	4.90	5.00	5.10
Foot Length	L	0.45	0.60	0.75
Footprint	(L1)		1.00 REF	
Foot Angle	φ	0°	-	8°
Lead Thickness	c	0.09	-	0.20
Lead Width	b	0.19	-	0.30

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm per side.
3. Dimensioning and tolerancing per ASME Y14.5M

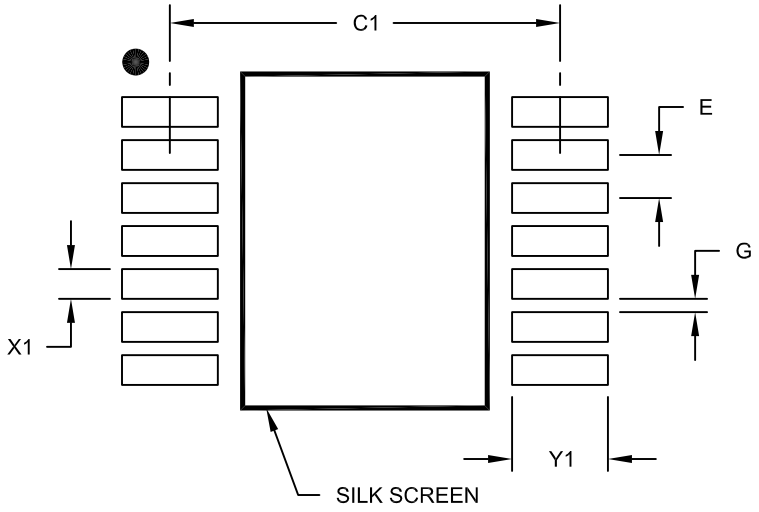
BSC: Basic Dimension. Theoretically exact value shown without tolerances.
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing No. C04-087C Sheet 2 of 2

© 2014 Microchip Technology Inc.

14 引脚塑封薄型缩小外形封装 （ST）——主体 4.4 mm [TSSOP]

注： 最新封装图请至 http://www.microchip.com/packaging 查看封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Contact Pad Spacing	C1		5.90	
Contact Pad Width (X14)	X1			0.45
Contact Pad Length (X14)	Y1			1.45
Distance Between Pads	G	0.20		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2087A

注：

© 2014 Microchip Technology Inc.

附录 A： 版本历史

版本 C （2013 年 6 月）

以下是修改清单：

1. 增加了本系列的新器件（MCP6482和MCP6484），并且在本文档中增加了相关信息。
2. 更新了表 1-3 中的封装热阻信息。
3. 增加了**第 2.0 节 “典型性能曲线”** 中的图 2-35。
4. 更新了**第 3.0 节 “引脚说明”**。
5. 增加了新章节**第 4.5 节 “未使用的运放”**。
6. 更新了**第 5.5 节“应用笔记”**中的参考文档列表。
7. 增加了 MCP6482 和 MCP6484 器件的封装标识和封装图。
8. 更新了产品标识体系。

版本 B （2012 年 10 月）

以下是修改清单：

1. 更新了特性中低输入失调电压的最大值。
2. 更新了表 1-1 “直流电气规范”中输入失调电压的最小值和最大值。
3. 替换了图 2-1：“输入失调电压”。

版本 A （2012 年 9 月）

- 本文档的初始版本。

注：

© 2014 Microchip Technology Inc.

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。

部件编号	-X	/XX
设备	温度范围	封装

器件：	MCP6481T：	单运放（卷带式）（SC70 和 SOT-23）
	MCP6482：	双运放（仅 SOIC 和 MSOP）
	MCP6482T：	双运放（卷带式）（SOIC、 MSOP 和 2x3 TDFN）
	MCP6484：	四运放
	MCP6484T：	四运放（卷带式）（SOIC 和 TSSOP）
温度范围：	E =	-40°C 至 +125°C（扩展级）
封装：	LTY =	塑封封装（SC70）， 5 引脚
	OT =	塑封小外形晶体管封装（SOT-23），5 引脚
	MNY* =	塑封双列扁平无引脚封装（2x3 TDFN），8 引脚（TDFN）
	SN =	塑封小外形封装（主体 150 mil），8 引脚（SOIC）
	MS =	塑封封装 MSOP， 8 引脚
	SL =	塑封小外形封装（主体 150 mil），14 引脚（SOIC）
	ST =	塑封薄型缩小外形封装（主体 150 mil），14 引脚（TSSOP）

* Y = 镍钯金制造标识符。仅针对 TDFN 封装提供。

示例：

a)	MCP6481T-E/LTY：	卷带式，扩展级温度，5 引脚 SC70 封装
b)	MCP6481T-E/OT：	卷带式，扩展级温度，5 引脚 SOT-23 封装
c)	MCP6482-E/MS：	扩展级温度，8 引脚 MSOP 封装
d)	MCP6482T-E/MS：	卷带式，扩展级温度，8 引脚 MSOP 封装
e)	MCP6482-E/SN：	扩展级温度，8 引脚 SOIC 封装
f)	MCP6482T-E/SN：	卷带式，扩展级温度，8 引脚 SOIC 封装
g)	MCP6482T-E/MNY：	卷带式，扩展级温度，8 引脚 2x3 TDFN 封装
h)	MCP6484-E/SL：	扩展级温度，14 引脚 SOIC 封装
i)	MCP6484T-E/SL：	卷带式，扩展级温度，14 引脚 SOIC 封装
j)	MCP6484-E/ST：	扩展级温度，14 引脚 TSSOP 封装
k)	MCP6484T-E/ST：	卷带式，扩展级温度，14 引脚 TSSOP 封装

注：

© 2014 Microchip Technology Inc.

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下， Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是 “牢不可破”的。

代码保护功能处于持续发展中。 Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 （Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。**Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。** Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。在 Microchip 知识产权保护下，不得暗中或以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、 Microchip 徽标、 dsPIC、 FlashFlex、 KEELOQ、 KEELOQ 徽标、 MPLAB、 PIC、 PICmicro、 PICSTART、 PIC32 徽标、 rfPIC、 SST、 SST 徽标、 SuperFlash 和 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

FilterLab、 Hampshire、 HI-TECH C、 Linear Active Thermistor、 MTP、 SEEVAL 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Silicon Storage Technology 为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

Analog-for-the-Digital Age、 Application Maestro、 BodyCom、 chipKIT、 chipKIT 徽标、 CodeGuard、 dsPICDEM、 dsPICDEM.net、 dsPICworks、 dsSPEAK、 ECAN、 ECONOMONITOR、 FanSense、 HI-TIDE、 In-Circuit Serial Programming、 ICSP、 Mindi、 MiWi、 MPASM、 MPF、 MPLAB Certified 徽标、 MPLIB、 MPLINK、 mTouch、 Omniscient Code Generation、 PICC、 PICC-18、 PICDEM、 PICDEM.net、 PICkit、 PICtail、 REAL ICE、 rfLAB、 Select Mode、 SQI、 Serial Quad I/O、 Total Endurance、 TSHARC、 UniWinDriver、 WiperLock、 ZENA 和 Z-Scale 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

GestIC 和 ULPP 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. & KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2014, Microchip Technology Inc. 版权所有。

ISBN：978-1-62077-901-9

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
═ ISO/TS 16949 ═

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。 Microchip 的 PIC® MCU 与 dsPIC® DSC、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品严格遵守公司的质量体系流程。此外， Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

全球销售及服务网点

美洲

公司总部 Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277
技术支持：
http://www.microchip.com/support
网址：www.microchip.com

亚特兰大 Atlanta
Duluth, GA
Tel: 1-678-957-9614
Fax: 1-678-957-1455

奥斯汀 Austin, TX
Tel: 1-512-257-3370

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

克里夫兰 Cleveland
Independence, OH
Tel: 1-216-447-0464
Fax: 1-216-447-0643

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Novi, MI
Tel: 1-248-848-4000

休斯敦 Houston, TX
Tel: 1-281-894-5983

印第安纳波利斯 Indianapolis
Noblesville, IN
Tel: 1-317-773-8323
Fax: 1-317-773-5453

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

纽约 New York, NY
Tel: 1-631-435-6000

圣何塞 San Jose, CA
Tel: 1-408-735-9110

加拿大多伦多 Toronto
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 Asia Pacific Office
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 北京
Tel: 86-10-8569-7000
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 重庆
Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

中国 - 杭州
Tel: 86-571-2819-3187
Fax: 86-571-2819-3189

中国 - 香港特别行政区
Tel: 852-2943-5100
Fax: 852-2401-3431

中国 - 南京
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳
Tel: 86-755-8864-2200
Fax: 86-755-8203-1760

中国 - 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 西安
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 - 厦门
Tel: 86-592-238-8138
Fax: 86-592-238-8130

中国 - 珠海
Tel: 86-756-321-0040
Fax: 86-756-321-0049

亚太地区

台湾地区 - 高雄
Tel: 886-7-213-7830

台湾地区 - 台北
Tel: 886-2-2508-8600
Fax: 886-2-2508-0102

台湾地区 - 新竹
Tel: 886-3-5778-366
Fax: 886-3-5770-955

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore
Tel: 91-80-3090-4444
Fax: 91-80-3090-4123

印度 India - New Delhi
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune
Tel: 91-20-3019-1500

日本 Japan - Osaka
Tel: 81-6-6152-7160
Fax: 81-6-6152-9310

日本 Japan - Tokyo
Tel: 81-3-6880-3770
Fax: 81-3-6880-3771

韩国 Korea - Daegu
Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang
Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Dusseldorf
Tel: 49-2129-3766400

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

德国 Germany - Pforzheim
Tel: 49-7231-424750

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

意大利 Italy - Venice
Tel: 39-049-7625286

荷兰 Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

波兰 Poland - Warsaw
Tel: 48-22-3325737

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

瑞典 Sweden - Stockholm
Tel: 46-8-5090-4654

英国 UK - Wokingham
Tel: 44-118-921-5800
Fax: 44-118-921-5820

10/28/13

© 2014 Microchip Technology Inc.