第 42 章 带有增强型 PLL 的振荡器

目录

本章包括下列主题：

42.1 简介 42-2
42.2 控制寄存器 42-4
42.3 工作原理：时钟产生和时钟源 42-14
42.4 中断 42-30
42.5 节能模式下的操作 42-30
42.6 各种复位的影响 42-31
42.7 时钟控制准则 42-31
42.8 相关应用笔记 42-34
42.9 版本历史 42-35

注：	本系列参考手册章节旨在用作对器件数据手册的补充。根据不同的器件型号，本手册章节可能并不适用于所有 PIC32 器件。 请参见当前器件数据手册中 **“振荡器配置”** 章节开头部分的注，以检查本文档是否支持您所使用的器件。 器件数据手册和系列参考手册章节可从 Microchip 网站下载：http://www.microchip.com 。

42.1 简介

本章描述 PIC32 振荡器系统及其操作。 PIC32 振荡器系统具有以下模块和特性：

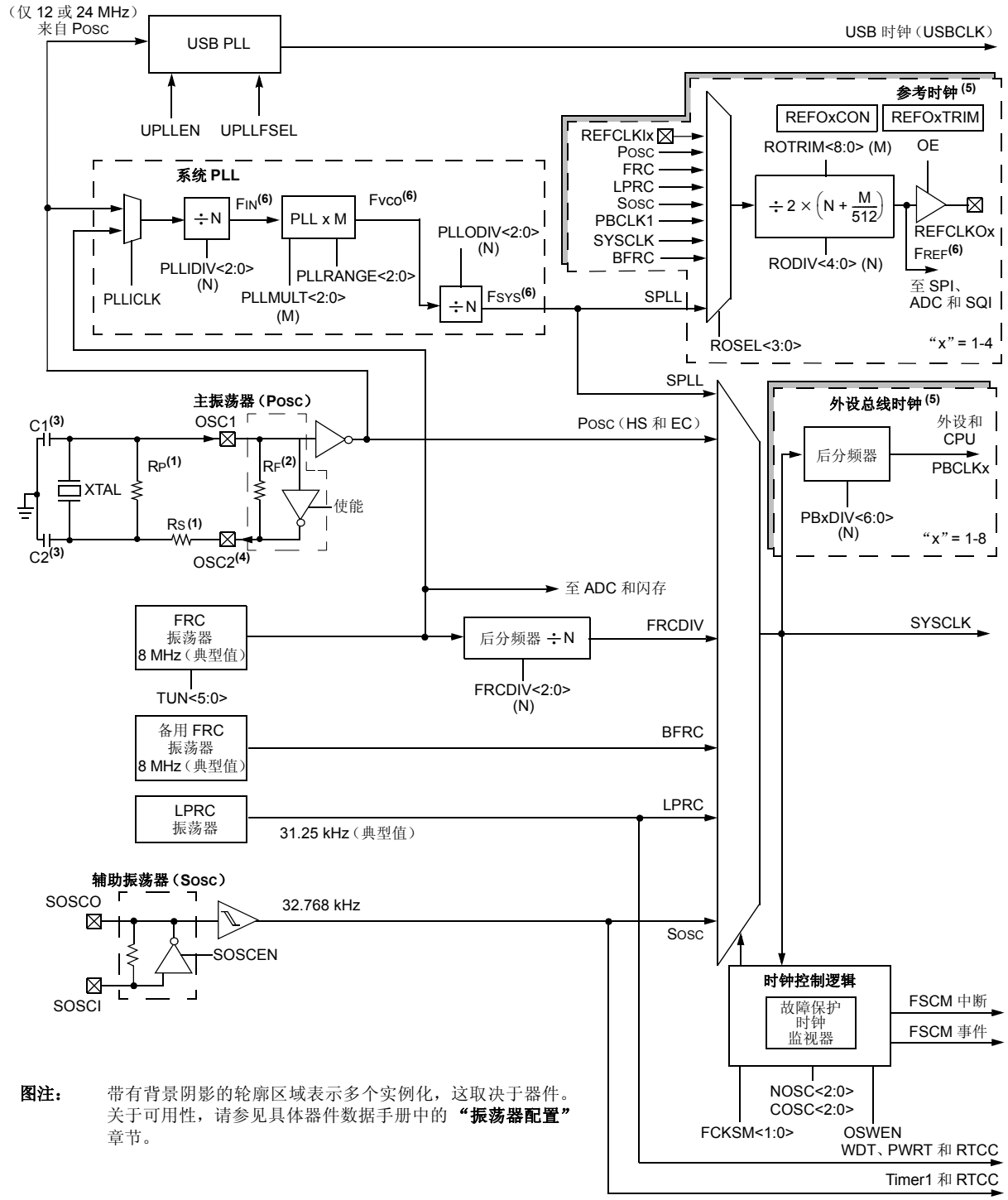
- 5 种外部和内部振荡器作为时钟源
- 片上锁相环 （Phase-Locked Loop， PLL），通过用户可选的输入分频器、倍频器和输出分频器来提升选定内部和外部振荡器源的工作频率
- 选定振荡器源具有片上用户可选的后分频器
- 可通过软件控制在各种时钟源之间切换
- 灵活的参考时钟输出
- 用于外设的多个时钟分支，可以提供更好的性能灵活性
- 具有故障保护时钟监视器（Fail-Safe Clock Monitor， FSCM），可检测时钟故障，以使应用安全地恢复或关闭
- 专用的备用快速 RC 振荡器（Backup Fast RC oscillator，BFRC），它在 FSCM 检测到时钟故障时提供用以支持 B 类操作的 8 MHz 时钟（该功能并非在所有 PIC32 器件上都可用；关于可用性，请参见具体器件数据手册中的 **“振荡器配置”** 章节）

图 42-1 给出了 PIC32 振荡器系统的框图。

 © 2014 Microchip Technology Inc.

图 42-1： PIC32 系列振荡器系统框图

注： 该图给出了 PIC32 器件上的振荡器模块的一般表示形式；因此，根据不同的器件，可能并非所有功能都可用。要确定哪些功能在器件上可用，请参见具体器件数据手册中的 **“振荡器配置”** 章节。



图注： 带有背景阴影的轮廓区域表示多个实例化，这取决于器件。关于可用性，请参见具体器件数据手册中的 **“振荡器配置”** 章节。

注 1： 对于 AT 条形切割的晶体，或为了消除削波，可能需要串联一个电阻（RS）。或者，要增大振荡器电路增益，可以添加一个值为 1 MΩ 的并联电阻 RP。
2： 内部反馈电阻 RF 的阻值范围通常为 2 MΩ 至 10 MΩ。
3： 请参见第 42.7.3.1 节 “确定振荡器元件的最佳值”。
4： 在某些时钟模式下， OSC2 引脚上提供 PBCLK1 进行 2 分频。
5： 该功能并非在所有 PIC32 器件上都可用。更多信息，请参见具体器件数据手册中的 **“振荡器配置”** 章节。
6： 关于 FSYS 频率限制，请参见具体器件数据手册中的 **“电气特性”** 章节。

42.2 控制寄存器

振荡器模块包含以下特殊功能寄存器 （Special Function Register， SFR）：

- **OSCCON：振荡器控制寄存器**
  该寄存器控制时钟切换，并提供用于监视当前时钟源、PLL 锁定和时钟故障条件的状态信息。
- **OSCTUN：FRC 调节寄存器**
  该寄存器用于软件调节内部 FRC 振荡器频率。它允许在 ±12% 的范围内对 FRC 振荡器频率进行调节。
- **SPLLCON：系统 PLL 控制寄存器**
  该寄存器用于控制系统时钟 PLL。它允许使用输入频率来产生更高的系统频率。
- **REFOCON/REFOxCON：参考振荡器控制寄存器**
  该寄存器用于控制参考振荡器输出。
- **REFOTRIM/REFOxTRIM：参考振荡器微调寄存器**
  该寄存器用于微调参考振荡器。
- **PBxDIV：外设总线 “x” 时钟分频比控制寄存器 （“x” = 1-8）**
  该寄存器用于控制系统时钟的分频量，以驱动各个外设时钟。

注：	此外，还有器件配置字寄存器可供使用，用于提供与振荡器模块相关的其他配置设置。关于这些寄存器的详细信息，请参见具体器件数据手册中的**“特殊功能”**章节。

 © 2014 Microchip Technology Inc.

42.2.1 特殊功能寄存器汇总

表 42-1 简要汇总了与振荡器模块相关的寄存器。汇总信息之后列出了相应的寄存器，其中包含了详细的说明。

表 42-1： 振荡器 SFR 汇总

名称	位范围	Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
OSCCON	31:16	—	—	—	—	—	FRCDIV<2:0>			DRMEN	SOSCRDY	—	—	—	—	—	—
	15:0	—	COSC<2:0>			—	NOSC<2:0>			CLKLOCK	ULOCK	SLOCK	SLPEN	CF	—	SOSCEN	OSWEN
OSCTUN	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	15:0	—	—	—	—	—	—	—	—	—	—	TUN<5:0>(1)					
SPLLCON	31:16	—	—	—	—	—	PLLODIV<2:0>			—	PLLMULT<6:0>						
	15:0	—	—	—	—	—	PLLIDIV<2:0>			PLLICLK	—	—	—	—	PLLRANGE<2:0>		
REFOCON/ REFOxCON	31:16	—	RODIV<14:0>														
	15:0	ON	—	SIDL	OE	RSLP	—	DIVSWEN	ACTIVE	—	—	—	—	ROSEL<3:0>			
REFOTRIM/ REFOxTRIM	31:16	ROTRIM<8:0>									—	—	—	—	—	—	—
	15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
PBxDIV	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	15:0	ON	—	—	—	PBDIVRDY	—	—	—	—	PBDIV<6:0>						

注 1： 这些位并非在所有器件上都可用。关于可用性，请参见具体器件数据手册中的 **“振荡器配置”** 章节。

© 2014 Microchip Technology Inc.

寄存器 42-1： OSCCON：振荡器控制寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-1
	—	—	—	—	—	FRCDIV<2:0>		
23:16	R/W-0	R-0	U-0	U-0	U-0	U-0	U-0	U-0
	DRMEN(1)	SOSCRDY	—	—	—	—	—	—
15:8	U-0	R-y	R-y	R-y	U-0	R/W-y	R/W-y	R/W-y
	—	COSC<2:0>			—	NOSC<2:0>		
7:0	R/W-0	R-0	R-0	R/W-0	R/W-0, HS	U-0	R/W-y	R/W-y
	CLKLOCK	ULOCK(1)	SLOCK	SLPEN	CF(2)	—	SOSCEN	OSWEN(3)

图注：	y = 在 POR 时由配置位设置的值		HS = 硬件置 1 位
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-27 未实现：读为 0

bit 26-24 **FRCDIV<2:0>**：内部快速 RC （FRC）振荡器时钟分频比位
111 = FRC 被 256 分频
110 = FRC 被 64 分频
101 = FRC 被 32 分频
100 = FRC 被 16 分频
011 = FRC 被 8 分频
010 = FRC 被 4 分频
001 = FRC 被 2 分频
000 = FRC 被 1 分频 （POR 默认设置）

bit 23 **DRMEN**：梦境模式使能位 (1)
1 = 使能梦境模式。在不从休眠模式唤醒 CPU 的情况下，完成由中断产生的 DMA 传输。
0 = 禁止梦境模式。来自运行外设的所有中断将唤醒 CPU。

bit 22 **SOSCRDY**：辅助振荡器 （Sosc）就绪指示位
1 = 指示 Sosc 正在运行并且已稳定
0 = Sosc 仍在预热阶段或已关闭

bit 21-15 未实现：读为 0

bit 14-12 **COSC<2:0>**：当前振荡器选择位
111 = 按 FRCDIV<2:0> 设置进行分频的快速 RC 振荡器 （FRC）
110 = 仅通过硬件 FSCM 进行切换的备用快速 RC 振荡器 （BFRC）；不可由用户选择 (1)
101 = 低功耗 RC （LPRC）振荡器
100 = Sosc
011 = 保留；不要使用
010 = 主振荡器 （Posc） HS 和 EC
001 = 系统 PLL （SPLL）
000 = 按 FRCDIV<2:0> 设置进行分频的 FRC 振荡器

这些位的定义和可用性取决于器件。关于详细信息，请参见具体器件数据手册中的 **“振荡器配置”** 章节。此外，在发生复位时，这些位会被设置为 FNOSC 配置位 （DEVCFG1<2:0>）的值。

注 1： 该位或功能并非在所有器件上都可用。关于可用性，请参见具体器件数据手册中的 **“振荡器配置”** 章节。
2： 向该位写入 1 会导致 FSCM 时钟切换。
3： 该位的复位值取决于 IESO 位（DEVCFG1<7>）的值。如果 IESO 位设置为 1，OSWEN 位将复位为 1，以触发从 FRC 切换为在 DEVCFG1 和 DEVCFG2 寄存器中选择的选项。

注： 对该寄存器进行写操作需要解锁序列。详情请参见第 42.3.7.2 节 “振荡器切换过程”。

 © 2014 Microchip Technology Inc.

寄存器 42-1： OSCCON：振荡器控制寄存器 （续）

bit 11 **未实现：**读为 0

bit 10-8 **NOSC<2:0>：**新振荡器选择位
111 = 按 FRCDIV<2:0> 设置进行分频的 FRC
110 = 保留；不要使用
101 = LPRC
100 = SOSC
011 = 保留；不要使用
010 = POSC HS 和 EC
001 = SPLL
000 = 按 FRCDIV<2:0> 设置进行分频的 FRC

这些位的定义和可用性取决于器件。关于详细信息，请参见具体器件数据手册中的**“振荡器配置”**章节。此外，在发生复位时，这些位会被设置为 FNOSC<2:0> 配置位 （DEVCFG1<2:0>）的值。

bit 7 **CLKLOCK：**时钟选择锁定使能位
1 = 时钟和 PLL 配置被锁定
0 = 可以修改时钟和 PLL 配置

CLKLOCK 置 1 之后，只能通过器件复位来清零。在有效时，该位将阻止对 NOSC<2:0> 和 OSWEN 位进行写操作。

bit 6 **ULOCK：**USB PLL 锁定状态位 (1)
1 = 指示 USB PLL 模块处于锁定状态或 USB PLL 模块起振定时器延时结束
0 = 指示 USB PLL 模块处于失锁状态、 USB PLL 模块起振定时器正在运行或 USB PLL 被禁止

bit 5 **SLOCK：**系统 PLL 锁定状态位
1 = 系统 PLL 模块处于锁定状态或模块起振定时器延时结束
0 = 系统 PLL 模块处于失锁状态、起振定时器正在运行或系统 PLL 被禁止

bit 4 **SLPEN：**休眠模式使能位
1 = 执行 WAIT 指令后器件将进入休眠模式
0 = 执行 WAIT 指令后器件将进入空闲模式

bit 3 **CF：**时钟故障检测位 (2)
1 = FSCM 检测到时钟故障
0 = 未检测到时钟故障

bit 2 **未实现：**读为 0

bit 1 **SOSCEN：**辅助振荡器 （SOSC）使能位
1 = 使能 SOSC
0 = 禁止 SOSC

POR 默认设置由 FSOCSEN 位 （DEVCFG1<5>）决定。

bit 0 **OSWEN：**振荡器切换使能位 (3)
1 = 启动振荡器切换，切换为由 NOSC<2:0> 位指定的选择
0 = 振荡器切换完成

注 1： 该位或功能并非在所有器件上都可用。关于可用性，请参见具体器件数据手册中的 **“振荡器配置”**章节。
2： 向该位写入 1 会导致 FSCM 时钟切换。
3： 该位的复位值取决于 IESO 位（DEVCFG1<7>）的值。如果 IESO 位设置为 1，OSWEN 位将复位为 1，以触发从 FRC 切换为在 DEVCFG1 和 DEVCFG2 寄存器中选择的选项。

注：	对该寄存器进行写操作需要解锁序列。详情请参见**第 42.3.7.2 节 “振荡器切换过程”**。

寄存器 42-2： OSCTUN：FRC 调节寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
7:0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	TUN<5:0>(1)					

图注：			
	y = 在 POR 时由配置位设置的值		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-6 未实现：读为 0

bit 5-0 **TUN<5:0>**：FRC 振荡器调节位 (1)

100000 = 中心频率 -12.5%
100001 =
•
•
•
111111 =
000000 = 中心频率。振荡器以校准频率 （8 MHz）运行
000001 =
•
•
•
011110 =
011111 = 中心频率 +12.5%

注 1： 提供了 OSCTUN 功能来帮助客户补偿在较宽的温度范围下对 FRC 频率的温度影响。调节步长为近似值，既不是特性值也未经测试。

注： 对该寄存器进行写操作需要解锁序列。详情请参见第 42.3.7.2 节 “振荡器切换过程”。

 © 2014 Microchip Technology Inc.

寄存器 42-3： SPLLCON：系统 PLL 控制寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	R/W-y	R/W-y	R/W-y
	—	—	—	—	—	PLLODIV<2:0>		
23:16	U-0	R/W-y	R/W-y	R/W-y	R/W-y	R/W-y	R/W-y	R/W-y
	—	PLLMULT<6:0>						
15:8	U-0	U-0	U-0	U-0	U-0	R/W-y	R/W-y	R/W-y
	—					PLLIDIV<2:0>		
7:0	R/W-y	U-0	U-0	U-0	U-0	R/W-y	R/W-y	R/W-y
	PLLICLK	—	—	—	—	PLLRANGE<2:0>		

图注：	y = 在 POR 时由配置位设置的值		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-27 未实现：读为 0

bit 26-24 **PLLODIV<2:0>**：系统 PLL （SPLL）输出时钟分频比位

关于这些位的说明和可用性，请参见具体器件数据手册中的 **“振荡器配置”** 章节。

默认设置由 DEVCFG2 寄存器中的 FPLLODIV<2:0> 配置位指定。更多信息，请参见具体器件数据手册中的 **“特殊功能”** 章节。

bit 23 未实现：读为 0

bit 22-16 **PLLMULT<6:0>**：系统时钟 PLL 倍频比位

关于这些位的说明和可用性，请参见具体器件数据手册中的 **“振荡器配置”** 章节。

默认设置由 DEVCFG2 寄存器中的 FPLLMUL<6:0> 配置位指定。关于详细信息，请参见具体器件数据手册中的 **“特殊功能”** 章节。关于其他位的值（如可用），请参见具体器件数据手册中的 **“振荡器配置”** 章节。

bit 15-11 未实现：读为 0

bit 10-8 **PLLIDIV<2:0>**：SPLL 输入时钟分频比位

关于这些位的说明和可用性，请参见具体器件数据手册中的 **“振荡器配置”** 章节。

默认设置由 DEVCFG2 寄存器中的 FPLLIDIV<2:0> 配置位指定。关于详细信息，请参见具体器件数据手册中的 **“特殊功能”** 章节。

bit 7 **PLLICLK**：SPLL 输入时钟源位

1 = 选择 FRC 作为 SPLL 的输入
0 = 选择 POSC 作为 SPLL 的输入

POR 默认设置由 DEVCFG2 寄存器中的 FPLLICLK 配置位指定。关于详细信息，请参见具体器件数据手册中的 **“特殊功能”** 章节。

bit 6-3 未实现：读为 0

bit 2-0 **PLLRANGE<2:0>**：SPLL 频率范围选择位

关于这些位的说明和可用性，请参见具体器件数据手册中的 **“振荡器配置”** 章节。

POR 默认设置由 DEVCFG2 寄存器中的 FPLLRANGE<2:0> 配置位指定。关于详细信息，请参见具体器件数据手册中的 **“特殊功能”** 章节。

注 **1**：对该寄存器进行写操作需要解锁序列。详情请参见**第 42.3.7.2 节 “振荡器切换过程”**。

2：此外，如果选择 SPLL 作为时钟源 （COSC<2:0> = 001），则不允许对该寄存器进行写操作。

寄存器 42-4： REFOCON/REFOxCON：参考振荡器控制寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	RODIV<14:8>(3)						
23:16	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	RODIV<7:0>(3)							
15:8	R/W-0	U-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0、HC	R-0、HS、HC
	ON(5)	—	SIDL	OE	RSLP(2)	—	DIVSWEN	ACTIVE
7:0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	—	—	ROSEL<3:0>(1,3)			

图注：	HC = 硬件清零位	HS = 硬件置 1 位	
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31 **未实现：**读为 0

bit 30-16 **RODIV<14:0>：**参考时钟分频比位 (1,3)

输出时钟频率等于源时钟频率按 2 * [RODIV + (ROTRIM ÷ 512)] 进行分频。该值选择参考时钟分频比位。更多信息，请参见图 42-1。

111111111111111 = 输出时钟等于源时钟频率进行 65,534 分频
111111111111110 = 输出时钟等于源时钟频率进行 65,532 分频
•
•
•
000000000000010 = 输出时钟等于源时钟频率进行 4 分频
000000000000001 = 输出时钟等于源时钟频率进行 2 分频
000000000000000 = 输出时钟的频率与源时钟相同 （无分频）

bit 15 **ON：**输出使能位 (1)

1 = 使能参考振荡器模块
0 = 禁止参考振荡器模块

bit 14 **未实现：**读为 0

bit 13 **SIDL：**外设空闲模式停止位

1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12 **OE：**参考时钟输出使能位

1 = 在 REFCLKOx 引脚上驱动参考时钟
0 = 不在 REFCLKOx 引脚上驱动参考时钟

bit 11 **RSLP：**参考振荡器模块休眠运行位 (2)

1 = 参考振荡器模块输出在休眠模式下继续运行
0 = 参考振荡器模块输出在休眠模式下被禁止

注 1： 当 ACTIVE 位为 1 时，不应对 ROSEL<3:0> 位和 RODIV<14:0> 位进行写操作，因为可能会产生未定义的行为。
2： 当 ROSEL<3:0> 位 = 0000 或 0001 时，该位会被忽略。
3： 当 ON 位 （REFOCON<15>）为 1 时，对这些位的写操作直到 DIVSWEN 位被设置为 1 时才会生效。
4： 关于可用性，请参见具体器件数据手册中的 **“振荡器配置”**章节。
5： 当 ON 位不等于 ACTIVE 位时，不要对该寄存器进行写操作。

注： 关于可用性，请参见具体器件数据手册中的 **“振荡器配置”**章节。

 © 2014 Microchip Technology Inc.

寄存器 42-4： REFOCON/REFOxCON：参考振荡器控制寄存器 （续）

bit 10 未实现：读为 0

bit 9 **DIVSWEN**：分频比切换使能位

1 = 正在进行分频比切换
0 = 分频比切换完成

bit 8 **ACTIVE**：参考时钟请求状态位

1 = 参考时钟请求有效
0 = 参考时钟请求无效

bit 7-4 未实现：读为 0

bit 3-0 **ROSEL<3:0>**：参考时钟源选择位 (1)

1111 = 保留；不要使用
•
•
•
1001 = 在没有 BFRC 振荡器的器件中保留；不要使用
= BFRC(4)
1000 = REFCLKI
0111 = 系统 PLL
0110 = 保留；不要使用
0101 = SOSC
0100 = LPRC
0011 = FRC
0010 = POSC
0001 = PBCLK/PBCLK1
0000 = SYSCLK

注 1： 当 ACTIVE 位为 1 时，不应对 ROSEL<3:0> 位和 RODIV<14:0> 位进行写操作，因为可能会产生未定义的行为。

2： 当 ROSEL<3:0> 位 = 0000 或 0001 时，该位会被忽略。

3： 当 ON 位 （REFOCON<15>）为 1 时，对这些位的写操作直到 DIVSWEN 位被设置为 1 时才会生效。

4： 关于可用性，请参见具体器件数据手册中的 **“振荡器配置”**章节。

5： 当 ON 位不等于 ACTIVE 位时，不要对该寄存器进行写操作。

注：	关于可用性，请参见具体器件数据手册中的 **“振荡器配置”**章节。

寄存器 42-5： REFOTRIM/REFOxTRIM：参考振荡器微调寄存器

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	ROTRIM<8:1>							
23:16	R/W-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	ROTRIM<0>	—	—	—	—	—	—	—
15:8	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
7:0	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—

图注：			
	y = 在 POR 时由配置位设置的值		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-23 **ROTRIM<8:0>**：参考振荡器微调位

111111111 = 将 RODIV 值加上 511/512 分频比
111111110 = 将 RODIV 值加上 510/512 分频比
•
•
•
100000000 = 将 RODIV 值加上 256/512 分频比
•
•
•
000000010 = 将 RODIV 值加上 2/512 分频比
000000001 = 将 RODIV 值加上 1/512 分频比
000000000 = 将 RODIV 值加上 0/512 分频比

bit 22-0 未实现：读为 0

注 1： 当 ON 位 （REFOCON<15>）为 1 时，对该寄存器的写操作直到 DIVSWEN 位被设置为 1 时才会生效。
2： 当 ON 位 （REFOxCON<15>）不等于 ACTIVE 位 （REFOxCON<8>）时，不要对该寄存器进行写操作。
3： 如果 RODIV<14:0> （REFOxCON<30:16>） = 0，则该寄存器中的指定值不会生效。
4： 该寄存器并非在所有器件上都可用。关于可用性，请参见具体器件数据手册中的 **“振荡器配置”** 章节。

 © 2014 Microchip Technology Inc.

寄存器 42-6： PBxDIV：外设总线 “x” 时钟分频比控制寄存器 （“x” = 1-8）

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	R/W-1	U-0	U-0	U-0	R-1	U-0	U-0	U-0
	ON(1)	—	—	—	PBDIVRDY	—	—	—
7:0	U-0	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
	—	PBDIV<6:0>						

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 31-16 未实现：读为 0

bit 15 **ON**：外设总线 “x” 输出时钟使能位 (1)
1 = 使能输出时钟
0 = 禁止输出时钟

bit 14-12 未实现：读为 0

bit 11 **PBDIVRDY**：外设总线 “x” 时钟分频比就绪位
1 = 时钟分频比逻辑未在切换分频比，可以对 PBxDIV<6:0> 位进行写操作
0 = 时钟分频比逻辑当前正在切换值，不能对 PBxDIV<6:0> 位进行写操作

bit 10-7 未实现：读为 0

bit 6-0 **PBDIV<6:0>**：外设总线 “x” 时钟分频比控制位
1111111 = PBCLKx 等于 SYSCLK 进行 128 分频
1111110 = PBCLKx 等于 SYSCLK 进行 127 分频
•
•
•
0000011 = PBCLKx 等于 SYSCLK 进行 4 分频
0000010 = PBCLKx 等于 SYSCLK 进行 3 分频
0000001 = PBCLKx 等于 SYSCLK 进行 2 分频 （x ≠ 7 时的默认值）
0000000 = PBCLKx 等于 SYSCLK 进行 1 分频 （x = 7 时的默认值）

对于只有一个 PBCLK 的器件，POR 默认设置由 DEVCFG1 寄存器中的 FPDIV<6:0> 配置位指定。对于具有多个 PBCLK 的器件， POR 默认设置取决于器件，并且不可配置。关于详细信息，请参见具体器件数据手册中的 **“振荡器配置”** 和 **“特殊功能”** 章节。

注 **1**：不能关闭外设总线 1 的时钟。因此， PB1DIV 寄存器中的 ON 位不能写为 0。

注 **1**：对该寄存器进行写操作需要解锁序列。详情请参见第 **42.3.7.2** 节 **“振荡器切换过程”**。
2：该寄存器并非在所有器件上都可用。关于可用性，请参见具体器件数据手册中的 **“振荡器配置”** 章节。

42.3 工作原理：时钟产生和时钟源

PIC32 系列器件具有多个内部时钟，这些时钟基于内部或外部时钟源产生。其中一些时钟源具有锁相环（PLL）、可编程输出分频器和 / 或输入分频器，可对输入频率进行比例调节，使之适合于应用。时钟源可以用软件动态更改。振荡器控制寄存器会被硬件锁定，必须先通过一系列写操作对它进行解锁，之后软件才能执行时钟切换。

PIC32 器件具有 3 种主要时钟：

- 系统时钟 （SYSCLK）
- 一个或多个外设总线时钟 （PBCLKx）
- USB 时钟 （USBCLK）

PIC32 时钟可由以下时钟源产生：

- OSC1 和 OSC2 引脚上的主振荡器 （POSC）
- SOSCI 和 SOSCO 引脚上的辅助振荡器 （SOSC）
- 内部快速 RC （FRC）振荡器
- 内部备用 FRC （BFRC）振荡器
- 内部低功耗 RC （LPRC）振荡器

注：	BFRC 振荡器并非在所有器件上都可用。关于可用性，请参见具体器件数据手册中的 **“振荡器配置”** 章节。

每个时钟源都具有一些独特的可配置选项，例如 PLL、输入分频器和 / 或输出分频器，在相应的章节中将会详细介绍它们。

注：	对于使用外部时钟的外设（例如实时时钟和日历（Real-Time Clock and Calendar，RTCC）及 Timer1），它们的时钟源在其相应的系列参考手册章节中介绍。关于进一步的详细信息，请参见**第 14 章 “定时器”**（DS60001105）和**第 29 章 “实时时钟和日历”**（DS60001125）。

42.3.1 系统时钟 （SYSCLK）产生

SYSCLK 可由以下 4 种时钟源产生：

- POSC
- SOSC
- 内部 FRC 振荡器
- LPRC 振荡器

一些时钟源具有特定的时钟倍频器和 / 或分频器选项。

除了用户指定的值，不会对时钟进行任何比例的调节。

SYSCLK 源通过器件配置进行选择，可以在工作期间用软件更改。由于可以在工作期间切换时钟源，应用可以通过降低时钟速度来降低功耗。

关于SYSCLK源的列表，以及如何将它们与系统PLL配合来产生SYSCLK的信息，请参见表42-2。

 © 2014 Microchip Technology Inc.

表 42-2： 时钟选择配置位值

振荡器模式	振荡器源	PLLICLK	POSCMOD<1:0>（见注 4）	FNOSC<2:0>（见注 4）	参见注
带后分频器的 FRC 振荡器 （FRCDIV）	内部	x	xx	111	1, 2
LPRC 振荡器	内部	x	xx	101	1
SOSC （Timer1/RTCC）	辅助	x	xx	100	1
HS 模式下带 PLL 模块的 POSC （HSPLL）	主	1	10	001	3
EC 模式下带 PLL 模块的 POSC （ECPLL）	主	1	00	001	3
HS 模式下的 POSC	主	x	10	010	—
EC 模式下的 POSC	主	x	00	010	—
带 PLL 模块的 FRC 振荡器 （FRCPLL）	内部	0	10	001	1
带后分频器的 FRC 振荡器 （FRCDIV）	内部	x	xx	000	1

注 1： OSC2 引脚功能 （作为 PBCLK1 输出还是数字 I/O）由 OSCIOFNC 配置位 （DEVCFG1<10>）决定。当振荡器模式不需要该引脚时，可以将它配置为这些选项之一。

2： 未编程 （已擦除）器件的默认振荡器模式。

3： 使用 PLL 模式时，选择的输入分频比必须使所产生的施加于 PLL 的频率处于具体器件数据手册的**“电气特性”**章节中规定的范围内。

4： 关于 DEVCFG1 和 DEVCFG2 配置寄存器的信息，请参见具体器件数据手册中的**“特殊功能”**章节，以及《PIC32 系列参考手册》的**第 32 章 “配置”**（DS60001124）。

42.3.1.1 主振荡器 （POSC）

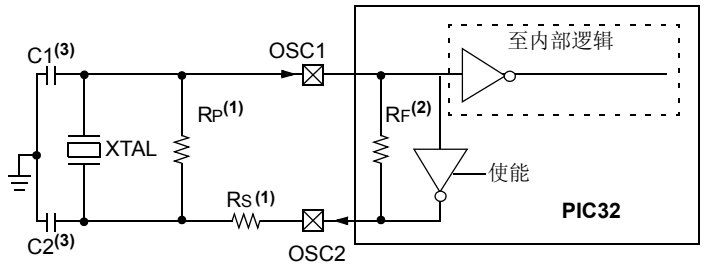
主振荡器（POSC）具有 4 种工作模式，如图 42-2 所归纳；表 42-3、图 42-4 给出了 POSC 的各种配置。

表 42-3： 主振荡器工作模式

振荡器模式	说明
HS	高速晶振
EC	外部时钟输入
HSPLL	晶振，使能 PLL
ECPLL	外部时钟输入，使能 PLL

注： 在经过适用的预分频器、后分频器和 PLL 倍频器之后，施加于 CPU 的时钟不得超过允许的最大处理器频率。更多信息，请参见具体器件数据手册中的 **“电气特性”** 章节。

图 42-2： 晶振或陶瓷谐振器操作 （HS 或 HSPLL 振荡器模式）



注 1： 对于 AT 条形切割的晶体，或为了消除削波，可能需要串联一个电阻 （RS）。或者，要增大振荡器电路增益，可以添加一个值为 1 MΩ 的并联电阻 RP。

2： 内部反馈电阻 RF 的阻值范围通常为 2 MΩ 至 10 MΩ。

3： 请参见第 **42.7.3.1 节 “确定振荡器元件的最佳值”**。

在此器件系列中， POSC 与 OSC1 和 OSC2 引脚连接。 POSC 可以配置为使用外部时钟输入，或者外部晶振或谐振器输入。

HS 和 HSPLL 模式是外部晶振或谐振器的控制器振荡器模式。在 HS 振荡器模式下，OSC2 用于提供晶振 / 谐振器反馈，因此在该模式下不可用作输入或输出。HSPLL 模式具有锁相环（PLL），锁相环带有用户可选的输入分频器、倍频器和输出分频器，可提供一系列广泛的输出频率。当使能 PLL 时，振荡器电路消耗的电流较高。

通过外部时钟模式（EC 和 ECPLL），可以基于外部时钟源产生 SYSCLK。EC/ECPLL 模式将 OSC1 引脚配置为可通过 CMOS 驱动器驱动的高阻抗输入。用户可以使用外部时钟来直接驱动 SYSCLK （EC），也可以使用带有预分频器和后分频器的 ECPLL 模块来更改输入时钟频率 （ECPLL）。外部时钟模式还会禁止内部反馈缓冲器，使 OSC2 引脚可用于其他功能。在外部时钟模式下，OSC2 引脚可以用作额外的器件 I/O 引脚 （见图 42-3）或 PBCLK 输出引脚 （见图 42-4）。

注： 使用 PLL 模式时，选择的输入分频比必须使所产生的施加于 PLL 的频率处于具体器件数据手册的 **“电气特性”** 章节中规定的范围内。

 © 2014 Microchip Technology Inc.

图 42-3： 不带时钟输出的外部时钟输入操作 （EC 和 ECPLL 模式）

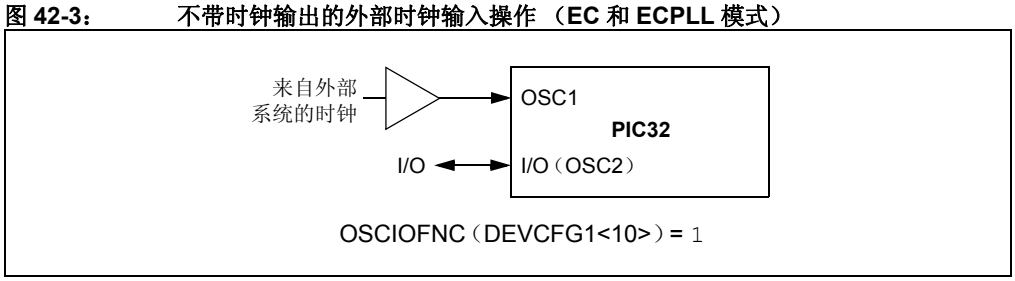
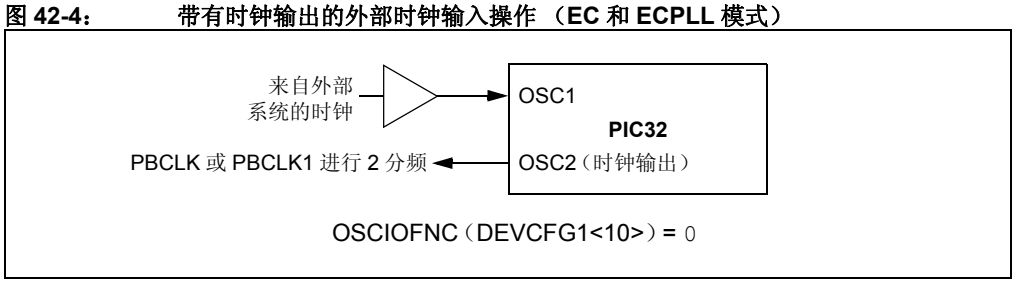


图 42-4： 带有时钟输出的外部时钟输入操作 （EC 和 ECPLL 模式）



42.3.1.1.1 主振荡器 （POSC）配置

要配置 POSC，请执行以下步骤：

1. 在器件配置寄存器 DEVCFG1 中，通过设置 FNOSC<2:0> = 010（不带 PLL）或 001（带 PLL），选择 POSC 作为默认振荡器。如果使用 PLL，则将 DEVCFG2 寄存器中的 FPLLICLK 位置 1，使 SYSCLK 由 PLL 和 POSC 驱动，而不是由 PLL 和 FRC 驱动。
2. 使用 DEVCFG1 中的 POSCMOD<1:0> 位，选择所需的模式：HS 或 EC。
3. 如果要使用 PLL：
   a) 使用 DEVCFG2 中的 FPLLIDIV<2:0> 选择适当的配置位，使 PLL 输入分频器对输入频率进行比例调节。输入频率必须处于适用于器件的范围内。详细信息，请参见具体器件数据手册中的 **“电气特性”** 章节。
   b) 使用 FPLLRNG<2:0> 位 （DEVCFG2<6:4>）选择进入倍频器的频率范围。
   c) 使用 DEVCFG2 中的 FPLLMUL<2:0> 选择所需的 PLL 倍频比。
   d) 使用 FPLLODIV （DEVCFG1<29:27>）选择所需的 PLL 输出分频比，以提供所需的 SYSCLK 频率。
4. 在发生器件复位时，来自 DEVCFGx 单元的值会被复制到 OSCCON 和 SPLLCON 寄存器中。此外，还可以在运行时期间通过修改这些寄存器来进行调节。

注 1：关于 DEVCFG1 和 DEVCFG2 配置寄存器的信息，请参见具体器件数据手册中的 **“特殊功能”** 章节，以及 《PIC32 系列参考手册》的**第 32 章 “配置”**（DS60001124）。

2：必须先执行解锁序列，之后才能写入 OSCCON 寄存器。更多信息，请参见**第 42.3.7.2 节 “振荡器切换过程”**。

42.3.1.1.2 振荡器起振定时器 （OST）

为了确保晶振（或陶瓷谐振器）已启动和稳定，提供了一个振荡器起振定时器（OST）。OST 是一个简单的 10 位计数器，在将振荡器时钟释放至系统的其他部分之前计数 1024 个 TOSC 周期。这个超时周期称为 TOST。振荡器信号的振幅必须达到振荡器引脚的 VIL 和 VIH 门限值，之后 OST 才可以开始对周期进行计数。

每次振荡器必须重新起振（即，经过上电复位（POR）、欠压复位（BOR）或从休眠模式唤醒）时，都需要等待时长为 TOST 的时间间隔。 OST 应用于 POSC 的 HS 模式和 SOSC （见**第 42.3.1.2 节 “辅助振荡器 （SOSC）”**）。

注：	当 POSC 配置为 EC 模式或 ECPLL 模式时，振荡器起振定时器会被禁止。

42.3.1.1.3 主振荡器从休眠模式起振

要确保从休眠模式中可靠地唤醒，必须小心地设计主振荡器电路。这是因为两个负载电容都已不完全充电至某个静态电量值，在唤醒时的相位差最小。因此，达到稳定振荡需要更长的时间。另外，低电压、高温和较低频率时钟模式也会限制环路增益，进而会影响起振。

以下各因素都会延长起振时间：

- 低频设计 （及低增益时钟模式）
- 无噪声环境 （例如电池驱动的器件）
- 在屏蔽箱中工作 （在嘈杂的 RF 区域之外）
- 低电压
- 高温
- 从休眠模式唤醒

42.3.1.1.4 主振荡器引脚功能

当不使用主振荡器时，主振荡器引脚 （OSCI/OSCO）可以用于其他功能。

振荡器配置寄存器中的 POSCMD 配置位 （FOSC<1:0>）决定振荡器引脚功能。

OSCIOFNC 位 （DEVCFG1<10>）决定 OSC2 引脚功能。关于 OSCIOFNC 功能，请参见具体器件数据手册中的 **“特殊功能”**章节。

42.3.1.2 辅助振荡器 （SOSC）

辅助振荡器（SOSC）特别针对使用外部 32.768 kHz 晶振的低功耗工作而设计。振荡器位于 SOSCO 和 SOSCI 器件引脚之间，用作低功耗工作的辅助晶振时钟源。它还可以为实时时钟（RTC）应用驱动 Timer1 及 / 或实时时钟和日历 （RTCC）模块。

42.3.1.2.1 使能 SOSC

SOSC 通过 FSOSCEN 配置位（DEVCFG1<5>）进行硬件使能。关于 DEVCFG1 配置寄存器的信息，请参见具体器件数据手册中的 **“特殊功能”**章节，以及 《PIC32 系列参考手册》的**第 32 章 “配置”**（DS60001124）。软件可以通过修改 SOSCEN 位 （OSCCON<1>）来控制 SOSC。将 SOSCEN 置 1 可以使能振荡器； SOSCO 和 SOSCI 引脚由振荡器控制，不能用作端口 I/O 或其他功能。

注：	必须先执行解锁序列，之后才能写入 OSCCON。更多信息，请参见**第 42.3.7.2 节 “振荡器切换过程”**。

SOSC 需要经过一个预热周期之后才能用作时钟源。当使能振荡器时，预热计数器会递增至 1024。在计数器延时结束时， SOSCRDY 位 （OSCCON<22>）会置 1。请参见**第 42.3.1.1.2 节 “振荡器起振定时器 （OST）”**。

 © 2014 Microchip Technology Inc.

42.3.1.2.2 Sosc 连续操作

当 SOSCEN 位（OSCCON<1>）置 1 时，Sosc 始终使能。如果保持振荡器一直运行，则可以快速切换到 32 kHz SYSCLK 进行低功耗工作。如果主振荡器是晶振类型的时钟源和 / 或使用 PLL，则恢复为使用较快速的主振荡器时，将仍然需要振荡器起振时间（见**第 42.3.1.1.2 节 “振荡器起振定时器 （OST）”**）。

此外，对于需要使用 Timer1 的实时时钟应用，振荡器需要一直保持运行。关于进一步的详细信息，请参见**第 14 章 “定时器”**（DS60001105）和**第 29 章 “实时时钟和日历”**（DS60001125）。

例 42-1： 使能 Sosc

```
SYSKEY = 0x0;              // Ensure OSCCON is locked
SYSKEY = 0xAA996655;       // Write Key1 to SYSKEY
SYSKEY = 0x556699AA;       // Write Key2 to SYSKEY
                           // OSCCON is now unlocked
                           // Make the desired change
OSCCON |= 2;               // Enable Secondary Oscillator
                           // Relock the SYSKEY
SYSKEY = 0x0;              // Write any value other than Key1 or Key2
                           // OSCCON is relocked
```

42.3.1.3 Sosc 外部时钟

SOSCI 引脚可以通过外部 32.768 kHz 时钟源驱动，而不使用晶振。SOSCEN 位必须仍然处于使能状态；但是， SOSCO 引脚将可用作为一个 I/O 引脚。

42.3.1.4 内部快速 RC （FRC）振荡器

FRC 振荡器是快速（标称值 8 MHz）、用户可微调的内部 RC 振荡器，带有用户可选的输入分频器、PLL 倍频器和输出分频器。关于 FRC 振荡器的更多信息，请参见具体器件数据手册中的**“振荡器配置”**章节。

42.3.1.4.1 FRC 后分频器模式 （FRCDIV）

如果用户希望使用内部快速振荡器作为时钟源，他们可以使用的输出并不仅限于标称频率 8 MHz FRC 输出。另一种 FRC 模式 （FRCDIV）实现了一个可选的输出分频器，允许用户选择 7 种不同的较低时钟频率输出，或选择直接 8 MHz 输出。输出分频器使用 FRCDIV<2:0> 位（OSCCON<26:24>）进行配置。标称频率输出为 8 MHz，而可供选择的较低频率输出范围为 4 MHz（2 分频）至 31 kHz（256 分频）。所提供的频率范围使用户可以随时在应用中通过更改 FRCDIV<2:0> 位来节省功耗。

42.3.1.4.2 带 PLL 的 FRC 振荡器模式 （FRCPLL）

FRC 的输出还可以与用户可选的 PLL 倍频器和输出分频器进行组合，产生各种频率的 SYSCLK。每当 COSC<2:0> 位（OSCCON<14:12>）为 `001` 时，就将选择 FRC PLL 模式。所需的 PLL 倍频比和输出分频比值可进行选择，以提供所需的器件频率。

42.3.1.4.3 振荡器调节寄存器 （OSCTUN）

FRC 振荡器调节寄存器（OSCTUN）使用户可以对 FRC 振荡器在大约 ±12%（典型值）的范围内进行微调。每个位的递增或递减都会将 FRC 振荡器的出厂校准频率改变一个固定的量。

> **注：** 必须先执行解锁序列，之后才能写入 OSCTUN 寄存器。更多信息，请参见**第 42.3.7.2 节 “振荡器切换过程”**。

42.3.1.5 内部备用快速 RC （BFRC）振荡器

一些器件上提供了专用的备用快速 RC 振荡器（BFRC），它在 FSCM 检测到时钟故障时提供用以支持 B 类操作的 8 MHz 时钟。用户无法选择该振荡器作为主 SYSCLK，知道这一点非常重要。BFRC 只是作为一个备用时钟，因此它在出厂时并未校准至 FRC 振荡器的精度。关于可用性，请参见具体器件数据手册中的 **“振荡器配置”** 章节。

42.3.1.6 内部低功耗 RC （LPRC）振荡器

LPRC 振荡器独立于 FRC。它的标称振荡频率为 31.25 kHz。LPRC 振荡器是上电延时定时器（Power-up Timer，PWRT）、看门狗定时器（Watchdog Timer，WDT）、故障保护时钟监视器（FSCM）和锁相环（PLL）参考电路的时钟源。在那些有严格的功耗要求但不要求时序精度的应用中， LPRC 也可用作器件的低频时钟源。

42.3.1.6.1 使能 LPRC 振荡器

由于 LPRC 振荡器用作 PWRT 时钟源，因此只要片上稳压器被使能，它就会在 POR 时被使能。在 PWRT 延时结束后，如果以下任一条件为真， LPRC 振荡器就会保持工作：

- 故障保护时钟监视器被使能
- WDT 被使能
- LPRC 振荡器被选择作为 SYSCLK （COSC<2:0> = `100`）

如果不发生以上任一情况，则 LPRC 将在 PWRT 延时结束后关闭。

42.3.2 PLL 时钟发生器

42.3.2.1 系统时钟锁相环 （PLL）

系统时钟 PLL 提供了用户可配置的输入分频器、倍频器和输出分频器，它们可以与 HS 和 EC POSC 模式以及内部 FRC 振荡器模式配合使用，以基于单个时钟源产生一系列时钟频率。

输入分频比、倍频比和输出分频比控制初始值位包含在 DEVCFG2 器件配置寄存器中。倍频比和输出分频比位也包含在 OSCCON 寄存器中。在器件复位过程中，器件配置寄存器 DEVCFG2 中的值会被复制到 OSCCON 寄存器中。这使用户可以在对器件编程时，预先设置输入分频比来为 PLL 提供适当的输入频率，以及设置初始 PLL 倍频比。在运行时，可以用软件更改倍频比和输出分频比，对时钟频率进行比例调节，使之适合于应用。

要配置 PLL，需要执行以下步骤：

1. 计算 PLL 输入分频比、范围、倍频比和输出分频比值。
2. 在对器件进行编程时，在 DEVCFG2 寄存器中设置 PLL 输入分频比、输入时钟、范围以及初始倍频比和输出分频比值。
3. 在运行时，可以在 SPLLCON 寄存器中更改全部 4 个设置，使其适合于应用。

> **注：** 关于 DEVCFG2 配置寄存器的信息，请参见具体器件数据手册中的 **“特殊功能”** 章节，以及 《PIC32 系列参考手册》的**第 32 章 “配置”**（DS60001124）。

 © 2014 Microchip Technology Inc.

例 42-2 给出了以 200 MHz 运行系统的示例配置设置。

例 42-2： 200 MHz 操作的设置示例

```
#include <xc.h>

#pragma config POSCMOD = EC              // External Clock Mode
#pragma config FNOSC = SPLL              // System Clock is through System PLL
#pragma config FPLLICLK = PLL_POSC       // Input to PLL is from Primary Oscillator
#pragma config FPLLIDIV = DIV_3          // Divide input by 3
#pragma config FPLLRNG = RANGE_5_10_MHz  // Input to PLL will be in 5-10 MHz range after division
#pragma config FPLLMUL = MUL_50          // Multiply frequency by 50
#pragma config FPLLODIV = DIV_2          // Divide VCO output by 2
```

PLL 输入分频比、倍频比和输出分频比的组合可提供大约输入频率 0.004 至 128 倍的组合倍频比。为了可靠工作，PLL 模块的输出不得超过器件的最大时钟频率。PLL 输入分频比值应进行适当选择，以将 PLL 输入频率限制在适合于器件的范围内。

42.3.2.2 PLL 锁定状态

由于 PLL 需要一定的时间才能提供稳定输出，所以提供了 SLOCK 状态位（OSCCON<5>）。当 PLL 的时钟输入改变时，该位会被驱动为低电平（0）。在 PLL 实现锁定或 PLL 起振定时器延时结束之后，该位会置 1。该位将在定时器延时结束时置 1，即使 PLL 尚未实现锁定。

PLL 锁定状态位指示 PLL 的锁定状态。在 PLL 实现锁定的典型延时（也称为 TLOCK）之后，该位自动置 1。如果 PLL 未在起振期间达到稳定，则 SLOCK 可能不会反映 PLL 锁定状态，该位也不会检测正常工作期间 PLL 失锁的情况。 SLOCK 位在 POR 和时钟切换操作（PLL 被选择作为目标时钟源）时被清零。当选择任何不使用 PLL 的时钟源时，它保持清零。关于 PLL 锁定时间间隔的更多信息，请参见具体器件数据手册中的 **“电气特性”** 章节。

42.3.3 外设总线时钟（PBCLKx）产生

一些 PIC32 器件包含多个 PBCLK，使外设可以根据应用在不同总线速度下运行。关于哪些器件具有多个PBCLK和每个外设总线上可用的外设的详细信息，请参见具体器件数据手册中的**“振荡器配置”** 章节。

42.3.3.1 PBCLKx 速度控制

每个 PBCLK 均基于 SYSCLK 按 PBCLKx 分频比位 PBDIV<6:0>（PBxDIVx<6:0>）进行分频而产生。 PBDIV<6:0> 位支持 1:1 至 1:128 的后分频比。

通过向 PBxDIV 寄存器中的 PBDIV<6:0> 位写入一个新值，可以动态地更改外设总线频率。器件使用一个状态机来控制 PB 频率的更改。该状态机最多需要 60 个 CPU 时钟来执行切换和准备好接收新的 PBxDIV 值。如果在状态机完成操作之前向 PBDIV<6:0> 位中写入新值，则新值会被忽略， PBDIV<6:0> 位将反映先前的值。

PBDIVRDY 位（PBxDIV<11>）指示是否正在进行分频比切换，在此段时间内不应对 PBDIV<6:0> 位进行写操作。向 PBDIV<6:0> 位重新写入当前值的操作将被忽略，不起任何作用。

注：	当 PBDIV 分频比设置为 1:1 时， SYSCLK 和 PBCLK 的频率相等。 PBCLK 频率永远不会大于处理器时钟频率。 选择或更改 PBDIV 值时，应考虑更改 PBCLK 频率对于各外设的影响。 当 PB 分频比不是设置为 1:1 时，对 PBCLK 外设寄存器执行背对背操作会导致 CPU 停顿一定周期。发生这种停顿是为了防止在前一个操作完成之前发生另一个操作。该停顿的时长由 CPU 和 PBCLK 的比率以及两条总线之间的同步时间决定。 更改 PBCLK 频率对 SYSCLK 外设操作没有任何影响。

42.3.3.2 PBCLKx 限制

不是所有外设总线时钟的工作速度都可以与 SYSCLK 相同。请确保 PBCLKx 不超出该外设总线的最大额定速度。要确定器件中每个外设总线的最大速度，请参见具体器件数据手册中的**“电气特性”**章节。

42.3.3.3 PBCLKx 开 / 关控制

除了速度之外，还可以根据需要开启和关闭每个外设总线时钟。该功能允许将 PIC32 器件的未用部分关闭，以降低有功功耗。 PBCLKx 的控制通过置 1 或清零 ON 位 （PBxDIV<15>）实现。

注：	PBCLK1 控制一些不能通过移除时钟来禁止的系统功能。因此， PBCLK1 不能被禁止，也没有用于进行控制的 ON 位。

42.3.4 USB 时钟 （USBCLK）产生

注：	该功能并非在所有器件上都可用。关于可用性，请参见具体器件数据手册中的 **“振荡器配置”**章节。

对于支持高速 USB 的 PIC32 器件，将在 USB PHY 内产生 480 MHz USBCLK。它不是由软件控制的；但是，它可以通过 DEVCFG2 寄存器进行配置。

42.3.4.1 USB PLL 锁定状态

ULOCK 位 （OSCCON<6>）是只读状态位，用于指示 USB PLL 的锁定状态。在 PLL 实现锁定的典型延时之后，该位自动置 1。如果 PLL 未在起振期间正常达到稳定，则 ULOCK 可能不会反映实际的 PLL 锁定状态，该位也不会检测正常工作期间 PLL 失锁的情况。

42.3.4.2 时钟要求

要使 HS USB PLL 在正确的 480 MHz 频率下工作，必须使用主振荡器 （POSC），并且晶振或时钟源必须为 12 MHz 或 24 MHz。

USB PHY 的速度值通过 UPLLFSEL 位（DEVCFG2<30>）提供。此外，还必须通过将 UPLLEN 位（DEVCFG2<31>）置 1 来开启 PLL。这是 USB PLL 的唯一可用控制。

关于 DEVCFG2 配置寄存器的信息，请参见具体器件数据手册中的 **“特殊功能”**章节，以及《PIC32 系列参考手册》的**第 32 章 “配置”**（DS60001124）。

 © 2014 Microchip Technology Inc.

42.3.5 双速启动

双速启动模式可用于降低在使用所有外部晶振 POSC 模式 （包括 PLL）时的器件启动延时。双速启动使用 FRC 时钟作为 SYSCLK 源，直到主振荡器 （POSC）稳定为止。在用户选定的振荡器稳定之后，时钟源将切换为 POSC。这让 CPU 可以开始以较低速度运行代码，同时振荡器变得稳定。当 POSC 满足启动条件时，将会发生切换为 POSC 的自动时钟切换。该模式通过 IESO 配置位（DEVCFG1<7>）使能。

关于 DEVCFG1 配置寄存器的信息，请参见具体器件数据手册中的**“特殊功能”**章节，以及《PIC32 系列参考手册》的**第 32 章 “配置”**（DS60001124）。双速启动在 POR 之后或从休眠模式退出时发生。软件可以通过读取 COSC<2:0> 位 （OSCCON<14:12>）来确定当前使用的振荡器源。

> **注：** 不论 SYSCLK 频率如何，看门狗定时器（WDT）（如果使能）将继续以相同速率计数。在双速启动期间处理 WDT 必须小心，需要考虑 SYSCLK 的变化。

42.3.6 故障保护时钟监视器 （FSCM）操作

故障保护时钟监视器 （FSCM）用于让器件可以在当前振荡器发生故障时继续工作。如果在原始时钟源上检测到故障， FSCM 会自动将 SYSCLK 切换为内部 FRC 振荡器。切换为内部 FRC 振荡器让器件可以继续工作，并重新尝试使用 POSC 或执行对应于时钟故障的代码。

FSCM 模式由 DEVCFG1 寄存器中的 FCKSM<1:0> 位进行控制。任意 POSC 模式都可用于 FSCM。关于 DEVCFG1 配置寄存器的信息，请参见具体器件数据手册中的**“特殊功能”**章节，以及《PIC32 系列参考手册》的**第 32 章 “配置”**（DS60001124）。

当 FSCM 检测到时钟故障时，将产生不可屏蔽中断（Non-Maskable Interrupt，NMI）。与 NMI 关联的中断服务程序（Interrupt Service Routine，ISR）可以通过读取 RMNICON 寄存器中的 CF 位来检测 NMI 是否由 FSCM 产生。关于详细信息，请参见具体器件数据手册中的 **“复位”**章节。

> **注：** 所有器件都至少具有一个内部快速 RC 振荡器，称为 FRC；但是，根据不同的器件，可能会提供另一个内部 FRC 振荡器（即，备用 FRC，BRFC），专门用于这种故障保护时钟功能。

FSCM 模块会在检测到时钟故障时执行以下操作：

1. 如果不存在 BFRC 振荡器，则向 COSC<2:0> 位（OSCCON<14:12>）中装入 `000`；如果存在 BFRC 振荡器，则装入 `110`。
2. 将 CF 位 （OSCCON<3>）置 1，以指示发生时钟故障。
3. 将 OSWEN 控制位 （OSCCON<0>）清零，以取消所有待执行的时钟切换。

要使能 FSCM，需要设置 FCKSM<1:0> = `1`（DEVCFG1<15:14>）并设置所需的 SYSCLK 配置，如前面的**第 42.3.1 节 “系统时钟 （SYSCLK）产生”**所述。

42.3.6.1 FSCM 延时

在发生 POR、 BOR 或从休眠模式唤醒事件时，在 FSCM 开始监视 SYSCLK 源之前，可能会插入一个标称时长的延时（TFSCM）。FSCM 延时的目的是确保在未使用上电延时定时器（PWRT）时，为振荡器和/或PLL提供时间来达到稳定状态。FSCM延时将在内部系统复位信号（SYSRST）被释放之后产生。关于 FSCM 延时时序信息，请参见**第 7 章 “复位”**（DS60001118）。

每当 FSCM 被使能，并且 HS、HSPLL 或 SOSC 模式被选择作为 SYSCLK 时，都会有一个 TFSCM 时间间隔。

> **注：** 关于 TFSCM 规范值，请参见具体器件数据手册中的 **“电气特性”**章节。

42.3.6.2 FSCM 和慢速振荡器起振

如果所选择的器件振荡器在从 POR、BOR 或休眠模式退出时的起振速度很慢，则 FSCM 延时可能会在振荡器起振之前延时结束。这种情况下， FSCM 将产生时钟故障陷阱。发生这种情况时，COSC<2:0> 位 （OSCCON<14:12>）中会装入 BFRC 振荡器选择。这实际上会关闭正在尝试起振的初始振荡器。软件可以使用 NMI ISR 或通过查询 CF 位 （OSCCON<3>）来检测时钟故障。

42.3.6.3 FSCM 和 WDT

FSCM 和 WDT 都使用 LPRC 振荡器作为时基。在这些器件上发生时钟故障时，WDT 不受影响，并继续运行。

42.3.6.4 软件触发 FSCM

通过软件触发 FSCM 切换序列可用于测试 PIC32 应用程序如何处理该事件，而无需实际去除时钟源。

要用软件触发 FSCM 事件，请执行以下过程：

1. 使用解锁序列解锁 OSCCON 寄存器来进行写操作，如**第 42.3.7.2 节 “振荡器切换过程”**所述。
2. 向 CF 位 （OSCCON<3>）写入 1。

完成切换之后，将会进入 NMI ISR。

此外，也可以无需将时钟实际切换为 BFRC 而触发 NMI ISR。这通过向 RNMICON 寄存器中的 CF 位写入 1 来实现。关于详细信息，请参见《PIC32 系列参考手册》的**第 6 章“复位”**（DS60001112）。

42.3.6.5 清除 FSCM 事件条件

NMI 处理程序过程 （ _nmi_handler，可通过 MPLAB® XC32 C 编译器获得）可用于尝试重新启动主振荡器。要返回到发生 FSCM 事件的执行点，请使用 ERET 指令。

42.3.7 时钟切换操作

在软件控制下，应用程序可以随时在 4 种时钟源（POSC、SOSC、FRC 和 LPRC）之间自由切换，几乎没有什么限制。为了限制这种灵活性可能带来的负面影响， PIC32 器件在切换过程中采用了保护锁定。

注 1：	主振荡器模式具有两种不同的子模式（HS 和 EC），它们由 DEVCFG1 中的 POSCMOD 配置位决定。虽然在软件中，应用程序可以从其他模式切换为主振荡器模式并从主振荡器模式切换为其他模式，但它不能在不重新编程器件的情况下在不同的主振荡器子模式之间切换。关于 DEVCFG1 配置寄存器的信息，请参见具体器件数据手册中的**“特殊功能”**章节，以及 《PIC32 系列参考手册》的**第 32 章 “配置”**（DS60001124）。
2：	使用受影响的 PLL 源运行时，用户应用程序不应更改 PLL 倍频比、预分频比或后分频比值。要执行其中任一时钟切换功能，应当通过两个步骤来执行时钟切换。时钟源应首先切换为非 PLL 源 （例如 FRC），然后再切换为所需时钟源。此要求仅适用于基于 PLL 的时钟源。

42.3.7.1 使能时钟切换

要使能时钟切换，必须将 FCKSM<0> 配置位 （DEVCFG1<14>）设定为 1。

当时钟切换被禁止时，NOSC<2:0> 控制位（OSCCON<10:8>）不控制时钟选择。但是，COSC<2:0> 位 （OSCCON<14:12>）会反映由 FNOSC<2:0> 配置位选择的时钟源。

当时钟切换被禁止时， OSWEN 控制位 （OSCCON<0>）不起作用。它始终保持为 0。

 © 2014 Microchip Technology Inc.

42.3.7.2 振荡器切换过程

执行时钟切换至少需要以下过程：

1. 根据需要读 COSC<2:0> 位 （OSCCON<14:12>），以确定当前的振荡器源。
2. 执行解锁序列，以允许写入 OSCCON 寄存器。解锁序列具有严格的时序要求，并且应在禁止中断和 DMA 的情况下执行。
3. 向 NOSC<2:0> 控制位 （OSCCON<10:8>）写入新振荡器源的对应值。
4. 将 OSWEN 位 （OSCCON<0>）置 1 以启动振荡器切换。
5. （可选）执行锁定序列来锁定 OSCCON 寄存器。锁定序列必须独立于所有其他操作执行。

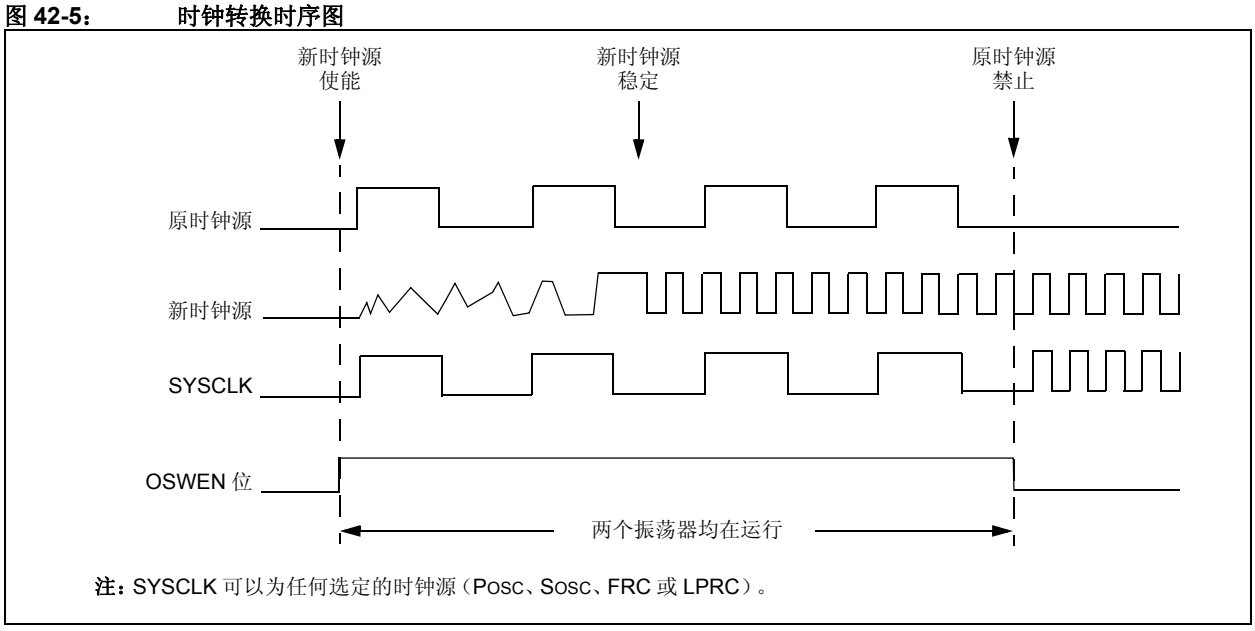
在完成基本过程之后， SYSCLK 硬件将自动进行如下响应：

1. 时钟切换硬件将 COSC<2:0> 状态位与 NOSC<2:0> 控制位的新值进行比较。如果它们相同，则时钟切换是多余操作。在这种情况下， OSWEN 位自动清零，时钟切换中止。
2. 如果新振荡器现在不在运行，则硬件会将其启动。如果必须要启动晶振，则硬件将等待直到振荡器起振定时器 （OST）延时结束。如果新的振荡器源使用 PLL，则硬件将等待直到检测到 PLL 锁定 （SLOCK = 1）。
3. 硬件清零 OSWEN 位指示时钟转换成功。此外， NOSC<2:0> 位的值被传输到 COSC<2:0> 状态位。
4. 如果没有任何模块使用原时钟源，则此时它会被关闭。

图 42-5 给出了时钟源之间的转换时序。

> **注：** 在整个时钟切换过程中，处理器将继续执行代码。对时序敏感的代码不应在此时执行。

图 42-5： 时钟转换时序图



注：SYSCLK 可以为任何选定的时钟源（POSC、SOSC、FRC 或 LPRC）。

时钟切换的建议代码序列如下：

1. 在执行系统解锁序列之前禁止中断和 DMA。
2. 执行系统解锁序列，方法是在两条背对背汇编或 C 语言指令中将键值 0xAA996655 和 0x556699AA 写入 SYSKEY 寄存器。
3. 将新的振荡器源值写入 NOSC<2:0> 控制位。
4. 将 OSCCON 寄存器中的 OSWEN 位置 1，以启动时钟切换。
5. 向 SYSKEY 寄存器写入非键值（例如 0x33333333）来执行锁定。继续执行对时钟不敏感的代码 （可选）。
6. 检查 OSWEN 位是否为 0。如果为 0，则说明切换成功。否则，将一直循环，直到该位为 0。
7. 重新允许中断和使能 DMA。

注：	除了初始背对背写入键值来执行解锁序列之外，所有其他步骤都没有时序要求。 解锁序列会将通过锁定功能保护的所有寄存器解锁。建议将系统处于解锁状态的时间尽可能缩短。关于解锁 OSCCON 寄存器的示例代码，请参见例 42-1。

 © 2014 Microchip Technology Inc.

42.3.7.3 时钟切换的注意事项

在应用中融合时钟切换功能时，在设计代码时应注意以下问题：

- SYSLOCK 解锁序列对时序的要求极高。两个键值必须背对背写入，其间不能有任何外设寄存器访问操作。通过禁止所有中断和 DMA 传输来防止意外的外设寄存器访问。
- 系统不会自动重新锁定。在时钟切换之后请尽快执行重新锁定序列。
- 解锁序列会解锁其他寄存器，例如那些与实时时钟控制有关的寄存器。
- 如果目标时钟源是晶振，则时钟切换时间将由振荡器起振时间决定。
- 如果新时钟源未启动或不存在，则 OSWEN 位保持置 1。
- 时钟切换为不同频率会影响外设的时钟。外设可能需要重新配置，以便以时钟切换之前的速率继续工作。
- 如果新时钟源使用 PLL，则只有在实现锁定之后才会发生时钟切换。
- 如果使用了 WDT，则必须小心确保可以新的时钟速率及时地处理它。

注 1： 当使能故障保护时钟监视器时，应用程序不应尝试切换到频率低于 100 kHz 的时钟。在这些情况下进行时钟切换可能会产生错误的振荡器故障事件，并导致其切换到 FRC 振荡器或 BFRC 振荡器。

2： 使用受影响的 PLL 源运行时，用户应用程序不应更改 PLL 倍频比、预分频比或后分频比值。要执行以上任一时钟切换功能，应当通过两个步骤来执行时钟切换。时钟源应首先切换为非 PLL 源（例如 FRC），然后再切换为所需时钟源。此要求仅适用于基于 PLL 的时钟源。

42.3.7.4 在时钟切换期间进入休眠模式

如果器件在时钟切换操作期间进入休眠模式，时钟切换操作不会中止。如果在器件进入休眠模式之前时钟切换未完成，器件将在它退出休眠模式时执行切换，然后正常执行 WAIT 指令之后的代码。

42.3.8 实时时钟振荡器

为了精确计时，实时时钟和日历（RTCC）需要精确的时基。要实现这一点，使用Sosc作为RTCC的时基。 Sosc 使用与 SOSCI 和 SOSCO 引脚连接的外部 32.768 kHz 晶振。

42.3.8.1 Sosc 控制

Sosc可以由RTCC之外的其他模块使用，因此，Sosc通过软件和硬件的组合进行控制。将SOSCEN位（OSCCON<1>）设置为 1 会使能 Sosc。在 CPU 模块不使用 Sosc，并且 SOSCEN 位为 0 时，它会被禁止。如果 Sosc 用作 SYSCLK （例如在时钟切换之后），则不能通过向 SOSCEN 位写入 0 来禁止它。如果通过 SOSCEN 位使能了 Sosc，则在器件处于休眠模式时，它会继续工作。为了防止意外的时钟更改，OSCCON 寄存器会被锁定。在软件使能或禁止 Sosc 之前，必须先对该寄存器进行解锁。

> **注：** 在 CPU 时钟源需要在 Sosc 和其他时钟源之间切换时，如果要使用 RTCC，则必须用软件将 SOSCEN 位设置为 1。未将该位置 1 会导致在 CPU 切换为其他时钟源时 Sosc 被禁止。
>
> 由于外部晶振需要一定的起振时间，用户应先等待 SOCSC 振荡器输出稳定，然后再使能 RTCC。关于晶振起振时间的信息，请参见外部晶振的数据手册。在时钟达到稳定之后，必须等待 256 个周期 （约 8 ms），之后再开启 RTCC 模块。所需的实际时间取决于所使用的晶振和应用。
>
> 有许多系统和外设寄存器通过SYSREG锁定来避免意外写操作。执行锁定或解锁会影响对通过 SYSREG 保护的所有寄存器的访问，包括 OSCCON 寄存器。

42.3.8.2 LPRC 控制

在一些 PIC32 器件上，还可以通过 LPRC 振荡器来驱动 RTCC 模块。如果采用这种方式，对于日期 / 时间目的， RTCC 模块的时序将不精确。

42.3.9 Timer1 外部振荡器

可以使用外部信号或 TxCK 引脚 （其中的 “x”是定时器模块的编号）来为定时器提供时钟。此外，Timer1 模块还可以使用 Sosc 作为时钟源来递增 Timer1。Sosc 设计为使用与 SOSCI 和 SOSCO 引脚连接的外部 32.768 kHz 晶振。

42.3.9.1 Sosc 控制

Sosc可以由Timer1之外的其他模块使用，因此，Sosc通过软件和硬件的组合进行控制。将SOSCEN位（OSCCON<1>）设置为 1 会使能 Sosc。在 CPU 模块不使用 Sosc，并且 SOSCEN 位为 0 时，它会被禁止。如果 Sosc 用作 SYSCLK （例如在时钟切换之后），则不能通过向 SOSCEN 位写入 0 来禁止它。如果通过 SOSCEN 位使能了 Sosc，则在器件处于休眠模式时，它会继续工作。为了防止意外的时钟更改，OSCCON 寄存器会被锁定。在软件使能或禁止 Sosc 之前，必须先对该寄存器进行解锁。

> **注：** 在 CPU 时钟源需要在 Sosc 和其他时钟源之间切换时，如果要使用 Timer1 模块，则必须用软件将 SOSCEN 位设置为 1。
>
> 由于外部晶振需要一定的起振时间，用户应先等待 Sosc 输出稳定，然后再尝试使用 Timer1 进行精确测量。关于晶振起振时间的信息，请参见外部晶振的数据手册。在时钟达到稳定之后，必须等待 256 个周期（约 8 ms），之后再开启 Timer1 模块。所需的实际时间取决于所使用的晶振和应用。
>
> 有许多系统和外设寄存器通过SYSREG锁定来避免意外写操作。执行锁定或解锁会影响对通过 SYSREG 保护的所有寄存器的访问，包括 OSCCON 寄存器。

 © 2014 Microchip Technology Inc.

42.3.10 参考时钟输出

参考时钟输出在 REFCLKOx 引脚上提供时钟信号。可以从各种时钟源中选择参考时钟。

根据不同的 PIC32 器件，这些时钟源可能包括：

- 外部 REFCLKI 引脚
- 内部 FRC 振荡器
- 内部 LPRC 振荡器
- Sosc
- PBCLK1
- SYSCLK
- BFRC

ROSEL<3:0> 位 （REFOxCON<3:0>）在这些时钟源之间进行选择。

选择时钟源之后，可以通过使用 RODIV<14:0> 位（REFOxCON<30:16>）和 ROTRIM<8:0> 位（REFOxTRIM<31:23>）对它进一步进行分频。公式 42-1 给出了用于确定最终频率输出的公式。

公式 42-1： 计算最终频率输出

$$F_{REFOUT} = \frac{F_{REFIN}}{2 \cdot \left(N + \frac{M}{512}\right)}$$

其中：

F_{REFOUT} = 输出频率
F_{REFIN} = 输入频率
N = RODIV<14:0>
M = ROTRIM<8:0>
当 N = 0 时，初始时钟与输入时钟相同

例如，对于 100 MHz 的输入频率，N 为 5 且 M 为 256 时，产生的频率为：

$$F_{REFOUT} = \frac{100MHz}{2 \cdot \left(5 + \frac{256}{512}\right)} \cong 9.091MHz$$

关于参考时钟的框图，请参见图 42-1。关于与参考时钟输出关联的位的信息，请参见 REFOxCON 寄存器 （寄存器 42-4）。

注： 该功能并非在所有器件上都可用。关于可用性，请参见具体器件数据手册中的 **“振荡器”** 章节。

42.4 中断

振荡器模块产生的唯一中断是不可屏蔽中断（NMI），它通过RNMICON寄存器中特殊的时钟故障检测位 CF 检测。

42.4.1 FSCM 不可屏蔽中断

与NMI关联的ISR（即，`_nmi_handler`）可以通过读取CF位（RNMICON<1>）来检测FSCM是否产生了 NMI。关于 RNMICON 寄存器以及确定 CF 位是否在器件上可用的信息，请参见具体器件数据手册中的 **“复位”** 章节。

42.5 节能模式下的操作

42.5.1 休眠模式下的振荡器操作

在休眠模式下，除非有外设使用时钟源，否则时钟源会被禁止。以下几节介绍了每种时钟源在休眠模式下的行为。

42.5.1.1 休眠模式下的主振荡器

Posc 在休眠模式下始终被禁止。在退出休眠模式时会应用起振延时。

42.5.1.2 休眠模式下的辅助振荡器

除非 SOSCEN 位置 1，或者在休眠模式下工作的某个使能模块使用 Sosc，否则它会被禁止。在退出休眠模式时，如果 Sosc 未运行，则会应用起振延时。

42.5.1.3 休眠模式下的快速 RC 振荡器

FRC 振荡器在休眠模式下被禁止。

42.5.1.4 休眠模式下的低功耗振荡器

在休眠模式下，如果 WDT 被禁止，则 LPRC 振荡器也被禁止。

42.5.2 梦境模式下的振荡器操作

使能梦境模式时，优先级高于 CPU 的 DMA 中断会导致器件唤醒并切换为运行模式。在完成激活数据传输之后，代码执行将继续执行将器件置于休眠模式的指令之后的下一条指令。因此，在发生 DMA 中断之前，器件处于休眠模式，振荡器的行为与休眠模式下的相同（关于详细信息，请参见**第 42.5.1.1 节 “休眠模式下的主振荡器”**）。在发生 DMA 中断之后，器件会退出休眠模式，并进入运行模式。

如果 DMA 中断的优先级低于 CPU 的优先级，数据传输会导致器件唤醒并进入空闲模式。然后，将在不唤醒 CPU 的情况下进行存储器传输，并且器件返回到休眠模式。因此，在发生 DMA 中断之前，器件处于休眠模式，振荡器的行为与休眠模式下的相同（关于详细信息，请参见**第 42.5.1.1 节 “休眠模式下的主振荡器”**）。在发生 DMA 中断之后，器件将进入空闲模式。当 DMA 传输完成时，器件将重新进入休眠模式。

42.5.3 空闲模式下的振荡器操作

在空闲模式下，时钟源不会被禁止。在退出空闲模式时不会应用起振延时。

42.5.4 调试模式下的振荡器操作

振荡器模块在器件处于调试模式时继续工作。

 © 2014 Microchip Technology Inc.

42.6 各种复位的影响

在发生所有形式的器件复位时， OSCCON 会设置为默认值， COSC<2:0>、 PLLIDIV<2:0>、PLLMULT<6:0>、PLLODIV<2:0>、PLLICLK和PLLRANGE<2:0>位的值会被强制设为在DEVCFG1和 DEVCFG2 寄存器中定义的值。振荡器源会传输到 DEVCFG1 寄存器中定义的源。此时会应用振荡器起振延时。

> **注：** 关于DEVCFG1和DEVCFG2配置寄存器的信息，请参见具体器件数据手册中的**“特殊功能”**章节，以及《PIC32 系列参考手册》的**第 32 章“配置”**（DS60001124）。

42.7 时钟控制准则

42.7.1 晶振和陶瓷谐振器

在 HS 模式下，晶振或陶瓷谐振器连接到 OSC1 和 OSC2 引脚，以产生振荡。PIC32 振荡器的设计要求使用平行切割的晶体。使用顺序切割的晶体，可能会使振荡器产生的频率超出晶体制造厂商所给的规范。

通常，用户应选择具有最低增益但仍满足规范的振荡器选项。这样可以产生较小的动态电流（IDD）。每种振荡器模式的频率范围是建议的频率截止范围，但也可以选择不同的增益模式，但要先执行全面的验证 （电压、温度和元件差异，例如电阻、电容和内部振荡器电路）。

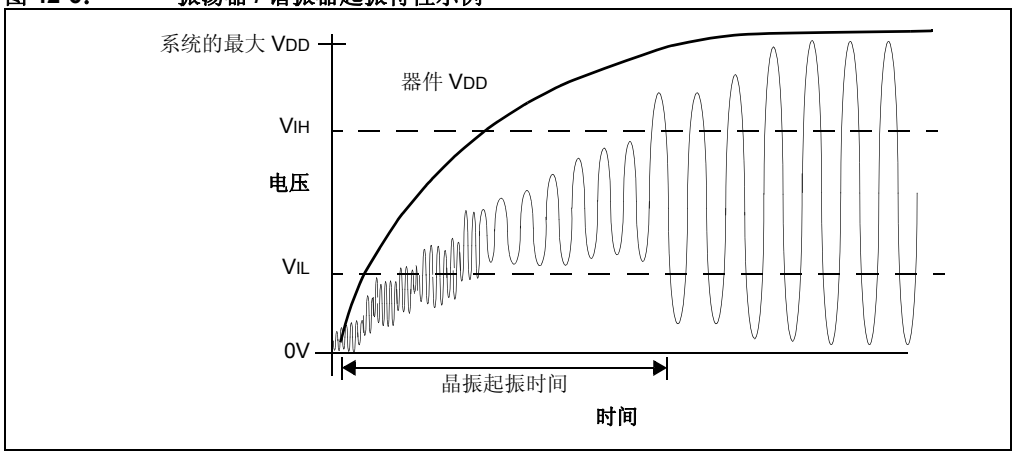
42.7.2 振荡器 / 谐振器起振

当器件电压从 Vss 上升时，振荡器将开始振荡。振荡器开始振荡所需的时间取决于许多因素，包括：

- 晶振 / 谐振器频率
- 所使用的电容值
- 串联电阻的阻值和类型 （如使用）
- 器件 VDD 上升时间
- 系统温度
- 为器件选择的振荡器模式 （选择内部振荡器反相器的增益）
- 晶振品质
- 振荡器电路布线
- 系统噪声

图 42-6 中显示了典型的晶振或谐振器的起振过程。请注意，振荡器并不是瞬间即达到稳定振荡状态。关于每种晶振模式的频率范围的更多信息，请参见具体器件数据手册中的**“电气特性”**章节。

图 42-6： 振荡器 / 谐振器起振特性示例



42.7.3 调节振荡器电路

因为 Microchip 器件具有很宽的工作范围（频率、电压和温度，取决于所订购的器件和版本），可以使用各种不同品质和制造商的外部元件 （晶振和电容等），所以需要执行工作验证来确保选择的元件满足应用要求。这些外部元件的选择和排列有许多需要考虑的因素。根据实际应用，这些因素可包括：

- 放大器增益
- 所需的频率
- 晶振的谐振频率
- 工作温度
- 电源电压范围
- 起振时间
- 稳定性
- 晶振寿命
- 功耗
- 电路的简化
- 标准元件的使用
- 元件数量

42.7.3.1 确定振荡器元件的最佳值

选择元件的最佳方法是运用相关知识进行大量的试验评估和测试。晶振通常只需根据它们的并联谐振频率进行选择；不过，其他一些参数对于设计可能也很重要，例如温度或频率容差。Microchip 应用笔记 AN588 *"PIC® Microcontroller Oscillator Design Guide"*（DS00000588）是了解关于晶振工作和订购信息的上佳参考。

PIC32 内部振荡器电路是并联振荡器电路，所以需要选择并联谐振晶振。负载电容通常规定在 22 pF 至 33 pF 范围内。负载电容处于该范围内时，晶振的振荡频率最接近所需频率。为了获得其他方面的好处，可能还需要更改这些值，我们将在后面说明。

C1 和 C2 首先应根据晶振制造商建议的负载电容和器件数据手册中提供的表进行选择。器件数据手册中给出的值只能作为初始参考值，因为晶振制造商、供电电压、PCB 布线和其他已提及的因素可能会导致电路不同于工厂特性测定过程中使用的电路。

理想情况下，所选择的电容应使电路可以在电路需工作的最高温度和最低 VDD 条件下振荡。高温和低 VDD 对环路增益都有一定限度的影响，所以如果电路可以在这些极值条件下工作，设计人员就可确定电路能在其他温度和供电电压组合下正常工作。在最高增益环境 （最高 VDD 和最低温度）下，输出正弦波应不会被削波；在最低增益环境 （最低 VDD 和最高温度）下，正弦输出振幅应足够高，可以满足具体器件数据手册中列出的时钟的逻辑输入要求。

改善起振的一种方法是使 C2 电容值大于 C1。这会使在上电时在晶振中产生更大的相移，从而加速振荡器起振。这两个电容除了辅助晶振产生适当的频率响应之外，增加它们的电容值还能降低环路增益。可以通过选择 C2 来影响电路的整体增益。如果晶振过驱动，使用较高的 C2 可以降低增益（另请参见关于 Rs 的讨论）。如果电容值过高，电容会存储和释放过多的电流通过晶振，所以 C1 和 C2 的电容不应过大。测量晶振的功耗 （瓦数）很困难，但是如果偏离建议值不是太多，则可以不考虑这一点。

 © 2014 Microchip Technology Inc.

如果在选择了满足要求的所有其他外部元件之后，晶振仍然过驱动，则可以在电路中增加一个串联电阻 Rs。这可以通过使用示波器检查 OSC2 引脚（被驱动的引脚）确定。将探针连接到 OSC1 引脚会使引脚负载过大，对性能产生负面影响。请记住，示波探针会将其自身的电容加到电路中，所以在设计中可能必须要考虑这一点（即，如果电路在 C2 为 22 pF 时工作状态最佳，而示波探针电容为 10 pF，则实际的电容为 33 pF）。输出信号不应被削波或限幅。过驱动晶振还会导致电路迁变至高次谐波，或者甚至损坏晶振。

OSC2 信号应为平滑的正弦波，可以轻松地跨越时钟输入引脚的输入最小值和最大值。有一个简单的方法可对其进行验证，即在器件需工作的最低温度和最高 VDD 条件下再次测试电路，然后检查输出。此时，时钟输出振幅应最大。如果正弦波被削波，或者正弦波在接近 VDD 和 VSS 时失真，升高负载电容会导致过多的电流流过晶振，或者导致电容值过于偏离制造商的规定值。要调节晶振电流，可以在晶振反相器输出引脚和 C2 之间添加一个微调电位器，并对它进行调节，直到输出平滑正弦波为止。在低温和高 VDD 的极值条件下，晶振将通过最高的驱动电流。

应在这些限制条件下对微调电位器进行调节，以防止过驱动。然后，将最接近标准值的串联电阻 Rs 来代替微调电位器。如果 Rs 阻值过大，也许超过 20 kΩ，则输入与输出将被隔离，使时钟更容易受噪声影响。如果确定需要这么高的阻值来防止晶振过驱动，可以尝试升高 C2 来进行补偿，或者尝试改变振荡器工作模式。请尽量使用 Rs 阻值大约为 10 kΩ 或以下，而负载电容不会过于偏离制造商规定值的组合。

42.8 相关应用笔记

本节列出了与手册本章内容相关的应用笔记。这些应用笔记可能并不是专为 PIC32 器件系列编写的，但其概念相近，通过适当修改并受到一定限制即可使用。当前与带有增强型 PLL 的振荡器模块相关的应用笔记有：

标题	应用笔记编号
Crystal Oscillator Basics and Crystal Selection for rfPIC® and PIC® MCU Devices	AN826
Basic PIC® Microcontroller Oscillator Design	AN849
Practical PIC® Microcontroller Oscillator Analysis and Design	AN943
Making Your Oscillator Work	AN949

> **注：** 如需获取更多 PIC32 系列器件的应用笔记和代码示例，请访问 Microchip 网站（www.microchip.com）。

 © 2014 Microchip Technology Inc.

42.9 版本历史

版本 A （2013 年 11 月）

这是本文档的初始版本。

注：

 © 2014 Microchip Technology Inc.

请注意以下有关 **Microchip** 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下， Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是 “牢不可破”的。

代码保护功能处于持续发展中。 Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了 《数字器件千年版权法案 （Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。**Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。** Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。在 Microchip 知识产权保护下，不得暗中或以其他方式转让任何许可证。

QUALITY MANAGEMENT SYSTEM CERTIFIED BY DNV

═ ISO/TS 16949 ═

商标

Microchip 的名称和徽标组合、 Microchip 徽标、 dsPIC、 FlashFlex、 KEELOQ、 KEELOQ 徽标、 MPLAB、 PIC、 PICmicro、 PICSTART、 PIC32 徽标、 rfPIC、 SST、 SST 徽标、 SuperFlash 和 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

FilterLab、 Hampshire、 HI-TECH C、 Linear Active Thermistor、 MTP、 SEEVAL 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Silicon Storage Technology 为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

Analog-for-the-Digital Age、 Application Maestro、 BodyCom、 chipKIT、 chipKIT 徽标、 CodeGuard、 dsPICDEM、 dsPICDEM.net、 dsPICworks、 dsSPEAK、 ECAN、 ECONOMONITOR、 FanSense、 HI-TIDE、 In-Circuit Serial Programming、 ICSP、 Mindi、 MiWi、 MPASM、 MPF、 MPLAB Certified 徽标、 MPLIB、 MPLINK、 mTouch、 Omniscient Code Generation、 PICC、 PICC-18、 PICDEM、 PICDEM.net、 PICkit、 PICtail、 REAL ICE、 rfLAB、 Select Mode、 SQI、 Serial Quad I/O、 Total Endurance、 TSHARC、 UniWinDriver、 WiperLock、 ZENA 和 Z-Scale 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

GestIC 和 ULPP 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. & KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2014, Microchip Technology Inc. 版权所有。

ISBN：978-1-62077-793-0

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。 Microchip 的 PIC® MCU 与 dsPIC® DSC、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品严格遵守公司的质量体系流程。此外， Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

全球销售及服务网点

美洲

公司总部 Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277
技术支持：
http://www.microchip.com/support
网址：www.microchip.com

亚特兰大 Atlanta
Duluth, GA
Tel: 1-678-957-9614
Fax: 1-678-957-1455

奥斯汀 Austin, TX
Tel: 1-512-257-3370

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

克里夫兰 Cleveland
Independence, OH
Tel: 1-216-447-0464
Fax: 1-216-447-0643

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Novi, MI
Tel: 1-248-848-4000

休斯敦 Houston, TX
Tel: 1-281-894-5983

印第安纳波利斯 Indianapolis
Noblesville, IN
Tel: 1-317-773-8323
Fax: 1-317-773-5453

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

纽约 New York, NY
Tel: 1-631-435-6000

圣何塞 San Jose, CA
Tel: 1-408-735-9110

加拿大多伦多 Toronto
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 Asia Pacific Office
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 北京
Tel: 86-10-8569-7000
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 重庆
Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

中国 - 杭州
Tel: 86-571-2819-3187
Fax: 86-571-2819-3189

中国 - 香港特别行政区
Tel: 852-2943-5100
Fax: 852-2401-3431

中国 - 南京
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳
Tel: 86-755-8864-2200
Fax: 86-755-8203-1760

中国 - 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 西安
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 - 厦门
Tel: 86-592-238-8138
Fax: 86-592-238-8130

中国 - 珠海
Tel: 86-756-321-0040
Fax: 86-756-321-0049

亚太地区

台湾地区 - 高雄
Tel: 886-7-213-7830

台湾地区 - 台北
Tel: 886-2-2508-8600
Fax: 886-2-2508-0102

台湾地区 - 新竹
Tel: 886-3-5778-366
Fax: 886-3-5770-955

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore
Tel: 91-80-3090-4444
Fax: 91-80-3090-4123

印度 India - New Delhi
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune
Tel: 91-20-3019-1500

日本 Japan - Osaka
Tel: 81-6-6152-7160
Fax: 81-6-6152-9310

日本 Japan - Tokyo
Tel: 81-3-6880-3770
Fax: 81-3-6880-3771

韩国 Korea - Daegu
Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang
Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Dusseldorf
Tel: 49-2129-3766400

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

德国 Germany - Pforzheim
Tel: 49-7231-424750

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

意大利 Italy - Venice
Tel: 39-049-7625286

荷兰 Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

波兰 Poland - Warsaw
Tel: 48-22-3325737

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

瑞典 Sweden - Stockholm
Tel: 46-8-5090-4654

英国 UK - Wokingham
Tel: 44-118-921-5800
Fax: 44-118-921-5820

10/28/13

© 2014 Microchip Technology Inc.