电容触摸屏的堆叠技术及其变化趋势

Stack-up Technology and Movement trend of Project Capacitance Touch Screen

翁小平　　资深主任应用工程师　　Cypress 半导体

关键词：堆叠技术，电容触摸屏，投影电容触摸屏，多触点电容触摸屏

摘要：　本文介绍了多点电容触摸屏设计的堆叠技术，包括堆叠技术的概念、几种常用的堆叠方式、ITO 图形和堆叠的关系以及堆叠技术的发展趋势。

Key word: Stack-up Technology, Capacitive Touch Screen，Multi-Touch，TTSP

Abstract: The paper introduced stack-up technology of multi-touch capacitance touch screen. It contains the concept of stack-up, several common stack-up modes, the relation between stack-up and ITO pattern and developing trend of stack-up technology.

一.　引言

多触点电容触摸屏已经并且正在继续改变人们与手持设备之间的人机交互方式并给人们带来许多新的操作体验。从手机到电子书、电子写字板、导航仪、电子游戏机和笔记本电脑等等无不纷纷抛弃原来的轻触按键，竞向选择多点电容触摸屏来进行人机交互。尤其是 I-Phone 和 I-Pad 的横空出世，使多点电容触摸屏深入人心。然而，多点电容触摸屏的设计并非轻而易举、唾手可得。严格地讲，多点电容触摸屏技术还并不是一个完全成熟的技术，它还是一个处于发展阶段并且不断发展不断完善的技术。对于一个多点电容触摸屏的设计者而言，在它面前仍然面临着诸多的设计挑战。本文介绍多点电容触摸屏设计中触摸屏本身的堆叠技术以及它目前设计中所面临的挑战和堆叠技术的发展变化趋势。从堆叠技术的发展和变化趋势可以看到多点电容触摸屏设计的一个发展趋势。

二.　堆叠技术简介

一般地讲，电容触摸屏是一块位于 LCD 屏之上、独立于 LCD 屏、与特定的外部电路连接具有电容触摸感应能力的、厚度大约在 1~2mm 的透明的屏。虽然电容触摸屏是一块只有 1~2mm 厚的透明的屏，但它却实实在在是由多层透明的材料堆叠而成的，有的时候这些透明的材料只有 3~5 层，多的时候它可达十几层。使用不同的材料、不同的层数和不同的堆叠方式所设计出来的电容触摸屏就体现出了它的堆叠技术的不同。不同的堆叠技术的使用最终将影响电容触摸屏的电性能、光学性能、成本和用户体验。

图 1 是一个典型的用两层 ITO 实现一种典型的交叉菱形 ITO 图形的电容触摸屏的堆叠的实例。除了空气隙和 LCD 屏以外，它一共有十一层。从上至下依次为：表面层、OCA、第一层 ITO、衬底、OCA、第二层 ITO、衬底、OCA、屏蔽层、衬底和空气隙。其中第一层 ITO 对应红色的 ITO 菱形图形，第二层 ITO 对应蓝色的 ITO 菱形图形。手指触摸表面层，通过检测手指

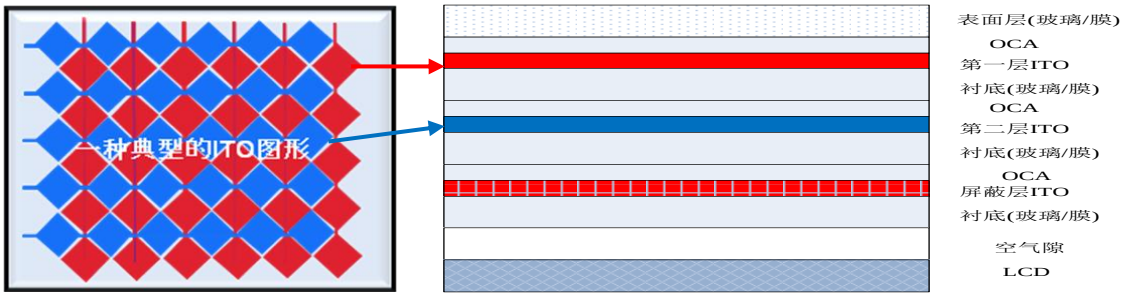

图 1 一个典型的用两层 ITO 且带屏蔽 ITO 层的堆叠

与 ITO 之间产生的微小电容来探测是否有手指存在，并通过信号在多个菱形块上的分布来计算手指在触摸屏上的位置。

1. ITO

ITO（Indium Tin Oxides）是整个触摸屏中最重要的材料之一。正是通过 ITO，感测手指触摸产生的微小电容变化才成为可能。因为既透明又导电还又便宜的材料只有 ITO。但 ITO 与一般的导电材料（如铜箔）有一个显著的不同，就是它有比较高的电阻率。而且 ITO 涂层越薄它的电阻率就越高。通常在触摸屏上 ITO 的电阻率用方阻来表示，即一个单位方块的电阻是多少。一般地，ITO 的方块电阻从 10~350 欧姆不等，取决于触摸屏生产厂家的涂层工艺和衬底。由于 ITO 电阻的存在，使得在触摸屏上的每一个感应条的近端到远端可能会有 1K~50K 欧姆不等的电阻，这个电阻结合每一个感应条上的自电容所产生的 RC 延迟，就使感应条的近端和远端会对发射的信号有不同的响应时间或者充放电时间，进而导致在近端和远端的手指触摸信号有大小的不同。严重的情况，这种不同可以达到 50%以上。如何消除这个差异，是多点电容触摸屏设计的一个个挑战。虽然选择方阻更低的 ITO 涂层是减少这个差异最直接的方法，但通常方阻更低的 ITO 涂层的厚度会更厚，导致透明度的下降和成本的增加。一般使用玻璃作为衬底的 ITO 的方阻可以做到 100 欧姆以下，如果使用 PET 膜作为衬底的 ITO 的方阻在 150~340 欧姆。ITO 的厚度一般在 400~1500A。

2. 表面层

触摸屏中的表面层就是作为被用户触摸的界面，同时它还具有保护 ITO 的作用。表面层应该透明、平滑并且有一定的硬度。最常用的表面层材料是玻璃和 PMMA(亚克力或有机玻璃)。玻璃和 PMMA 的区别在于玻璃有更好的硬度而 PMMA 相对柔软不易破碎，但 PMMA 比玻璃更便宜。另一个重要的不同在于玻璃有比较高的介电常数（4.5~8），而 PMMA 的介电常数则比较低（2.3~4）。高的介电常数有利于手指和 ITO 之间的电场耦合，带来更多的互电容或自电容的变化，也就是说表面层使用玻璃比 PMMA 更容易得到好的触摸灵敏度。表面层的厚度通常在 0.5~1.5mm。

3. 衬底

衬底就是被 ITO 附着的基材。它可以是玻璃也可以是 PET 膜。玻璃作为衬底通常厚度为 0.4mm，而膜可以薄到 0.1mm 甚至到 0.055mm。

4. OCA

光学透明胶 OCA(Optical Clear Adhesive)用于将触摸屏中各个实体（表面层，带衬底的 ITO 等等）粘贴起来形成触摸屏的堆叠。光学透明胶 OCA 的厚度通常在 50um~200um, 介电常数在 2.5~4。

5. 屏蔽层 ITO

屏蔽层 ITO 用于屏蔽来自触摸屏下方 LCD 屏的电气噪声。这一层不是必须的。事实上，在触摸屏和 LCD 屏之间如果有足够厚的空气隙并且 LCD 屏使用 DC Vcomm 屏或 OLED 屏，屏蔽层 ITO 是不需要的。这主要有两个原因：一是 DC Vcomm 屏或 OLED 屏比 AC Vcomm 的 LCD 屏有更小的噪声；二是空气的介电常数仅为 1，LCD 屏产生的噪声电场对触摸屏的耦合由于空气的作用就比较弱，触摸屏实际受到 LCD 的噪声影响就小。但如果没有足够厚的空气隙并且 LCD 屏使用 AC Vcomm 屏， 这个 ITO 屏蔽层就是隔离 LCD 噪声的最简单且最有效的方法，但不是唯一的方法。

我们知道 ITO 屏蔽层既然作为屏蔽层，它就要被连接到触摸屏的系统地。但因为 ITO 有较高的电阻，远离 ITO 屏蔽层的地连接点的区域的地阻抗将比我们通常观念上的地阻抗要大得多，可能是几百欧姆，也可能是几千欧姆。这时 ITO 屏蔽层作为屏蔽层的效果将被大打折扣，因此如何将 ITO 屏蔽层连接到触摸屏的系统地使它的整个区域都有尽可能低的地阻抗就很重要。一

般我们可以用多点连接或用一个金属环来连接 ITO 屏蔽层的四面周边边缘，然后再将金属环连接到触摸屏的系统地以保证它的整个区域都有最低的地阻抗。

三、几种常用的堆叠

1. 1.5 层 GG 堆叠

所谓 1.5 层，就是 ITO 层比一层多一点，不到两层。GG（Glass Glass）就是表面层衬底都是玻璃。1.5 层 GG 堆叠实际上是单层的设计，它在一个方向（X 或 Y 方向）上使用桥接的技术连接这个方向上所有的感应块，以避免 和另一个方向（Y 或 X 方向）的感应块在交叉点处相短路。如图 2。另一个方向（Y 或 X 方向）的感应块在交叉点处直接相连。桥接的材料有金属和 ITO。

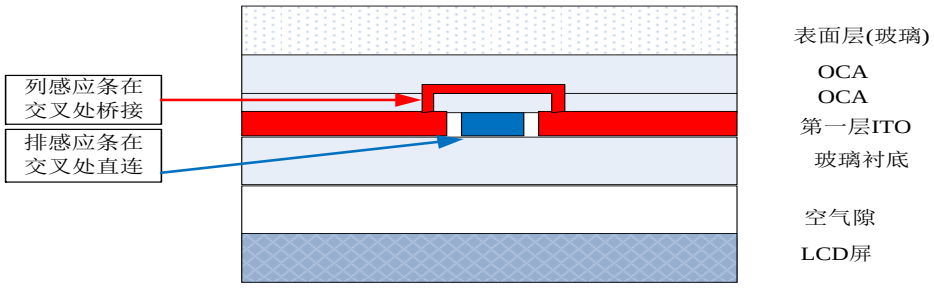

图 2　1.5 层 GG 堆叠

使用金属和 ITO 作为桥接的材料是有点区别的。我们知道 ITO 是有电阻的，大小以方块电阻来计算，桥接的的地方一般比较窄，用 ITO 作为桥接它的电阻就比较大，在一个感应条上有多个桥接所增加的电阻就很可观，桥接 ITO 电阻占整个感应条的电阻的比重会大大增加。而用金属作为桥接可以大大缩小因 ITO 桥接而产生的电阻。然而任何事都有两面性，金属桥虽然非常细而小，通常肉眼是看不到的，但由于金属的反光特性，在将触摸屏旋转到某一个特定的角度，整个屏上所有桥接金属的亮点还是可以被观察到，有些要求比较高的客户是不能接受的。但 ITO 作为桥接就没有这个问题。另一个问题是，由于工艺的限制，金属桥触摸屏的生产良率要比 ITO 桥来得低，所以生产的成本也要略高些。

2.　1.5 层 SOL 堆叠

SOL（Sensor On Lens）它意味着将感应层 ITO 直接做在表面层上（下），表面层也是 ITO 的衬底。这种堆叠方式可以使触摸屏的堆叠层数做到最少，厚度做到最薄，成本也低。越来越多的屏厂选择这种堆叠方式。这种堆叠使用向下的金属或 ITO 桥接。桥的高度通常在 1~3um,金属桥的宽度一般是 10um，而 ITO 桥的宽度在 70~200um。如图 3。

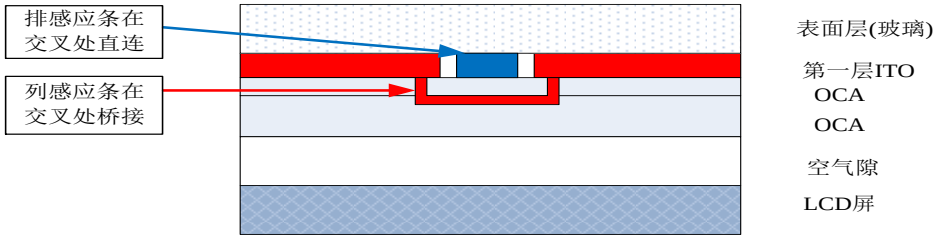

图 3　1.5 层 SOL 堆叠

3.　2 层 GG 堆叠

使用 2 层 ITO，表面层和衬底都使用玻璃材料。这种堆叠将一片玻璃作为两层 ITO 的衬底，将 2 层 ITO 分别做在一块玻璃的两面，然后再将表面层通过 OCA 堆叠起来。见图 4。它的好处是不需要做桥接的工艺处理，工艺过程比较简单。但它也有一个缺点，就是上下两个感应层的信

号不一致，由于距离的原因，下面感应层的信号要小于上面感应层的信号。在自电容扫描时要分别调整上下两层的灵敏度以保证它们有一致的信号。为了减少这个不一致，就希望使用更薄的玻璃，但越薄的玻璃价钱越贵。

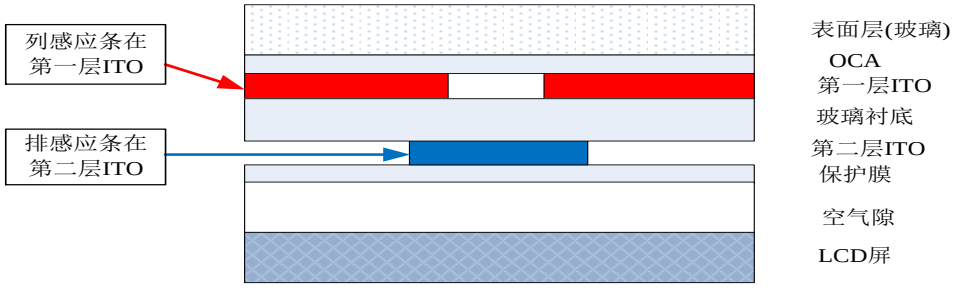

图 4　2 层 GG 堆叠

4.　2 层 GFF 堆叠

使用 2 层 ITO，表面层使用玻璃，2 层 ITO 的衬底都使用 PET 膜。参考图 5。使用膜的好处在于膜的成本比较低，并且膜可以做得比玻璃更薄。但使用膜的缺点是膜的 ITO 方阻比较大，通常典型值是 270 欧姆，它增加了感应条的 RC 信号延时，限制了触摸屏的尺寸，所以 2 层 GFF 堆叠通常被用在小于 5 寸的屏中。如果我们把 ITO 在衬底膜的上面称为面朝上，把 ITO 在衬底膜的下面称为面朝下，按照两层 ITO 的朝向，2 层 GFF 堆叠又可以有四种方式：面朝上/面朝上，面朝下/面朝下，面朝上/面朝下 面朝下/面朝上。这四种方式的区别在于两层 ITO 之间的介质的厚度不一样。实际的表面层的厚度也可能不一样。其中面朝上/面朝下方式有最大的介质厚度。 而上层的 ITO 面朝下将增加实际表面层的有效厚度。在实际使用中用得最多的还是面朝上/面朝上方式。对于 2 层 GFF 堆叠还有一个变化，就是将表面层的玻璃再换成 PET 膜，变成 2 层 FFF 堆叠。2 层 FFF 堆叠有一个问题，就是由于空气隙的存在，手指稍重一点触摸会导致触摸屏弯曲变形，使得触摸信号变得不稳定。为了解决这个问题，通常是在下面再加一层屏蔽层，通过增加整个屏的厚度来增加屏的抗弯曲能力。但这样从另一个方面又增加了成本。

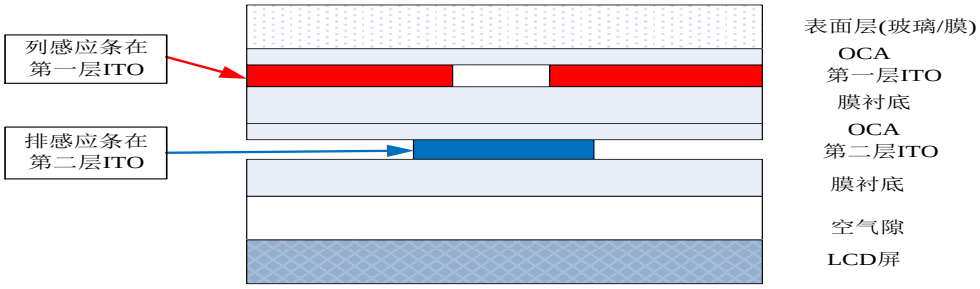

图 5　2 层 GFF 堆叠

四．堆叠和 ITO 图形

触摸屏的堆叠技术和 ITO 图形休戚相关。常常是 ITO 图形决定了触摸屏的堆叠方式，或者说什么堆叠方式适合那一种 ITO 图形。

1.　菱形状图形

菱形状图形是传统的早期使用得比较多的电容触摸屏感应器 ITO 图形。见图一。它的优点是图形简单明了，Tx 和 Rx 感应器被交错镶嵌，容易通过简单的定位算法得到较高的定位精度。因为 Tx 和 Rx 感应器交叉重叠的区域可以非常小，因而可以通过在一个方向上（横向或竖向）

使用桥接的方式将 Tx 和 Rx 做在一个 ITO 层上，也就是上面介绍的使用 1.5 层的堆叠方式来实现电容触摸屏。当然也有使用 2 层的堆叠方式来做菱形状图形的电容触摸屏。但菱形状图形有两个问题，一是它的灵敏度不是太高，二是在小尺寸的屏上有 SD 的问题（见参考文献 1）。为了克服这些问题，各种各样的图形被开发出来。比如，雪花形状图形、图腾柱形状图形、多菱形状图形等等。这些图形对前面的问题都有很好的改善，同时它们也都有一个共同的特征，就是通过在一个方向上（横向或竖向）使用桥接的方式将 Tx 和 Rx 做在一个 ITO 层上。这就基本上决定了它们都使用 1.5 层的堆叠方式。

2. 条形状图形

显然条形状图形不能使用一层或 1.5 层的堆叠，它必须使用 2 层的堆叠。通常它使用 2 层的 GFF 堆叠方式。对于条形状图形，分宽条和窄条，一般地将宽条作为 Tx 放在触摸屏的短边上并位于 2 层的下层，而将窄条作为 Rx 放在触摸屏的长边上并位于 2 层的上层。这样放置的好处是 Tx 感应条有宽的宽度和低的电阻，放在 2 层 ITO 的下层，对 LCD 的噪声有比较好的屏蔽效果。Rx 使用窄长条又可以有几种图形，它们分别是单条、双条和三条，图 6 是一个 Rx 为三条的条形状图形。相比较单条和双条的 Rx 图形，三条的 Rx 图形与手指之间有更多的电场信号耦合所以会有更好信号灵敏度。还有，两层 ITO 之间衬底材料有适当的厚度对 GFF 堆叠方式的触摸屏至关重要，如果这个厚度太小的话，将影响手指信号的灵敏度。

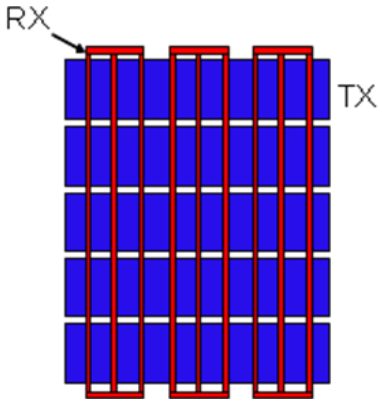

图 6　条形状图形

图 7　陆洋棋形状图形

3. 陆洋棋形状图形

陆洋棋形状图形是典型的使用单层 ITO 堆叠的图形。是成本最低的触摸屏堆叠图形。严格地讲，陆洋棋形状图形的触摸屏不能算是多点触摸屏，虽然它在 Y 方向可以支持多点触摸，但在 X 方向它使用两个感应器信号强度的比例来计算手指在 X 方向的位置坐标，所以在 X 方向，它不能支持同时有两点及两点以上的触摸。陆洋棋形状图形有两叉和三叉图形，图 7 是一个三叉的陆洋棋形状图形示意图。 比较而言，两叉的图形在 Y 方向有比较高手指定位精度但有更多的感应器数量，需要芯片有较多的感应 IO 口支持；而三叉的图形在 X 方向有比较高手指定位精度，仅需要较少的感应 IO 口的芯片的支持。对陆洋棋形状图形触摸屏的一个限制是这种触摸屏的尺寸不能大于 4 寸，因为陆洋棋形状图形中叉的角度只能在一个较小的范围里变化，尺寸大了以后，叉的角度将变小，将影响 X 方向的手指定位。还有陆洋棋形状图形在边沿区域的手指定位精度也不太理想。

4. 长城形状图形

长城形状图形是真正的可以在单层 ITO 堆叠上实现多触点触摸的图形。它似乎实现了很多人的梦想，那就是在最低的成本上实现多触点触摸的图形堆叠。诚然，在小尺寸（通常

小于 3.5 英寸）并且用玻璃作为衬底的堆叠（或 SOL 的堆叠）是切实可行的。然而，制造商为了追求最低的成本，更希望采用膜作为衬底。当用膜作为衬底并且在大于 3.5 英寸的屏上使用长城形状图形便出现了两个的问题。第一个问题是感应器与 FPC 之间的绑定条的数目变得非常大。参考图 8，长城形状图形将水平方向的感应块互连引出到感应区域的外面来互连，通常这个互连是在 FPC 实现，而绑定条的数目将是[Ntx+Ntx*(Nrx+1)+1]。小刮号里面的 1 是因为每一列都需要插入一根地线以避免不必要的 Tx 和 Rx 之间的耦合。如果我们假定有 12 个 Tx 和 20 个 Rx，绑定条的数目将是[12+12*（20+1）+1]=265。如此多的绑定条要做在一条短边上，对许多制造商来讲是一个挑战。 第二个问题每一列的总的 Rx 走线宽度（也被称为死区宽度）变得足够大，严重影响手指横向定位的精度。因为膜作为衬底的 ITO 方阻要比玻璃作为衬底的 ITO 方阻高的多，并且膜作为衬底的 ITO 的最小线宽和线间距也要比玻璃作为衬底的 ITO 的最小线宽和线间距大，为了避免最远的 Rx 的引出线（也是最长的）的电阻不超过一个限定的值，只有增加比较长的 Rx 的引出线的宽度。这样就导致每一列的总的 Rx 走线宽度变得足够大。针对这两个问题，虽然已经有了一些对策，然而所有这些对策不仅增加了生产的工序也增加了材料，最终还是不同程度地增加了成本。尽管这样，采用长城形状图形并用 SOL 方式堆叠的触摸屏的厚度可以薄到 1mm 以下，还是受到很多用户的欢迎。

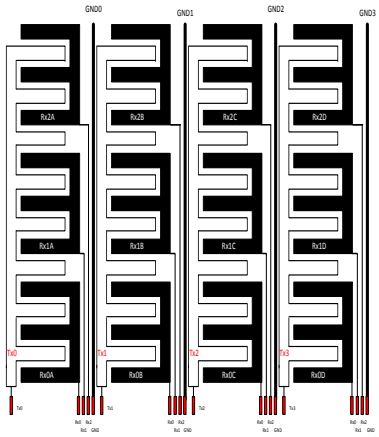

图 8 长城形状图形

五．堆叠技术变化趋势

触摸屏和 LCD 屏合二为一是触摸屏制造厂商的理想。因为大多数触摸屏生产厂也是 LCD 屏的生产厂。两屏合一屏，不仅可以简化整屏的生产工艺，降低整屏的成本，也简化了整屏交易的供应链。为了两屏合一屏，On-cell 和 In-cell 的堆叠技术就运因而生了。On-cell 和 In-cell 的堆叠技术通过将触摸感应器整合到液晶显示中，不再需要一个独立的触摸感应层，从而让智能手机或其他电子设备的屏幕变得更轻薄。（参考图 9 和图 10）。然而对于 On-cell 和 In-cell 的堆叠技术最大的挑战是如何克服来自 LCD 的噪声干扰和怎样应对自电容的急剧升高而导致的信号衰减。

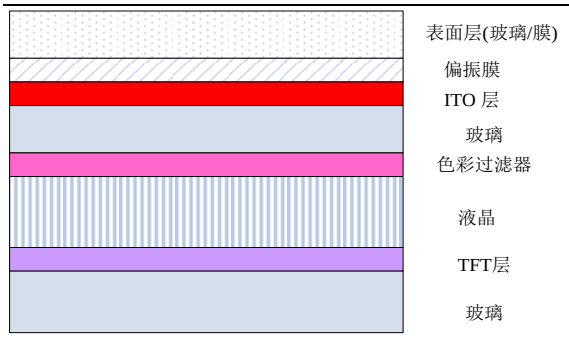

图 9　On-cell 的堆叠示意图

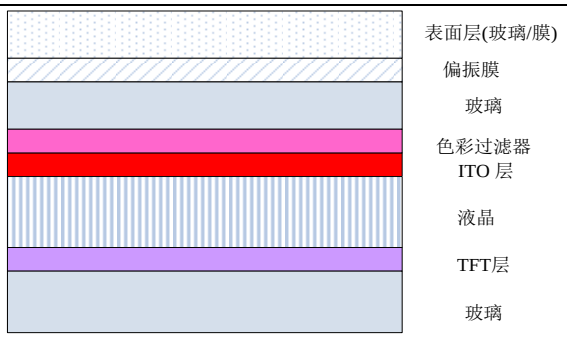

图 10　In-cell 的堆叠示意图

在传统的投影电容触摸屏的堆叠中，我们通常可以用增加屏蔽层或在 LCD 与触摸屏之间使用一定空气间隙（0.1~0.5mm）来隔离或衰减 LCD 的噪声，在 On-cell 和 In-cell 的堆叠中这两种方法肯定都不能被实施。 LCD 的噪声将被直接耦合到触摸感应层。

在 On-cell 和 In-cell 的堆叠中尤其是 In-cell 的堆叠中，因为感应层和 LCD 的公共电极层的间距非常地小，导致感应器的自电容大幅度增加。自电容大幅度增加使得感应器作为 Tx 激励信号负载的交流阻抗大幅度减小，交流负载大幅增加，Rx 的信号被严重衰减。这对提供 Tx 激励信号的芯片的驱动能力和功耗是一个严峻的挑战。同时，自电容大幅度增加也增加了感应条的 RC 延迟，可能导致出现感应条近端和远端信号灵敏度的不一致。

虽然有上面所说的挑战，但新技术的发展最终将解决这些问题。譬如，Cypress 的触摸感应技术方案已经通过对 LCD 噪声的侦听可以在实施触摸感应扫描时避开 LCD 的噪声来克服来自 LCD 的噪声干扰。另外 Cypress 的触摸感应技术方案还可以在工作电压为 2.8V 的情况下，在芯片内部将 Tx 的驱动电压提升到最大 10V，这大大提高了 Tx 激励信号的驱动能力。为应对 On-cell 和 In-cell 的堆叠技术带来的挑战做出了一些有益的工作。当然，还会有其他的新技术会被开发出来或者正在被开发出来来解决这些问题。毫无疑问，On-cell 和 In-cell 的堆叠技术已经成为堆叠技术发展的一个趋势。

参考文献：1. 如何轻松面对多点电容触摸屏的设计挑战 - 翁小平　电子产品世界- 20011(10)
2. 触摸屏多点触摸技术揭秘　- 郑赞　　电子产品世界　　2008 年 11 期

© 赛普拉斯半导体公司，2013。此处所包含的信息可能会随时更改，恕不另行通知。除赛普拉斯产品的内嵌电路之外，赛普拉斯半导体公司不对任何其他电路的使用承担任何责任。也不根据专利或其他权利以明示或暗示的方式授予任何许可。除非与赛普拉斯签订明确的书面协议，否则赛普拉斯产品不保证能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外，对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

PSoC® 是赛普拉斯半导体公司的注册商标，PSoC Creator™ 和 Programmable System-on-Chip™ 是赛普拉斯半导体公司的商标。此处引用的所有其他商标或注册商标归其各自所有者所有。

所有源代码（软件和/或固件）均归赛普拉斯半导体公司（赛普拉斯）所有，并受全球专利法规（美国和美国以外的专利法规）、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可，用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品，并且其目的只能是创建自定义软件和/或固件，以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途之外，未经赛普拉斯的明确书面许可，不得对此类源代码进行任何复制、修改、 转换、编译或演示。

免责声明：赛普拉斯不针对此材料提供任何类型的明示或暗示保证，包括（但不仅限于）针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不做出通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于可能发生运转异常和故障并对用户造成严重伤害的生命支持系统，赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中，则表示制造商将承担因此类使用而招致的所有风险，并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受适用的赛普拉斯软件许可协议限制。